

## **Liste des opérations S7-400**

**CPU 412-2 PN, 414-3 PN/DP, 414F-3 PN/DP, 416-3 PN/DP, 416F-3 PN/DP**

**10/2010**

**A5E03305793-02**

**Copyright © Siemens AG 2010 Tous droits réservés**

Toute communication ou reproduction de ce support d'information, toute exploitation ou communication de son contenu sont interdites, sauf autorisation expresse. Tout manquement à cette règle est illicite et expose son auteur au versement de dommages et intérêts. Tous nos droits sont réservés, notamment pour le cas de la délivrance d'un brevet ou celui de l'enregistrement d'un modèle d'utilité.

Siemens AG

Industry Sector

Postfach 4848, D-90327 Nuernberg

Siemens Aktiengesellschaft

**Exclusion de responsabilité**

Nous avons vérifié la conformité du contenu du présent manuel avec le matériel et le logiciel qui y sont décrits. Or des divergences n'étant pas exclues, nous ne pouvons pas nous porter garants pour la conformité intégrale. Si l'usage de ce manuel devait révéler des erreurs, nous en tiendrons compte et apporterons les corrections nécessaires dès la prochaine édition. Veuillez nous faire part de vos suggestions.

© Siemens AG 2010

Sous réserve de modifications techniques.

Siemens Aktiengesellschaft

# Sommaire

|  |           |
|--|-----------|
| <b>Domaine d'application .....</b>   | <b>5</b>  |
| <b>Opérandes et plages de paramètres.....</b>                              | <b>6</b>  |
| <b>Constantes et plages de valeurs.....</b>                                | <b>8</b>  |
| <b>Abréviations .....</b>  | <b>9</b>  |
| <b>Registres .....</b>   | <b>11</b> |
| <b>Exemples d'adressage.....</b>   | <b>14</b> |
| <b>Exemples de calcul du pointeur.....</b>                                 | <b>16</b> |
| <b>Temps d'exécution en cas d'adressage indirect.....</b>                  | <b>17</b> |
| <b>Exemples de calcul.....</b>   | <b>19</b> |
| <b>Liste des opérations.....</b>   | <b>21</b> |
| Opérations combinatoires sur bits.....                                     | 22        |
| Opérations combinatoires avec expressions entre parenthèses.....           | 25        |
| Combinaison OU de fonctions ET .....                                       | 27        |
| Opérations combinatoires sur temporisations et compteurs .....             | 28        |
| Opérations combinatoires sur le contenu de l'ACCU1 .....                   | 30        |
| Opérations combinatoires sur bits indicateurs .....                        | 31        |
| Opérations sur les fronts .....  | 33        |
| Mettre à "1"/"0" un bit opérande.....                                      | 34        |
| Opérations influençant directement le RLG .....                            | 36        |
| Opérations de temporisation .....  | 37        |
| Opérations de comptage .....   | 40        |
| Opérations de chargement .....   | 42        |
| Opérations de chargement sur temporisations et compteurs.....              | 47        |
| Opérations de transfert.....   | 48        |
| Opérations de chargement et de transfert sur les registres d'adresses..... | 51        |
| Opérations de chargement et de transfert sur le mot d'état .....           | 53        |
| Opérations de chargement des numéros de DB et des longueurs de DB .....    | 54        |
| Opérations arithmétiques sur nombres à virgule fixe (16 bits).....         | 55        |
| Opérations arithmétiques sur nombres à virgule fixe (32 bits).....         | 56        |

|  |            |
|--|------------|
| Opérations arithmétiques sur nombres à virgule flottante (32 bits).....            | 57         |
| Racine carrée, puissance de 2 (32 bits).....                                       | 59         |
| Fonctions logarithmiques (32 bits).....  | 60         |
| Fonctions trigonométriques (32 bits).....  | 61         |
| Addition de constantes.....  | 62         |
| Addition du registre d'adresses.....   | 63         |
| Opérations de comparaison (entiers 16 bits).....                                   | 64         |
| Opérations de comparaison (entiers 32 bits).....                                   | 65         |
| Opérations de comparaison (réels 32 bits).....                                     | 66         |
| Opérations de décalage.....  | 67         |
| Opérations de rotation.....  | 69         |
| Opérations de transfert, d'incrémentatation et de décrémentation sur les ACCU..... | 70         |
| Opération de composition d'images, opération nulle.....                            | 71         |
| Opérations de conversion de types de données.....                                  | 72         |
| Formation des compléments.....   | 75         |
| Opérations d'appel de blocs.....   | 76         |
| Opérations de fin de bloc.....   | 79         |
| Permuter blocs de données.....   | 80         |
| Opérations de saut.....  | 81         |
| Opérations MCR (Master Control Relay).....   | 86         |
| Blocs d'organisation (OB).....   | 88         |
| Blocs fonctionnels (FB).....   | 92         |
| Fonctions (FC) et blocs de données (DB).....                                       | 93         |
| Fonctions système.....   | 94         |
| Blocs fonctionnels système.....  | 123        |
| <b>Liste partielle d'état système (SZL).....</b>                                   | <b>132</b> |
| <b>Index alphabétique des opérations.....</b>                                      | <b>137</b> |

# Domaine d'application

La liste des opérations suivante vaut pour les CPU énumérées ci-après :

| <b>Nom</b>       | <b>Numéro de référence</b> | <b>désignée par la suite par <sup>1)</sup></b> |
|------------------|----------------------------|--|
| CPU 412-2 PN     | 6ES7412-2EK06-0AB0         | CPU 412  |
| CPU 414-3PN/DP   | 6ES7414-3EM06-0AB0         | CPU 414  |
| CPU 414F-3 PN/DP | 6ES7414-3FM06-0AB0         | CPU 414  |
| CPU 416-3 PN/DP  | 6ES7416-3ES06-0AB0         | CPU 416  |
| CPU 416F-3 PN/DP | 6ES7416-3FS06-0AB0         | CPU 416  |

<sup>1)</sup> A l'exception des tableaux dans lesquels une différenciation détaillée est requise

## Opérandes et plages de paramètres

| Opé-<br>rande    | Plage de paramètres     |             |             | Description                   |
|------------------|-------------------------|-------------|-------------|-------------------------------|
|                  | CPU 412                 | CPU 414     | CPU 416     |                               |
| A <sup>1)</sup>  | 0.0 à 127.7             | 0.0 à 255.7 | 0.0 à 511.7 | Sortie (de la MIS)            |
| AB <sup>1)</sup> | 0 à 127                 | 0 à 255     | 0 à 511     | Oc. sortie (de la MIS)        |
| AW <sup>1)</sup> | 0 à 126                 | 0 à 254     | 0 à 510     | Mot sortie (de la MIS)        |
| AD <sup>1)</sup> | 0 à 124                 | 0 à 252     | 0 à 508     | D. mot sortie (de la MIS)     |
| DBX              | 0.0 à 65533.7           |             |             | Bit de donnée de bloc données |
| DB               | 1 à 16000 <sup>2)</sup> |             |             | Bloc de données               |
| DBB              | 0 à 65533               |             |             | Oct. donnée de DB             |
| DBW              | 0 à 65532               |             |             | Mot de données dans DB        |
| DBD              | 0 à 65530               |             |             | Double mot données dans DB    |
| DIX              | 0.0 à 65533.7           |             |             | Bit de donnée de DB d'inst.   |
| DI               | 1 à 16000 <sup>2)</sup> |             |             | Bloc de données d'instance    |
| DIB              | 0 à 65533               |             |             | Octet de données de DB d'ins. |
| DIW              | 0 à 65532               |             |             | Mot de données de DB inst.    |
| DID              | 0 à 65530               |             |             | D. mot données de DB inst.    |

<sup>1)</sup> Paramètres par défaut modifiables, voir les Caractéristiques techniques dans le manuel S7-400, Caractéristiques des CPU

<sup>2)</sup> Nombre de DB pour la CPU 412-2: 3000, pour la CPU 414: 6000, pour la CPU 416: 10000

| Opé-<br>randa    | Plage de paramètres |              |               | Description  |
|------------------|---------------------|--------------|---------------|--|
|                  | CPU 412             | CPU 414      | CPU 416       |  |
| E <sup>1)</sup>  | 0.0 à 127.7         | 0.0 à 255.7  | 0.0 à 511.7   | Entrée (de la MIE)   |
| EB <sup>1)</sup> | 0 à 127             | 0 à 255      | 0 à 511       | Oct.d'entrée (de la MIE)   |
| EW <sup>1)</sup> | 0 à 126             | 0 à 254      | 0 à 510       | Mot d'entrée (de la MIE)   |
| ED <sup>1)</sup> | 0 à 124             | 0 à 252      | 0 à 508       | D. mot d'entrée (de la MIE)                                      |
| L <sup>1)</sup>  | 0.0 à 4095.7        | 0.0 à 8191.7 | 0.0 à 16383.7 | Données locales  |
| LB <sup>1)</sup> | 0 à 4095            | 0 à 8191     | 0 à 16383     | Oct. données locales   |
| LW <sup>1)</sup> | 0 à 4094            | 0 à 8190     | 0 à 16382     | Mot de données locales   |
| LD <sup>1)</sup> | 0 à 4092            | 0 à 8188     | 0 à 16380     | D. mot de données locales  |
| M                | 0.0 à 4095.7        | 0.0 à 8191.7 | 0.0 à 16383.7 | Mémento  |
| MB               | 0 à 4095            | 0 à 8191     | 0 à 16383     | Octet de mémentos  |
| MW               | 0 à 4094            | 0 à 8190     | 0 à 16382     | Mot de mémentos  |
| MD               | 0 à 4092            | 0 à 8188     | 0 à 16380     | Double mot de mémentos   |
| PAB              | 0 à 4095            | 0 à 8191     | 0 à 16383     | Octet de périphérie de sortie (accès périphérie)                 |
| PAW              | 0 à 4094            | 0 à 8190     | 0 à 16382     | Mot de périphérie de sortie (accès périphérie)                   |
| PAD              | 0 à 4092            | 0 à 8188     | 0 à 16380     | D. mot périph. sortie (accès direct à la périphérie)             |
| PEB              | 0 à 4095            | 0 à 8191     | 0 à 16383     | Octet de périphérie d'entrée (accès direct à la périphérie)      |
| PEW              | 0 à 4094            | 0 à 8190     | 0 à 16382     | Mot de périphérie d'entrée (accès direct à la périphérie)        |
| PED              | 0 à 4092            | 0 à 8188     | 0 à 16380     | Double mot de périphérie d'entrée (accès direct à la périphérie) |
| T                | 0 à 2047            | 0 à 2047     | 0 à 2047      | Temporisation  |
| Z                | 0 à 2047            | 0 à 2047     | 0 à 2047      | Compteur   |

<sup>1)</sup> Paramètres par défaut modifiables, voir les Caractéristiques techniques dans le manuel S7-400, Caractéristiques des CPU

## Constantes et plages de valeurs

| Constante                     | Plage de valeurs | Description              |
|-------------------------------|------------------|--------------------------|
| B(b1,b2)<br>B(b1, b2, b3, b4) | -                | Constante, 2 ou 4 octets |
| D# Date                       | -                | Constante date CEI       |
| L# Entier                     | -                | Const. entière 32 bits   |
| P# Pointeur de bit            | -                | Constante de pointage    |
| S5T# Temps                    | -                | Constante temps S7 1)    |
| T# Temps                      | -                | Constante de temps       |
| TOD# Temps                    | -                | Constante temps CEI      |
| C# Val. comptage              | -                | Const. compt. (BCD)      |
| 2#n                           | -                | Constante binaire        |
| W#16#<br>DW#16#               | -                | Const. hexadécimale      |

---

<sup>1</sup> Sert à charger une temporisation S7



## Abréviations

Les abréviations suivantes sont utilisées dans la liste des opérations :

| Abréviation | Signification                                     | Exemple    |
|-------------|---|------------|
| k8          | Constante 8 bits<br>0 à 255                       | 32         |
| k16         | Constante 16 bits<br>256 à 32 767                 | 28 131     |
| k32         | Constante 32 bits<br>32 768 à 999 999 999         | 127 624    |
| i8          | Entier 8 bits<br>-128 à +127                      | -113       |
| i16         | Entier 16 bits<br>-32768 à +32767                 | +6523      |
| i32         | Entier 32 bits<br>-2 147 483 648 à +2 147 483 647 | -2 222 222 |
| m           | Constante de pointage (pointeur)                  | P#240.3    |
| n           | Constante binaire                                 | 1001 1100  |
| p           | Constante hexadécimale                            | EA12       |
| REPERE      | Adresse symbolique de saut (4 lettres maxi.)      | DEST       |
| a           | Adresse d'octet                                   |            |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

| <b>Abréviation</b> | <b>Signification</b>              | <b>Exemple</b>                     |
|--------------------|-----------------------------------|------------------------------------|
| b                  | Adresse de bit                    |                                    |
| c                  | Zone d'opérande                   | E, A, M, L, DBX, DIX               |
| d                  | Adresse dans : MD, DBD, DID ou LD |                                    |
| e                  | Numéro dans : MW, DBW, DIW ou LW  |                                    |
| f                  | N° de tempo./compteur             |                                    |
| g                  | Zone d'opérande                   | EB, AB, PEB, PAB, MB, LB, DBB, DIB |
| h                  | Zone d'opérande                   | EW, AW, PEW, PAW, MW, LW, DBW, DIW |
| i                  | Zone d'opérande                   | ED, AD, PED, PAD, MD, LD, DBD, DID |
| q                  | N° de bloc                        |                                    |

## Registres

### AKKU1 à AKKU4 (32 bits)

Les ACCU sont des registres permettant de traiter des octets, mots ou doubles mots. Il est en outre possible de charger et de combiner des opérandes dans les ACCU. Le résultat de l'opération se trouve toujours dans l'ACCU1, d'où il peut être transféré dans une cellule mémoire.

Les ACCU ont une longueur de 32 bits.

### Désignations:

| <b>AKKU</b>       | <b>Bits</b> |
|-------------------|-------------|
| AKKUx (x = 1 à 4) | Bit 0 à 31  |
| AKKUx-L           | Bit 0 à 15  |
| AKKUx-H           | Bit 16 à 31 |
| AKKUx-LL          | Bit 0 à 7   |
| AKKUx-LH          | Bit 8 à 15  |
| AKKUx-HL          | Bit 16 à 23 |
| AKKUx-HH          | Bit 24 à 31 |

## Registres d'adresses AR1 et AR2 (32 bits)

Les registres d'adresses renferment les pointeurs intrazones ou interzones pour les opérations utilisant l'adressage indirect par registre. Les registres d'adresses ont une longueur de 32 bits:

- Pointeur intrazone: 00000000 00000bbb bbbbbbbb bbbbxxxx
- Pointeur interzone: **yyyyyyyy** 00000bbb bbbbbbbb bbbbxxxx

Légende:       b           Adresse d'octet  
              x           Numéro de bit  
              y           Identifiant de zone (cf. chapitre "Exemples d'adressage")

**Mot d'état (16 bits)**

Les informations indiquées dans le mot d'état sont évaluées ou mises à 1 par les opérations.

Le mot d'état a une longueur de 16 bits.

| Bit    | Affectation | Signification          |
|--------|-------------|------------------------|
| 0      | /PI         | Première interrogation |
| 1      | RLG         | Résultat logique       |
| 2      | ETAT        | Etat                   |
| 3      | OU          | Ou (ET avant OU)       |
| 4      | DM          | Débordement mémorisé   |
| 5      | DEB         | Débordement            |
| 6      | BI0         | Bit indicateur 0       |
| 7      | BI1         | Bit indicateur 1       |
| 8      | RB          | Résultat binaire       |
| 9 à 15 | vacant      | -                      |

## Exemples d'adressage

| Exemples d'adressage                             | Description  |
|--|--|
| <b>Adressage immédiat</b>                        |  |
| L +27  | Charger la constante entière de 16 bits "27" dans ACCU1      |
| L L#-1   | Charger la constante entière de 32 bits "-1" dans ACCU1      |
| L 2#1010101010101010                             | Charger la constante binaire dans ACCU1                      |
| L DW#16#A0F0BCFD                                 | Charger la constante hexadécimale dans ACCU1                 |
| L 'ENDE'   | Charger caractères ASCII dans ACCU1                          |
| L T#500 ms                                       | Charger valeur de temporisation dans ACCU1                   |
| L C#100  | Charger valeur de comptage dans ACCU1                        |
| L B#(100,12)                                     | Charger const. sous forme de 2 octets                        |
| L B#(100,12,50,8)                                | Charger const. sous forme de 4 octets                        |
| L P#10.0   | Charger pointeur intrazone dans ACCU1                        |
| L P#E20.6  | Charger pointeur interzone dans ACCU1                        |
| L -2.5   | Charger nombre réel dans ACCU1                               |
| L D# 1995-01-20                                  | Charger la date  |
| L TOD 13:20:33.125                               | Charger l'heure du jour                                      |
| <b>Adressage direct</b>                          |  |
| U E 0.0  | Combinaison ET du bit d'entrée 0.0                           |
| L EB 1   | Charger octet d'entrée 1 dans ACCU1                          |
| L EW 0   | Charger mot d'entrée 0 dans ACCU1                            |
| L ED 0   | Charger double mot d'entrée 0 dans ACCU1                     |
| <b>Adressage indirect temporisation/compteur</b> |  |
| SI T [LW 8]                                      | Lancer tempo. ; n° tempo. dans mot de données locales 8      |
| ZV Z [LW 10]                                     | Lancer compteur ; n° compteur dans mot de données locales 10 |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

| Exemples d'adressage  | Description  |              |   |
|---|--|--------------|---|
| Adressage intrazone indirect en mémoire   |  |              |   |
| U E [LD 12]<br>Exemple :     L P#22.2<br>T LD 12<br>U E [LD 12]   | Opération ET ; l'adresse de l'entrée figure comme pointeur dans le double mot de données locales 12                      |              |   |
| U E [DBD 1]   | Opération ET ; l'adresse de l'entrée figure comme pointeur dans le double mot de données 1 du DB ouvert                  |              |   |
| U A [DID 12]  | Opération ET ; l'adresse de la sortie figure comme pointeur dans le double mot de données 12 du DB d'instance ouvert     |              |   |
| U A [MD 12]   | Opération ET ; l'adresse de la sortie figure comme pointeur dans le double mot de mémentos 12                            |              |   |
| Adressage intrazone indirect par registre   |  |              |   |
| U E [AR1,P#12.2]  | Opération ET ; l'adresse de l'entrée est égale à la somme "valeur pointeur dans registre d'adresses 1+pointeur P#12.2"   |              |   |
| Adressage intrazone indirect par registre   |  |              |   |
| En cas d'adressage interzone indirect par registre, l'adresse doit comporter un identifiant de zone. L'adresse figure dans le registre d'adresses. Les identifiants de zone suivants existent : |  |              |   |
| <b>Identifiant de zone</b>  | <b>Code binaire</b>  | <b>hexa.</b> | <b>Zone</b>   |
| P   | 1000 0000  | 80           | Zone de périphérie  |
| E   | 1000 0001  | 81           | Zone d'entrée   |
| A   | 1000 0010  | 82           | Zone de sortie  |
| M   | 1000 0011  | 83           | Zone de mémentos  |
| DB  | 1000 0100  | 84           | Zone de données   |
| DI  | 1000 0101  | 85           | Zone de don. d'instance   |
| L   | 1000 0110  | 86           | Zone de données locales   |
| VL  | 1000 0111  | 87           | Zone de données locales précédente (accès aux données locales du bloc appelant) |
| L B [AR1,P#8.0]   | Charger octet dans ACCU1; l'adresse est égale à la somme "valeur pointeur dans registre d'adresses 1) pointeur P#8.0"    |              |   |
| U [AR1,P#32.3]  | Opération ET; l'adresse de l'opérande est égale à la somme "valeur pointeur dans registre d'adresse 1 + pointeur P#32.3" |              |   |
| Adressage par paramètre   |  |              |   |
| U Paramètre   | L'opérande est adressé au moyen d'un paramètre   |              |   |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

## Exemples de calcul du pointeur

- **Cas où la somme des adresses de bits est <7:**

LAR1 P#8.2

U E [AR1,P#10.2]

Résultat : l'adressage concerne l'entrée 18.4 (par addition respective des adresses d'octets et de bits)

- **Cas où la somme des adresses de bits est >7:**

L P#10.5

LAR1

U E [AR1,P#10.7]

Résultat: l'adressage concerne l'entrée 21.4 (par addition respective des adresses d'octets et de bits et transfert de la retenue)



## **Temps d'exécution en cas d'adressage indirect**

Une instruction comportant un opérande à adressage indirect est constituée de 2 parties :

**1ère partie** : chargement de l'adresse de l'opérande

**2ème partie** : exécution de l'opération

Vous devez donc tenir compte au moment du calcul du temps d'exécution d'une instruction avec un opérande adressé indirectement de ces deux parties.

### **Calcul du temps d'exécution**

Le temps d'exécution total est obtenu de la façon suivante:

$$\begin{array}{r} \text{Temps de chargement de l'adresse} \\ + \text{ Temps d'exécution de l'opération } \\ \hline \hline \text{= Temps d'exécution total de l'opération } \end{array}$$

Les temps d'exécution indiqués dans le chapitre "Liste des opérations" correspondent aux temps d'exécution de la deuxième partie d'une instruction, c'est-à-dire à l'exécution proprement dite de l'opération.

Il faut ajouter à ce temps d'exécution la durée du chargement de l'adresse de l'opérande (cf. tableau suivant).

Le tableau suivant renferme le temps de chargement de l'adresse de l'opérande en fonction de la zone d'adressage.

| Localisation de l'adresse          | Temps d'exécution ns |                 |                 |
|------------------------------------|----------------------|-----------------|-----------------|
|                                    | CPU 412              | CPU 414         | CPU 416         |
| Zone de mémentos M                 |                      |                 |                 |
| Mot                                | 150                  | 90              | 60              |
| Double mot                         | 150                  | 90              | 60              |
| Bloc de données DB/DI              |                      |                 |                 |
| Mot                                | 175                  | 105             | 70              |
| Double mot                         | 175                  | 105             | 70              |
| Zone de données locales L          |                      |                 |                 |
| Mot                                | 150                  | 90              | 60              |
| Double mot                         | 150                  | 90              | 60              |
| AR1/AR2 (intrazone)                | 0 <sup>1)</sup>      | 0 <sup>1)</sup> | 0 <sup>1)</sup> |
| AR1/AR2 (interzone)                | 0 <sup>1)</sup>      | 0 <sup>1)</sup> | 0 <sup>1)</sup> |
| Paramètre (mot) ... pour :         |                      |                 |                 |
| temporisations                     | 175                  | 105             | 70              |
| compteurs                          | 175                  | 105             | 70              |
| appels de bloc                     | 175                  | 105             | 70              |
| Paramètre (double mot) pour:       |                      |                 |                 |
| bits, octets, mots et doubles mots | 175                  | 105             | 70              |

Des exemples de calcul du temps d'exécution d'opérations comportant des opérandes adressés indirectement de diverses manières sont donnés aux pages suivantes.

<sup>1)</sup> Lors de l'adressage, il n'est pas nécessaire de charger les registres d'adresse AR1/AR2 via d'autres cycles d'horloge

## Exemples de calcul

Les exemples de calcul du temps d'exécution présentés ci-après considèrent les différents types d'adressages indirects.

- **Calcul du temps d'exécution pour un adressage indirect intrazone en mémoire**

Exemple: U E [DBD 12] avec CPU 414

1ère étape: chargement du contenu du DB 12 (temps indiqué au tableau de la page 18)

| Localisation de l'adresse | Temps d'exécution ns |
|---------------------------|----------------------|
| Zone de mémentos M        |                      |
| Mot                       | 90                   |
| Double mot                | 90                   |
| Bloc de données DB/DI     |                      |
| Mot                       | 105                  |
| Double mot                | 105                  |

2ème étape: combinaison ET de l'entrée ainsi adressée (le temps d'exécution se trouve à la page 22)

| Temps d'exécution ns |                           |
|----------------------|---------------------------|
| Adressage direct     | Adressage indirect        |
| 45<br>:              | Temps pour U E / 45+<br>: |

Temps d'exécution total :

$$\begin{array}{r}
 105 \text{ ns} \\
 + \quad 45 \text{ ns} \\
 \hline
 \underline{\underline{150 \text{ ns}}}
 \end{array}$$

- Calcul du temps d'exécution pour un adressage interzone indirect par registre**

Exemple: U [AR1, P#23.1] ... avec E 1.0 dans AR1 avec CPU 416

1ère étape: chargement du contenu de AR1 et addition d'un décalage de 23.1 (les temps d'exécution sont indiqués au tableau de la page 18)

| Localisation de l'adresse | Temps d'exécution ns |
|---------------------------|----------------------|
| :                         | :                    |
| AR1/AR2 (interzone)       | 0                    |
| :                         | :                    |

2ème étape: combinaison ET de l'entrée ainsi adressée (les temps d'exécution sont indiqués à la page 22)

| Temps d'exécution ns |                      |
|----------------------|----------------------|
| Adressage direct     | Adressage indirect   |
| 30                   | Temps pour U E / 30+ |
| :                    | :                    |

Temps d'exécution total :

```

0 ns
+ 30 ns
==== 30 ns

```

## Liste des opérations

Ce chapitre renferme la liste des opérations destinées au S7-400. Le rôle des opérations est décrit en quelques mots. Les opérations sont décrites en détail dans les manuels de référence STEP 7.

**Remarque** : en cas d'adressage indirect (exemples page 14), il faut ajouter au temps d'exécution le temps nécessaire au chargement de l'adresse de l'opérande en question (cf. page 17).

## Opérations combinatoires sur bits

Toutes les opérations combinatoires (OC) fournissent un résultat logique (RLG nouveau). La première OC d'une séquence d'opérations fournit le RLG nouveau à partir de l'état de signal interrogé. Les OC suivantes forment alors le RLG nouveau à partir de l'état de signal interrogé et du RLG ancien. La séquence d'OC se termine par une opération qui délimite le RLG (ex. opération de mémorisation), c'est-à-dire bit /PI est réinitialisé.

| Opération | Opérande   | Signification                                    | Longueur en mots   | Temps d'exécution ns |         |         |
|-----------|------------|--|--------------------|----------------------|---------|---------|
|           |            |  |                    | CPU 412              | CPU 414 | CPU 416 |
| U/UN      |            | ET/ET NON  |                    |                      |         |         |
|           | E/A a.b    | entrée/sortie                                    | 1 <sup>2)</sup> /2 | 75                   | 45      | 30      |
|           | M a.b      | mémento  | 1 <sup>3)</sup> /2 | 75                   | 45      | 30      |
|           | L a.b      | bit de donnée locale                             | 2                  | 75                   | 45      | 30      |
|           | DBX a.b    | bit de donnée                                    | 2                  | 100                  | 60      | 40      |
|           | DIX a.b    | bit de donnée d'instance                         | 2                  | 100                  | 60      | 40      |
|           | c [d]      | adr. intrazone indir. en mémoire <sup>1)</sup>   | 2                  | 75*/100*             | 45*/60* | 30*/40* |
|           | c [AR1, m] | adr. intraz indir. par reg.(AR1) <sup>1)</sup>   | 2                  | 75*/100*             | 45*/60* | 30*/40* |
|           | c [AR2, m] | adr. intraz. indir. par reg. (AR2) <sup>1)</sup> | 2                  | 75*/100*             | 45*/60* | 30*/40* |
|           | [AR1,m]    | adressage interzone (AR1) <sup>1)</sup>          | 2                  | 75*/100*             | 45*/60* | 30*/40* |
|           | [AR2,m]    | adressage interzone (AR2) <sup>1)</sup>          | 2                  | 75*/100*             | 45*/60* | 30*/40* |
|           | Paramètre  | adressage par paramètre <sup>1)</sup>            | 2                  | 75*/100*             | 45*/60* | 30*/40* |

| Mot d'état pour :       | U, | UN, | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalue :    | -  | -   | -  | -   | -   | -   | -  | oui | -    | oui | oui |
| L'opération influence : | -  | -   | -  | -   | -   | -   | -  | oui | oui  | oui | 1   |

<sup>1)</sup> E, A, M, L, DB, DI

<sup>2)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Ope-<br>ration | Opérande  | Signification                                    | Longueur en<br>mots | Temps d'exécution ns              |                                  |                                  |
|----------------|-----------|--|---------------------|-----------------------------------|----------------------------------|----------------------------------|
|                |           |  |                     | CPU 412                           | CPU 414                          | CPU 416                          |
| O/ON           |           | OU/OU NON  |                     |                                   |                                  |                                  |
|                | E/A a.b   | entrée/sortie                                    | 1 <sup>2)</sup> /2  | 75                                | 45                               | 30                               |
|                | M a.b     | mémento  | 1 <sup>3)</sup> /2  | 75                                | 45                               | 30                               |
|                | L a.b     | bit de donnée locale                             | 2                   | 75                                | 45                               | 30                               |
|                | DBX a.b   | bit de donnée                                    | 2                   | 100                               | 60                               | 40                               |
|                | DIX a.b   | bit de donnée d'instance                         | 2                   | 100                               | 60                               | 40                               |
|                | c [d]     | adr. intrazone indir. en mémoire <sup>1)</sup>   | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|                | c [AR1,m] | adr. intraz indir. par reg. (AR1) <sup>1)</sup>  | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|                | c [AR2,m] | adr. intraz. indir. par reg. (AR2) <sup>1)</sup> | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|                | [AR1,m]   | adressage interzone (AR1) <sup>1)</sup>          | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|                | [AR2,m]   | adressage interzone (AR2) <sup>1)</sup>          | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|                | Paramètre | par paramètre <sup>1)</sup>                      | 2                   | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |

| Mot d'état pour :       | O, | ON, | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -  | -   | -  | -   | -   | -   | -  | -  | -    | oui | oui |
| L'opération influence : | -  | -   | -  | -   | -   | -   | -  | 0  | oui  | oui | 1   |

<sup>1)</sup> E, A, M, L, DB, DI

<sup>2)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Opération | Opérande  | Signification  | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|-----------|--|------------------|----------------------|---------|---------|
|           |           |  |                  | CPU 412              | CPU 414 | CPU 416 |
| X/XN      |           | OU EXCLUSIF<br>NON OU EXCLUSIF                       |                  |                      |         |         |
|           | E/A a.b   | entrée/sortie  | 2                | 75                   | 45      | 30      |
|           | M a.b     | memento  | 2                | 75                   | 45      | 30      |
|           | L a.b     | bit de donnée locale                                 | 2                | 75                   | 45      | 30      |
|           | DBX a.b   | bit de donnée  | 2                | 100                  | 60      | 40      |
|           | DIX a.b   | bit de donnée d'instance <sup>1)</sup>               | 2                | 100                  | 60      | 40      |
|           | c [d]     | adr. intrazone indir. en mémoire <sup>1)</sup>       | 2                | 75*/100*             | 45*/60* | 30*/40* |
|           | c [AR1,m] | adr. intrazone indir. en mémoire (AR1) <sup>1)</sup> | 2                | 75*/100*             | 45*/60* | 30*/40* |
|           | c [AR2,m] | adr. intrazone indir. en mémoire (AR2) <sup>1)</sup> | 2                | 75*/100*             | 45*/60* | 30*/40* |
|           | [AR1,m]   | adr. intraz. indir. par reg (AR1) <sup>1)</sup>      | 2                | 75*/100*             | 45*/60* | 30*/40* |
|           | [AR2,m]   | adr. intraz. indir. par reg (AR2) <sup>1)</sup>      | 2                | 75*/100*             | 45*/60* | 30*/40* |
|           | Paramètre | par paramètre <sup>1)</sup>                          | 2                | 75*/100*             | 45*/60* | 30*/40* |

| Mot d'état pour :       | X, | XN, | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -  | -   | -  | -   | -   | -   | -  | -  | -    | oui | oui |
| L'opération influence : | -  | -   | -  | -   | -   | -   | -  | 0  | oui  | oui | 1   |

<sup>1)</sup> E, A, M, L, DB, DI

\* Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)



## Opérations combinatoires avec expressions entre parenthèses

Sauvegarde des bits RLG, OU et d'un identifiant de fonction (U, UN, ...) dans la pile de parenthèses. Chaque bloc peut comporter jusqu'à 7 niveaux de parenthèses. Après "Fermer la parenthèse", le RLG sauvegardé est combiné avec le RLG actuel, en fonction de l'identifiant de fonction ; le OU actuel est écrasé par le OU sauvegardé.

| Ope-<br>ration | Opérande | Signification                         | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---------------------------------------|---------------------|----------------------|---------|---------|
|                |          |                                       |                     | CPU 412              | CPU 414 | CPU 416 |
| U(             |          | ET ouvrir une parenthèse              | 1                   | 75                   | 45      | 30      |
| UN(            |          | NON ET ouvrir une parenthèse          | 1                   | 75                   | 45      | 30      |
| O(             |          | OU ouvrir une parenthèse              | 1                   | 75                   | 45      | 30      |
| ON(            |          | NON OU ouvrir une parenthèse          | 1                   | 75                   | 45      | 30      |
| X(             |          | OU EXCLUSIF ouvrir une parenthèse     | 1                   | 75                   | 45      | 30      |
| XN(            |          | NON OU EXCLUSIF ouvrir une parenthèse | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | U(, UN(, O(, ON(, X(, XN(, | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----------------------------|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalue :    |                            | -  | -   | -   | -   | -  | oui | -    | oui | oui |
| L'opération influence : |                            | -  | -   | -   | -   | -  | 0   | 1    | -   | 0   |

*Liste des opérations*  
*Opérations combinatoires avec expressions entre parenthèses*

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| )              |          | Fermer la parenthèse, retirer une introduction de la pile de parenthèses. | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | ) | , |  |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|---|---|--|--|--|--|--|--|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalué :    |   |   |  |  |  |  |  |  | -  | -   | -   | -   | -  | -   | -    | oui | -   |
| L'opération influence : |   |   |  |  |  |  |  |  | -  | -   | -   | -   | -  | oui | 1    | oui | 1   |

## Combinaison OU de fonctions ET

Les fonctions ET sont combinées selon une fonction OU en observant la règle : ET avant OU.

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| O              |          | Combinaison OU de fonctions ET selon la<br>règle : ET avant OU | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | O, | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalue :    |    | -  | -   | -   | -   | -  | -   | -    | oui | oui |
| L'opération influence : |    | -  | -   | -   | -   | -  | oui | 1    | -   | oui |

## Opérations combinatoires sur temporisations et compteurs

Scrutation de l'état du signal du compteur/temporisation adressée et combinaison du résultat avec le RLG conformément à l'opération.

| Ope-<br>ration | Opérande                  | Signification                                       | Longueur en<br>mots | Temps d'exécution ns               |                                    |                                    |
|----------------|---------------------------|---|---------------------|------------------------------------|------------------------------------|------------------------------------|
|                |                           |   |                     | CPU 412                            | CPU 414                            | CPU 416                            |
| U/UN           | T f                       | ET/NON ET<br>temporisation                          | 1 <sup>1)</sup> /2  | 75                                 | 45                                 | 30                                 |
|                | T [e]                     | temporisation, adressage indirect en mémoire        | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Z f                       | compteur  | 1 <sup>1)</sup> /2  | 75                                 | 45                                 | 30                                 |
|                | Z [e]                     | compteur, adressage indirect en mémoire             | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Par. temp.<br>Par. compt. | temporisation/compteur (adressage par<br>paramètre) | 2                   | 75 <sup>+</sup><br>75 <sup>+</sup> | 45 <sup>+</sup><br>45 <sup>+</sup> | 30 <sup>+</sup><br>30 <sup>+</sup> |

| Mot d'état pour :       | U, | UN, |   |   |   |   |   | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----|-----|---|---|---|---|---|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évaluée :   | -  | -   | - | - | - | - | - | -  | -   | -   | -   | -  | oui | -    | oui | oui |
| L'opération influence : | -  | -   | - | - | - | - | - | -  | -   | -   | -   | -  | oui | oui  | oui | 1   |

<sup>1)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Ope-<br>ration | Opérande                  | Signification   | Longueur en<br>mots | Temps d'exécution ns               |                                    |                                    |
|----------------|---------------------------|---|---------------------|------------------------------------|------------------------------------|------------------------------------|
|                |                           |   |                     | CPU 412                            | CPU 414                            | CPU 416                            |
| O/ON           | T f                       | OU/NON OU<br>temporisation                                | 1 <sup>1)</sup> /2  | 75                                 | 45                                 | 30                                 |
|                | T [e]                     | temp., adress. indir. en mémoire                          | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Z f                       | compteur  | 1 <sup>1)</sup> /2  | 75                                 | 45                                 | 30                                 |
|                | Z [e]                     | compteur, adressage indirect en mémoire                   | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Par. temp.<br>Par. compt. | temporisation/compteur (adressage par paramètre)          | 2                   | 75 <sup>+</sup><br>75 <sup>+</sup> | 45 <sup>+</sup><br>45 <sup>+</sup> | 30 <sup>+</sup><br>30 <sup>+</sup> |
| X/XN           | T f                       | OU EXCLUSIF/ NON OU EXCLUSIF<br>temporisation             | 2                   | 75                                 | 45                                 | 30                                 |
|                | T [e]                     | temp., adress. indir. en mémoire                          | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Z f                       | compteur  | 2                   | 75                                 | 45                                 | 30                                 |
|                | Z [e]                     | compteur, adressage indirect en mémoire                   | 2                   | 75 <sup>+</sup>                    | 45 <sup>+</sup>                    | 30 <sup>+</sup>                    |
|                | Par. temp.<br>Par. compt. | OU EXCLUSIF Temporisation/compteur (adressage par param.) | 2                   | 75 <sup>+</sup><br>75 <sup>+</sup> | 45 <sup>+</sup><br>45 <sup>+</sup> | 30 <sup>+</sup><br>30 <sup>+</sup> |

| Mot d'état pour :       | O, | ON, | X, | XN, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |    |     |    |     |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | oui |
| L'opération influence : |    |     |    |     |  |  |  |  | -  | -   | -   | -   | -  | 0  | oui  | oui | 1   |

<sup>1)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations combinatoires sur le contenu de l'ACCU1

Combinaison du contenu de l'ACCU1 ou de l'ACCU1-L avec un mot ou un double mot selon l'opération correspondante. Le mot ou le double mot est soit indiqué comme opérande de l'opération, soit indiqué dans l'ACCU2. Le résultat est inscrit dans l'ACCU1 ou dans l'ACCU1-L.

| Ope-<br>ration | Opérande | Signification              | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|----------------------------|---------------------|----------------------|---------|---------|
|                |          |                            |                     | CPU 412              | CPU 414 | CPU 416 |
| UW             |          | ET ACCU2-L                 | 1                   | 75                   | 45      | 30      |
| UW             | W#16#p   | ET constante 16 bits       | 2                   | 75                   | 45      | 30      |
| OW             |          | OU ACCU2-L                 | 1                   | 75                   | 45      | 30      |
| OW             | W#16#p   | OU constante 16 bits       | 2                   | 75                   | 45      | 30      |
| XOW            |          | OU EXCLUSIF ACCU2-L        | 1                   | 75                   | 45      | 30      |
| XOW            | W#16#p   | OU EXCLUSIF const. 16 bits | 2                   | 75                   | 45      | 30      |
| UD             |          | ET ACCU2                   | 1                   | 75                   | 45      | 30      |
| UD             | DW#16#p  | ET constante 32 bits       | 3                   | 113                  | 68      | 45      |
| OD             |          | OU ACCU2                   | 1                   | 75                   | 45      | 30      |
| OD             | DW#16#p  | OU constante 32 bits       | 3                   | 113                  | 68      | 45      |
| XOD            |          | OU EXCLUSIF ACCU2          | 1                   | 75                   | 45      | 30      |
| XOD            | DW#16#p  | OU EXCLUSIF const. 32 bits | 3                   | 113                  | 68      | 45      |

| Mot d'état pour :       | UW, | OW, | XOW, | UD, | OD, | XOD, |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|------|-----|-----|------|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |     |     |      |     |     |      |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |     |     |      |     |     |      |  | -  | oui | 0   | 0   | -  | -  | -    | -   | -   |

## Opérations combinatoires sur bits indicateurs

Toutes les opérations combinatoires (OC) fournissent un résultat logique (RLG nouveau). La première OC d'une séquence d'opérations fournit le RLG nouveau à partir de l'état de signal interrogé. Les OC suivantes forment alors le RLG nouveau à partir de l'état de signal interrogé et du RLG ancien. La séquence d'OC se termine par une opération qui délimite le RLG (ex. opération de mémorisation), c'est-à-dire que le bit /PI est réinitialisé.

| Opération            | Opérande | Signification   | Longueur en mots | Temps d'exécution ns |         |         |
|----------------------|----------|---|------------------|----------------------|---------|---------|
|                      |          |   |                  | CPU 412              | CPU 414 | CPU 416 |
| U/UN<br>O/ON<br>X/XN | ==0      | ET/NON ET<br>OU/NON OU<br>OU EXCLUSIF/<br>NON OU EXCLUSIF<br>résultat=0<br>(BI1=0 et BI0=0) | 1                | 75                   | 45      | 30      |
|                      | >0       | résultat>0<br>(BI1=1 et BI0=0)  | 1                | 75                   | 45      | 30      |
|                      | <0       | résultat<0<br>(BI1=0 et BI0=1)  | 1                | 75                   | 45      | 30      |
|                      | <>0      | résultat00<br>((BI1=0 et BI0=1) ou (BI1=1 et BI0=0))  | 1                | 75                   | 45      | 30      |
| U/UN<br>O/ON<br>X/XN | <=0      | résultat<=0<br>((BI1=0 et BI0=1) ou (BI1=0 et BI0=0))                                       | 1                | 75                   | 45      | 30      |
|                      | >=0      | résultat>=0<br>((BI1=1 et BI0=0) ou (BI1=0 et BI0=0))                                       | 1                | 75                   | 45      | 30      |

| Mot d'état pour :       | U, | UN, | O, | ON, | X, | XN, |  |  | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|----|-----|--|--|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalue :    |    |     |    |     |    |     |  |  | -  | oui | oui | -   | -  | oui | -    | oui | oui |
| L'opération influence : |    |     |    |     |    |     |  |  | -  | -   | -   | -   | -  | oui | oui  | oui | 1   |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

| Ope-<br>ration       | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------------|----------|---|---------------------|----------------------|---------|---------|
|                      |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| U/UN<br>O/ON<br>X/XN | UO       | ET/NON ET<br>OU/NON OU<br>OU EXCLUSIF/<br>NON OU EXCLUSIF<br>opération arithmétique "unordered" (non autorisée)<br>(BI1=1 et BI0=1) | 1                   | 75                   | 45      | 30      |
|                      | DM       | ET DM=1   | 1                   | 75                   | 45      | 30      |
|                      | RB       | ET RB=1   | 1                   | 75                   | 45      | 30      |
|                      | DEB      | ET DEB=1  | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | U, | UN, | O, | ON, | X, | XN, |  |  | RB | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|----|-----|----|-----|----|-----|--|--|----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évaluée :   |    |     |    |     |    |     |  |  | -  | oui | oui | -   | -  | oui | -    | oui | oui |
| L'opération influence : |    |     |    |     |    |     |  |  | -  | -   | -   | -   | -  | oui | oui  | oui | 1   |



## Opérations sur les fronts

L'état actuel du RLG est comparé à l'état de l'opérande, c'est-à-dire du "mémento de front". L'opération FP reconnaît un front montant de "0" à "1", l'opération FN un front descendant de "1" à "0".

| Ope-<br>ration          | Opérande                | Signification  | Longueur en<br>mots | Temps d'exécution ns |          |         |
|-------------------------|-------------------------|--|---------------------|----------------------|----------|---------|
|                         |                         |  |                     | CPU 412              | CPU 414  | CPU 416 |
| FP/FN                   | E/A a.b                 | Signale un front montant/descendant par<br>RLG = 1. Le mémento auxiliaire de front est le<br>bit adressé dans l'opération. | 2                   | 75                   | 45       | 30      |
|                         | M a.b                   |  | 2                   | 75                   | 45       | 30      |
|                         | L a.b <sup>1)</sup>     |  | 2                   | 75                   | 45       | 30      |
|                         | DBX a.b                 |  | 2                   | 200                  | 120      | 80      |
|                         | DIX a.b                 |  | 2                   | 200                  | 120      | 80      |
|                         | c [d] <sup>2)</sup>     |  | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                         | c [AR1,m] <sup>2)</sup> |  | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                         | c [AR2,m] <sup>2)</sup> |  | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                         | [AR1,m] <sup>2)</sup>   |  | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                         | [AR2,m] <sup>2)</sup>   |  | 2                   | 75*/200*             | 45*/120* | 30*/80* |
| Paramètre <sup>2)</sup> | 2                       | 75*/200*   | 45*/120*            | 30*/80*              |          |         |

| Mot d'état pour :       | FP, | FN, |   |   |   |   |   |   | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|---|---|---|---|---|---|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -   | -   | - | - | - | - | - | - | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : | -   | -   | - | - | - | - | - | - | -  | -   | -   | -   | -  | 0  | oui  | oui | 1   |

<sup>1)</sup> N'est pas utile si le bit à surveiller se trouve dans la mémoire image (les données locales d'un bloc n'étant valables que pour le temps de son exécution)

<sup>2)</sup> E, A, M, L /DB, DI

+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Mettre à "1"/"0" un bit opérande

Affectation de la valeur "1" ou "0" à l'opérande adressé, si RLG = 1. Attention ! Les opérations dépendent du MCR (cf. page 86).

| Ope-<br>ration | Opérande  | Signification   | Longueur en<br>mots | Temps d'exécution ns |          |         |
|----------------|-----------|---|---------------------|----------------------|----------|---------|
|                |           |   |                     | CPU 412              | CPU 414  | CPU 416 |
| S              |           | mise à "1" du bit adressé                                     |                     |                      |          |         |
| R              |           | mise à "0" du bit adressé                                     |                     |                      |          |         |
|                | E/A a.b   | entrée/sortie   | 1 <sup>2</sup> /2   | 75                   | 45       | 30      |
|                | M a.b     | mémonto   | 1 <sup>3</sup> /2   | 75                   | 45       | 30      |
|                | L a.b     | bit de donnée locale  | 2                   | 75                   | 45       | 30      |
|                | DBX a.b   | bit de donnée   | 2                   | 200                  | 120      | 80      |
|                | DIX a.b   | bit de donnée d'instance                                      | 2                   | 200                  | 120      | 80      |
|                | c [d]     | adress. intraz. indir. en mémoire <sup>1)</sup>               | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                | c [AR1,m] | adressage intrazone indirect par registre (AR1) <sup>1)</sup> | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                | c [AR2,m] | adressage intrazone indirect par registre (AR2) <sup>1)</sup> | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                | [AR1,m]   | adressage interzone (AR1) <sup>1)</sup>                       | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                | [AR2,m]   | adressage interzone (AR2) <sup>1)</sup>                       | 2                   | 75*/200*             | 45*/120* | 30*/80* |
|                | Paramètre | par Paramètre <sup>1)</sup>                                   | 2                   | 75*/200*             | 45*/120* | 30*/80* |

| Mot d'état pour :       | S, | R, |   |   |   |   |   |   | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|----|---|---|---|---|---|---|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -  | -  | - | - | - | - | - | - | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : | -  | -  | - | - | - | - | - | - | -  | -   | -   | -   | -  | 0  | oui  | -   | 0   |

<sup>1)</sup> E, A, M, L, DB, DI

<sup>2)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

\* Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

La valeur de RLG est inscrite dans l'opérande adressé. Attention ! Les opérations dépendent du MCR (cf. page 86).

| Opération | Opérande  | Signification   | Longueur en mots | Temps d'exécution ns              |                                   |                                  |
|-----------|-----------|---|------------------|-----------------------------------|-----------------------------------|----------------------------------|
|           |           |   |                  | CPU 412                           | CPU 414                           | CPU 416                          |
| =         | E/A a.b   | Affectation du RLG à entrée/sortie                            | 1 <sup>2)</sup>  | 75                                | 45                                | 30                               |
|           | M a.b     | mémento   | 1 <sup>3)</sup>  | 75                                | 45                                | 30                               |
|           | L a.b     | bit de donnée locale  | 2                | 75                                | 45                                | 30                               |
|           | DBX a.b   | bit de donnée   | 2                | 200                               | 120                               | 80                               |
|           | DIX a.b   | bit de donnée d'instance                                      | 2                | 200                               | 120                               | 80                               |
|           | c [d]     | adress. intraz. indir. en mémoire <sup>1)</sup>               | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |
|           | c [AR1,m] | adressage intrazone indirect par registre (AR1) <sup>1)</sup> | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |
|           | c [AR2,m] | adressage intrazone indirect par registre (AR2) <sup>1)</sup> | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |
|           | [AR1,m]   | adressage interzone (AR1) <sup>1)</sup>                       | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |
|           | [AR2,m]   | adressage interzone (AR2) <sup>1)</sup>                       | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |
|           | Paramètre | par Paramètre <sup>1)</sup>                                   | 2                | 75 <sup>+</sup> /200 <sup>+</sup> | 45 <sup>+</sup> /120 <sup>+</sup> | 30 <sup>+</sup> /80 <sup>+</sup> |

| Mot d'état pour :       | = |  |  |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|---|--|--|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |   |  |  |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |   |  |  |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | oui  | -   | 0   |

<sup>1)</sup> E, A, M, L, DB, DI

<sup>2)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations influençant directement le RLG

Les opérations suivantes agissent directement sur le RLG.

| Ope-<br>ration           | Opérande     | Signification                 | Longueur en<br>mots | Temps d'exécution ns |     |         |    |         |      |     |     |
|--------------------------|--------------|-------------------------------|---------------------|----------------------|-----|---------|----|---------|------|-----|-----|
|                          |              |                               |                     | CPU 412              |     | CPU 414 |    | CPU 416 |      |     |     |
| CLR                      |              | Mise à "0" du RLG             | 1                   | 75                   |     | 45      |    | 30      |      |     |     |
| <b>Mot d'état pour :</b> | <b>CLR,</b>  |                               | RB                  | BI1                  | BI0 | DEB     | DM | OU      | ETAT | RLG | /PI |
| L'opération évaluée :    |              |                               | -                   | -                    | -   | -       | -  | -       | -    | -   | -   |
| L'opération influence :  |              |                               | -                   | -                    | -   | -       | -  | 0       | 0    | 0   | 0   |
| SET                      |              | Mise à "1" du RLG             | 1                   | 75                   |     | 45      |    | 30      |      |     |     |
| <b>Mot d'état pour :</b> | <b>SET,</b>  |                               | RB                  | BI1                  | BI0 | DEB     | DM | OU      | ETAT | RLG | /PI |
| L'opération évaluée :    |              |                               | -                   | -                    | -   | -       | -  | -       | -    | -   | -   |
| L'opération influence :  |              |                               | -                   | -                    | -   | -       | -  | 0       | 1    | 1   | 0   |
| NOT                      |              | Négation du RLG               | 1                   | 75                   |     | 45      |    | 30      |      |     |     |
| <b>Mot d'état pour :</b> | <b>NOT,</b>  |                               | RB                  | BI1                  | BI0 | DEB     | DM | OU      | ETAT | RLG | /PI |
| L'opération évaluée :    |              |                               | -                   | -                    | -   | -       | -  | oui     | -    | oui | -   |
| L'opération influence :  |              |                               | -                   | -                    | -   | -       | -  | -       | 1    | oui | -   |
| SAVE                     |              | Sauvegarde du RLG dans bit RB | 1                   | 75                   |     | 45      |    | 30      |      |     |     |
| <b>Mot d'état pour :</b> | <b>SAVE,</b> |                               | RB                  | BI1                  | BI0 | DEB     | DM | OU      | ETAT | RLG | /PI |
| L'opération évaluée :    |              |                               | -                   | -                    | -   | -       | -  | -       | -    | oui | -   |
| L'opération influence :  |              |                               | oui                 | -                    | -   | -       | -  | -       | -    | -   | -   |

## Opérations de temporisation

Lancement et mise à "0" d'une temporisation. La durée de la temporisation est indiquée dans l'ACCU1-L. Les opérations sont déclenchées sur le front du RLG. C'est-à-dire que si le RLG change d'état entre deux appels consécutifs, la temporisation est lancée.

| Ope-<br>ration | Opérande    | Signification  | Longueur en<br>mots | Temps d'exécution ns |                  |                 |
|----------------|-------------|--|---------------------|----------------------|------------------|-----------------|
|                |             |  |                     | CPU 412              | CPU 414          | CPU 416         |
| SI             | T f         | Lancement d'une tempo. sous forme d'impulsion après un front montant           | 1 <sup>1)</sup> /2  | 150                  | 90               | 60              |
|                | T [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup>  | 60 <sup>+</sup> |
|                | Par. tempo. |  |                     | 2                    | 150 <sup>+</sup> | 90 <sup>+</sup> |
| SV             | T f         | Lancement d'une tempo. sous forme d'impulsion prolongée après un front montant | 1 <sup>1)</sup> /2  | 150                  | 90               | 60              |
|                | T [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup>  | 60 <sup>+</sup> |
|                | Par. tempo. |  |                     | 2                    | 150 <sup>+</sup> | 90 <sup>+</sup> |
| SE             | T f         | Lancement d'une tempo. sous forme de retard à la montée après un front montant | 1 <sup>1)</sup> /2  | 150                  | 90               | 60              |
|                | T [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup>  | 60 <sup>+</sup> |
|                | Par. tempo. |  |                     | 2                    | 150 <sup>+</sup> | 90 <sup>+</sup> |

| Mot d'état pour :       | SI, | SV, | SE, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|-----|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |     |     |     |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |     |     |     |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | -    | -   | 0   |

<sup>1)</sup> Si adressage direct de l'opérande n° tempo. : 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Opération | Opérande    | Signification  | Longueur en mots  | Temps d'exécution ns |                 |                 |
|-----------|-------------|--|-------------------|----------------------|-----------------|-----------------|
|           |             |  |                   | CPU 412              | CPU 414         | CPU 416         |
| SS        | T f         | Lancement d'une tempo. sous forme de retard à la montée mémorisé après front montant | 1 <sup>1)/2</sup> | 150                  | 90              | 60              |
|           | T [e]       |  | 150 <sup>+</sup>  | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. tempo. |  | 2                 | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
| SA        | T f         | Lancement d'une tempo. sous forme de retard à la retombée après un front descendant  | 1 <sup>1)/2</sup> | 150                  | 90              | 60              |
|           | T [e]       |  | 150 <sup>+</sup>  | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. tempo. |  | 2                 | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |

| Mot d'état pour :       | SS, | SA, |  |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|--|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |     |     |  |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |     |     |  |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | -    | -   | 0   |

<sup>1)</sup> Si adressage direct de l'opérande n° tempo. : 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Opération | Opérande    | Signification   | Longueur en mots   | Temps d'exécution ns |                 |                 |
|-----------|-------------|---|--------------------|----------------------|-----------------|-----------------|
|           |             |   |                    | CPU 412              | CPU 414         | CPU 416         |
| FR        | T f         | Validation d'une tempo. pour un nouveau lancement après un front montant (effacement du memento de front pour le lancement de la temporisation) | 1 <sup>1)</sup> /2 | 150                  | 90              | 60              |
|           | T [e]       |   | 150 <sup>+</sup>   | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. tempo. |   | 2                  | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
| R         | T f         | Remise à "0" d'une temporisation  | 1 <sup>1)</sup> /2 | 150                  | 90              | 60              |
|           | T [e]       |   | 150 <sup>+</sup>   | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. tempo. |   | 2                  | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |

| Mot d'état pour :       | FR, | R, |   |   |   |   |   |   | RB | BI1 | BIO | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|----|---|---|---|---|---|---|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -   | -  | - | - | - | - | - | - | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : | -   | -  | - | - | - | - | - | - | -  | -   | -   | -   | -  | 0  | -    | -   | 0   |

<sup>1)</sup> Si adressage direct de l'opérande n° tempo. : 0 à 255  
<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations de comptage

La valeur de comptage se trouve dans l'ACCU1-L sous forme de code DCB (0 à 999).

| Ope-<br>ration | Opérande    | Signification  | Longueur en<br>mots | Temps d'exécution ns |                 |                 |
|----------------|-------------|--|---------------------|----------------------|-----------------|-----------------|
|                |             |  |                     | CPU 412              | CPU 414         | CPU 416         |
| S              | Z f         | Positionnement d'un compteur après un front montant  | 1 <sup>1)</sup> /2  | 150                  | 90              | 60              |
|                | Z [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
|                | Par. compt. |  | 2                   | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
| R              | Z f         | Remise à "0" d'un compteur pour RLG = "1"            | 1 <sup>1)</sup> /2  | 150                  | 90              | 60              |
|                | Z [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
|                | Par. compt. |  | 2                   | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
| ZV             | Z f         | Incrémentation de 1 du compteur sur un front montant | 1 <sup>1)</sup> /2  | 150                  | 90              | 60              |
|                | Z [e]       |  |                     | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
|                | Par. compt. |  | 2                   | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |

| Mot d'état pour :       | S, | R, | ZV, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|----|-----|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |    |    |     |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |    |    |     |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | -    | -   | 0   |

<sup>1)</sup> Si adressage direct de l'opérande n° compteur : 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)



| Opération | Opérande    | Signification   | Longueur en mots   | Temps d'exécution ns |                 |                 |
|-----------|-------------|---|--------------------|----------------------|-----------------|-----------------|
|           |             |   |                    | CPU 412              | CPU 414         | CPU 416         |
| ZR        | Z f         | Décrémentacion de 1 du compteur sur un front montant  | 1 <sup>1)</sup> /2 | 150                  | 90              | 60              |
|           | Z [e]       |   | 150 <sup>+</sup>   | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. compt. |   | 2                  | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |
| FR        | Z f         | Validation du compteur après un front montant (effacement du memento de front pour le comptage, le décomptage et la mise à "1" d'un compteur) | 1 <sup>1)</sup> /2 | 150                  | 90              | 60              |
|           | Z [e]       |   | 150 <sup>+</sup>   | 90 <sup>+</sup>      | 60 <sup>+</sup> |                 |
|           | Par. compt. |   | 2                  | 150 <sup>+</sup>     | 90 <sup>+</sup> | 60 <sup>+</sup> |

| Mot d'état pour :       | ZR, | FR, |   |   |   |   |   |   | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|---|---|---|---|---|---|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -   | -   | - | - | - | - | - | - | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : | -   | -   | - | - | - | - | - | - | -  | -   | -   | -   | -  | 0  | -    | -   | 0   |

<sup>1)</sup> Si adressage direct de l'opérande n° compteur : 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations de chargement

Chargement de l'opérande dans l'ACCU1. Auparavant, l'ancien contenu de l'ACCU1 est sauvegardé dans l'ACCU2. Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande                    | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|-----------------------------|---|---------------------|----------------------|---------|---------|
|                |                             |   |                     | CPU 412              | CPU 414 | CPU 416 |
| L              |                             | Charger ...   |                     |                      |         |         |
|                | EB a                        | octet d'entrée  | 1 <sup>2)</sup> /2  | 75                   | 45      | 30      |
|                | AB a                        | octet de sortie   | 1 <sup>2)</sup> /2  | 75                   | 45      | 30      |
|                | PEB a                       | octet d'entrée de périphérie <sup>1)</sup>                    | 1 <sup>2)</sup> /2  | 75                   | 45      | 30      |
|                | MB a                        | octet de mémentos   | 1 <sup>3)</sup> /2  | 75                   | 45      | 30      |
|                | LB a                        | octet de données locales                                      | 2                   | 75                   | 45      | 30      |
|                | DBB a                       | octet de données  | 2                   | 100                  | 60      | 40      |
|                | DiB a                       | octet de données d'instance<br>... dans l'ACCU1               | 2                   | 100                  | 60      | 40      |
|                | g [d]                       | adress. intraz. indir. en mémoire <sup>4)</sup>               | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | g [AR1,m]                   | adressage intrazone indirect par registre (AR1) <sup>4)</sup> | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | g [AR2,m]                   | adressage intrazone indirect par registre (AR1) <sup>4)</sup> | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | B[AR1,m]                    | adressage interzone (AR1) <sup>4)</sup>                       | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | B[AR2,m]                    | adressage interzone (AR1) <sup>4)</sup>                       | 2                   | 75*/100*             | 45*/60* | 30*/40* |
| Paramètre      | par Paramètre <sup>4)</sup> | 2   | 75*/100*            | 45*/60*              | 30*/40* |         |

- 1) Si adressage indirect de l'opérande plage d'adresses 0 à 127  
2) Plus temps de réponse du module E/S (> 1 µs)  
3) Si adressage direct de l'opérande plage d'adresses 0 à 255  
4) E, A, P, M, L, DB, DI  
\* Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

Les temps d'exécution des instructions spécifiées sur cette page se multiplient par deux si l'adresse utilisée n'est pas divisible en nombre entier par 4 sans reste.

| Opération | Opérande                    | Signification   | Longueur en mots  | Temps d'exécution ns |         |         |
|-----------|-----------------------------|---|-------------------|----------------------|---------|---------|
|           |                             |   |                   | CPU 412              | CPU 414 | CPU 416 |
| L         |                             | Charger ...   |                   |                      |         |         |
|           | EW a                        | mot d'entrée  | 1 <sup>2</sup> /2 | 75                   | 45      | 30      |
|           | AW a                        | mot de sortie   | 1 <sup>2</sup> /2 | 75                   | 45      | 30      |
|           | PEW a                       | mot d'entrée de périphérie <sup>1)</sup>                      | 1 <sup>2</sup> /2 | 75                   | 45      | 30      |
|           | MW a                        | mot de mémentos   | 1 <sup>3</sup> /2 | 75                   | 45      | 30      |
|           | LW a                        | mot de données locales  | 2                 | 75                   | 45      | 30      |
|           | DBW a                       | mot de données  | 2                 | 100                  | 60      | 40      |
|           | DIW a                       | mot de données d'instance<br>... dans l'ACCU1-L               | 2                 | 100                  | 60      | 40      |
|           | h [d]                       | adress. intraz. indir. en mémoire <sup>4)</sup>               | 2                 | 75*/100*             | 45*/60* | 30*/40* |
|           | h [AR1,m]                   | adressage intrazone indirect par registre (AR1) <sup>4)</sup> | 2                 | 75*/100*             | 45*/60* | 30*/40* |
|           | h [AR2,m]                   | adressage intrazone indirect par registre (AR2) <sup>4)</sup> | 2                 | 75*/100*             | 45*/60* | 30*/40* |
|           | W[AR1,m]                    | adressage interzone (AR1) <sup>4)</sup>                       | 2                 | 75*/100*             | 45*/60* | 30*/40* |
|           | W[AR2,m]                    | adressage interzone (AR2) <sup>4)</sup>                       | 2                 | 75*/100*             | 45*/60* | 30*/40* |
| Paramètre | par Paramètre <sup>4)</sup> | 2   | 75*/100*          | 45*/60*              | 30*/40* |         |

<sup>1)</sup> Plus temps de réponse du module E/S (> 1 µs)

<sup>2)</sup> Si adressage indirect de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

<sup>4)</sup> E, A, P, M, L, DB, DI

\* Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

Les temps d'exécution des instructions spécifiées sur cette page se multiplient par deux si l'adresse utilisée n'est pas divisible en nombre entier par 4 sans reste.

| Opération | Opérande  | Signification               | Longueur en mots  | Temps d'exécution ns |          |         |         |
|-----------|-----------|-----------------------------|---|----------------------|----------|---------|---------|
|           |           |                             |   | CPU 412              | CPU 414  | CPU 416 |         |
| L         |           | Charger ...                 |   |                      |          |         |         |
|           | ED        | a                           | double mot d'entrée   | 1 <sup>2</sup> /2    | 75       | 45      | 30      |
|           | AD        | a                           | double mot de sortie  | 1 <sup>2</sup> /2    | 75       | 45      | 30      |
|           | PED       | a                           | double mot entrée de périph. <sup>1)</sup>                    | 2                    | 75       | 45      | 30      |
|           | MD        | a                           | double mot de mémentos  | 1 <sup>3</sup> /2    | 75       | 45      | 30      |
|           | LD        | a                           | double mot de données locales                                 | 2                    | 75       | 45      | 30      |
|           | DBD       | a                           | double mot de données   | 2                    | 100      | 60      | 40      |
|           | DID       | a                           | double mot données d'instance<br>... dans l'ACCU1             | 2                    | 100      | 60      | 40      |
|           | i         | [d]                         | adress. intraz. indir. en mémoire. <sup>4)</sup>              | 2                    | 75*/100* | 45*/60* | 30*/40* |
|           | i         | [AR1,m]                     | adressage intrazone indirect par registre (AR1) <sup>4)</sup> | 2                    | 75*/100* | 45*/60* | 30*/40* |
|           | i         | [AR2,m]                     | adressage intrazone indirect par registre (AR2) <sup>4)</sup> | 2                    | 75*/100* | 45*/60* | 30*/40* |
|           | D         | [AR1,m]                     | adressage interzone (AR1) <sup>4)</sup>                       | 2                    | 75*/100* | 45*/60* | 30*/40* |
|           | D         | [AR2,m]                     | adressage interzone (AR2) <sup>4)</sup>                       | 2                    | 75*/100* | 45*/60* | 30*/40* |
|           | Paramètre | par Paramètre <sup>4)</sup> | 2   | 75*/100*             | 45*/60*  | 30*/40* |         |

<sup>1)</sup> Plus temps de réponse du module E/S (> 1 µs)

<sup>2)</sup> Si adressage indirect de l'opérande plage d'adresses 0 à 127

<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255

<sup>4)</sup> E, A, P, M, L, DB, DI

+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Ope-<br>ration | Opérande   | Signification   | Longueur en<br>mots | Temps d'exécution ns |                 |                 |
|----------------|------------|---|---------------------|----------------------|-----------------|-----------------|
|                |            |   |                     | CPU 412              | CPU 414         | CPU 416         |
| L              | k8         | Charger ...<br>const. 8 bits dans ACCU1-LL            | 2                   | 75                   | 45              | 30              |
|                | k16        | const. 16 bits dans ACCU1-L                           | 2                   | 75                   | 45              | 30              |
|                | k32        | const. 32 bits dans ACCU1                             | 3                   | 113                  | 68              | 45              |
|                | Paramètre  | Charger const. dans l'ACCU1 (adressage par paramètre) | 2                   | 100 <sup>+</sup>     | 60 <sup>+</sup> | 40 <sup>+</sup> |
| L              | 2#n        | Charger constante binaire 16 bits dans l'ACCU1-L      | 2                   | 75                   | 45              | 30              |
|                |            | Charger constante binaire 32 bits dans l'ACCU1        | 3                   | 113                  | 68              | 45              |
|                | B#16#p     | Charger constante hexadécimale 8 bits dans l'ACCU1-L  | 1                   | 75                   | 45              | 30              |
| L              | W#16#p     | Charger constante hexadécimale 16 bits dans l'ACCU1-L | 2                   | 75                   | 45              | 30              |
|                | DW#16#p    | Charger constante hexadécimale 32 bits dans l'ACCU1   | 3                   | 113                  | 68              | 45              |
| L              | 'x'        | Charger 1 caractère                                   | 2                   | 75                   | 45              | 30              |
|                | 'xx'       | Charger 2 caractères                                  | 2                   | 75                   | 45              | 30              |
|                | 'xxx'      | Charger 3 caractères                                  | 3                   | 113                  | 68              | 45              |
|                | 'xxxx'     | Charger 4 caractères                                  | 3                   | 113                  | 68              | 45              |
| L              | D# date    | Charger date CEI                                      | 3                   | 113                  | 68              | 45              |
| L              | S5T# temps | Charger constante de temps S7 (16 bits)               | 2                   | 75                   | 45              | 30              |

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

| Ope-<br>ration | Opérande               | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|------------------------|--|---------------------|----------------------|---------|---------|
|                |                        |  |                     | CPU 412              | CPU 414 | CPU 416 |
| L              | TOD# heure<br>jour     | Charger constante de temps CEI                               | 3                   | 113                  | 68      | 45      |
| L              | T# temps               | Charger constante de temps 16 bits                           | 2                   | 75                   | 45      | 30      |
|                |                        | Charger constante de temps 32 bits                           | 3                   | 113                  | 68      | 45      |
| L              | C# compteur            | Charger constante de comptage (codée DCB)                    | 2                   | 75                   | 45      | 30      |
| L              | B# (b1, b2)            | Charger constante sous forme d'octet (o1, o2)                | 2                   | 75                   | 45      | 30      |
|                | B# (b1, b2,<br>b3, b4) | Charger constante sous forme de 4 octets<br>(o1, o2, o3, o4) | 3                   | 113                  | 68      | 45      |
| L              | P# pointeur<br>de bit  | Charger pointeur de bit                                      | 3                   | 113                  | 68      | 45      |
| L              | L# entier              | Charger constante entière 32 bits                            | 3                   | 113                  | 68      | 45      |
| L              | réel                   | Charger nombre à virgule flottante                           | 3                   | 113                  | 68      | 45      |

## Opérations de chargement sur temporisations et compteurs

Chargement d'une valeur de temporisation ou de comptage dans l'ACCU1. Auparavant, le contenu de l'ACCU1 est transféré dans l'ACCU2. Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande    | Signification  | Longueur en<br>mots | Temps d'exécution ns |                 |                 |
|----------------|-------------|--|---------------------|----------------------|-----------------|-----------------|
|                |             |  |                     | CPU 412              | CPU 414         | CPU 416         |
| L              | T f         | Charger valeur de temporisation                                | 1 <sup>1)</sup> /2  | 75                   | 45              | 30              |
|                | T [e]       |  | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
|                | Par. tempo. | Charger valeur de temporisation (adressage par paramètre)      | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
| L              | Z f         | Charger valeur de comptage                                     | 1 <sup>1)</sup> /2  | 75                   | 45              | 30              |
|                | Z [e]       |  | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
|                | Par. compt. | Charger valeur de comptage (adressage par paramètre)           | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
| LC             | T f         | Charger valeur tempo. codée DCB                                | 1 <sup>1)</sup> /2  | 75                   | 45              | 30              |
|                | T [e]       |  | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
|                | Par. tempo. | Charger valeur tempo. codée DCB (adressage par paramètre)      | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
| LC             | Z f         | Charger valeur de comptage codée DCB                           | 1 <sup>1)</sup> /2  | 75                   | 45              | 30              |
|                | Z [e]       |  | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |
|                | Par. compt. | Charger valeur de comptage codée DCB (adressage par paramètre) | 2                   | 75 <sup>+</sup>      | 45 <sup>+</sup> | 30 <sup>+</sup> |

<sup>1)</sup> Si adressage direct de l'opérande n° tempo./compteur : 0 à 255

<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations de transfert

Transfert du contenu de l'ACCU1 dans l'opérande adressé. Tenir compte de la dépendance du MCR (voir page 96). Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande  | Signification  | Longueur<br>en mots | Temps d'exécution ns |         |         |
|----------------|-----------|--|---------------------|----------------------|---------|---------|
|                |           |  |                     | CPU 412              | CPU 414 | CPU 416 |
| T              |           | Transfert du contenu de l'ACCU1-LL dans ...                    |                     |                      |         |         |
|                | EB a      | octet d'entrée   | 1 <sup>2</sup> /2   | 75                   | 45      | 30      |
|                | AB a      | octet de sortie  | 1 <sup>2</sup> /2   | 75                   | 45      | 30      |
|                | PAB a     | octet de sortie de périphérie 1)                               | 1 <sup>2</sup> /2   | 75                   | 45      | 30      |
|                | MB a      | octet de mémentos  | 1 <sup>3</sup> /2   | 75                   | 45      | 30      |
|                | LB a      | octet de données locales                                       | 2                   | 75                   | 45      | 30      |
|                | DBB a     | octet de données   | 2                   | 100                  | 60      | 40      |
|                | DIB a     | octet de données d'instance                                    | 2                   | 100                  | 60      | 40      |
|                | g [d]     | adress. intraz. indir. en mémoire <sup>4)</sup>                | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | g [AR1,m] | adressage intrazone indirect par registre (AR 1) <sup>4)</sup> | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | g [AR2,m] | adressage intrazone indirect par registre (AR 2) <sup>4)</sup> | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | B[AR1,m]  | adressage interzone (AR1) <sup>4)</sup>                        | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | B[AR2,m]  | adressage interzone (AR2) <sup>4)</sup>                        | 2                   | 75*/100*             | 45*/60* | 30*/40* |
|                | Paramètre | par Paramètre <sup>4)</sup>                                    | 2                   | 75*/100*             | 45*/60* | 30*/40* |

- 1) Prendre en compte le temps d'acquiescement en périphérie  
2) Si adressage direct de l'opérande plage d'adresses 0 à 127  
3) Si adressage direct de l'opérande plage d'adresses 0 à 255  
4) E, A, P, M, L, DB, DI  
+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)



Les temps d'exécution des instructions spécifiées sur cette page se multiplient par deux si la division entière par 4 de l'adresse utilisée donne un reste de 3.

| Opération | Opérande  | Signification   | Longueur en mots   | Temps d'exécution ns              |                                  |                                  |
|-----------|-----------|---|--------------------|-----------------------------------|----------------------------------|----------------------------------|
|           |           |   |                    | CPU 412                           | CPU 414                          | CPU 416                          |
| T         |           | Transfert du contenu de l'ACCU1-L dans ...                  |                    |                                   |                                  |                                  |
|           | EW a      | mot d'entrée  | 1 <sup>2)</sup> /2 | 75                                | 45                               | 30                               |
|           | AW a      | mot de sortie   | 1 <sup>2)</sup> /2 | 75                                | 45                               | 30                               |
|           | PAW a     | octet de sortie de périphérie <sup>1)</sup>                 | 1 <sup>2)</sup> /2 | 75                                | 45                               | 30                               |
|           | MW a      | mot de mémorisation   | 1 <sup>3)</sup> /2 | 75                                | 45                               | 30                               |
|           | LW a      | mot de données locales                                      | 2                  | 75                                | 45                               | 30                               |
|           | DBW a     | mot de données  | 2                  | 100                               | 60                               | 40                               |
|           | DIW a     | mot de données d'instance                                   | 2                  | 100                               | 60                               | 40                               |
|           | h [d]     | adress. intraz. indir. en mémoire <sup>4)</sup>             | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|           | h [AR1,m] | adress. intrazone indirect par registre (AR1) <sup>4)</sup> | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|           | h [AR2,m] | adress. intrazone indirect par registre (AR2) <sup>4)</sup> | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|           | W[AR1,m]  | adressage interzone (AR1) <sup>4)</sup>                     | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|           | W[AR2,m]  | adressage interzone (AR2) <sup>4)</sup>                     | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |
|           | Paramètre | par Paramètre <sup>4)</sup>                                 | 2                  | 75 <sup>+</sup> /100 <sup>+</sup> | 45 <sup>+</sup> /60 <sup>+</sup> | 30 <sup>+</sup> /40 <sup>+</sup> |

- <sup>1)</sup> Prendre en compte le temps d'acquiescement en périphérie  
<sup>2)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 127  
<sup>3)</sup> Si adressage direct de l'opérande plage d'adresses 0 à 255  
<sup>4)</sup> E, A, P, M, L, DB, DI  
<sup>+</sup> Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

Les temps d'exécution des instructions spécifiées sur cette page se multiplient par deux si l'adresse utilisée est un entier divisible par 4 avec reste.

| Opération | Opérande  | Signification   | Longueur en mots   | Temps d'exécution ns |                     |                     |
|-----------|-----------|---|--------------------|----------------------|---------------------|---------------------|
|           |           |   |                    | CPU 412              | CPU 414             | CPU 416             |
| T         |           | Transfert du contenu de ACCU1 dans ...                      |                    |                      |                     |                     |
|           | ED a      | double mot d'entrée   | 1 <sup>2)</sup> /2 | 75                   | 45                  | 30                  |
|           | AD a      | double mot de sortie  | 1 <sup>2)</sup> /2 | 75                   | 45                  | 30                  |
|           | PAD a     | double mot sortie de périph. <sup>1)</sup>                  | 2                  | 75                   | 45                  | 30                  |
|           | MD a      | double mot de mémentos                                      | 1 <sup>3)</sup> /2 | 75                   | 45                  | 30                  |
|           | LD a      | double mot de données locales                               | 2                  | 75                   | 45                  | 30                  |
|           | DBD a     | double mot de données                                       | 2                  | 100                  | 60                  | 40                  |
|           | DID a     | double mot données d'instance                               | 2                  | 100                  | 60                  | 40                  |
| T         | i [d]     | adress. intraz. indir. en mémoire <sup>4)</sup>             | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |
|           | i [AR1,m] | adress. intrazone indirect par registre (AR1) <sup>4)</sup> | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |
|           | i [AR2,m] | adress. intrazone indirect par registre (AR2) <sup>4)</sup> | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |
|           | D [AR1,m] | adressage interzone (AR1) <sup>4)</sup>                     | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |
|           | D [AR2,m] | adressage interzone (AR2) <sup>4)</sup>                     | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |
|           | Paramètre | par Paramètre <sup>4)</sup>                                 | 2                  | 75*/100 <sup>+</sup> | 45*/60 <sup>+</sup> | 30*/40 <sup>+</sup> |

- 1) Prendre en compte le temps d'acquiescement en périphérie  
2) Si adressage direct de l'opérande plage d'adresses 0 à 127  
3) Si adressage direct de l'opérande plage d'adresses 0 à 255  
4) E, A, P, M, L, DB, DI  
+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)

## Opérations de chargement et de transfert sur les registres d'adresses

Chargement d'un double mot issu d'une mémoire ou d'un registre dans le registre d'adresses 1 (AR1) ou 2 (AR2). Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande | Signification                          | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| LAR1           | -        | Charger contenu de ...<br>ACCU1        | 1                   | 150                  | 90      | 60      |
|                | AR2      | registre d'adresses 2                  | 1                   | 150                  | 90      | 60      |
|                | DBD a    | double mot de données                  | 2                   | 175                  | 105     | 70      |
|                | DID a    | double mot données d'instance          | 2                   | 175                  | 105     | 70      |
|                | m        | constante 32 bits comme pointeur       | 3                   | 150                  | 90      | 60      |
|                | LD a     | double mot de données locales          | 2                   | 150                  | 90      | 60      |
|                | MD a     | double mot de mémentos<br>... dans AR1 | 2                   | 150                  | 90      | 60      |
| LAR2           | -        | Charger contenu de ...<br>ACCU1        | 1                   | 150                  | 90      | 60      |
|                | DBD a    | double mot de données                  | 2                   | 175                  | 105     | 70      |
|                | DID a    | double mot données d'instance          | 2                   | 175                  | 105     | 70      |
|                | m        | constante 32 bits comme pointeur       | 3                   | 150                  | 90      | 60      |
|                | LD a     | double mot de données locales          | 2                   | 150                  | 90      | 60      |
|                | MD a     | double mot de mémentos<br>... dans AR2 | 2                   | 150                  | 90      | 60      |

Transfert d'un double mot de AR1 ou de AR2 dans une mémoire ou un registre. Auparavant, le contenu de l'ACCU1 est transféré dans l'ACCU2. Le mot d'état n'est pas influencé.

| Opération | Opérande | Signification                           | Longueur en mots                  | Temps d'exécution ns |         |         |
|-----------|----------|---|-----------------------------------|----------------------|---------|---------|
|           |          |   |                                   | CPU 412              | CPU 414 | CPU 416 |
| TAR1      | -        | Transfert contenu AR1 dans ...<br>ACCU1 | 1                                 | 75                   | 45      | 30      |
|           | AR2      | registre d'adresse 2                    | 1                                 | 150                  | 90      | 60      |
|           | DBD a    | double mot de données                   | 2                                 | 100                  | 60      | 40      |
|           | DID a    | double mot données d'instance           | 2                                 | 100                  | 60      | 40      |
|           | LD a     | double mot de données locales           | 2                                 | 75                   | 45      | 30      |
|           | MD a     | double mot de mémentos                  | 2                                 | 75                   | 45      | 30      |
| TAR2      | -        | Transfert contenu AR2 dans ...<br>ACCU1 | 1                                 | 75                   | 45      | 30      |
|           | DBD a    | double mot de données                   | 2                                 | 100                  | 60      | 40      |
|           | DID a    | double mot données d'instance           | 2                                 | 100                  | 60      | 40      |
|           | LD a     | double mot données locales              | 2                                 | 75                   | 45      | 30      |
|           | MD a     | double mot de mémentos                  | 2                                 | 75                   | 45      | 30      |
|           | TAR      |   | Permuter le contenu de AR1 et AR2 | 1                    | 150     | 90      |

## Opérations de chargement et de transfert sur le mot d'état

| Opération | Opérande | Signification                 | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|-------------------------------|------------------|----------------------|---------|---------|
|           |          |                               |                  | CPU 412              | CPU 414 | CPU 416 |
| L         | STW      | Charger mot d'état dans ACCU1 | 1                | 75                   | 45      | 30      |

| Mot d'état pour :       | L, | STW, |  |  |  |  |  |  | RB  | BI1 | BI0 | DEB | DM  | OU  | ETAT | RLG | /PI |
|-------------------------|----|------|--|--|--|--|--|--|-----|-----|-----|-----|-----|-----|------|-----|-----|
| L'opération évaluée :   |    |      |  |  |  |  |  |  | oui | oui | oui | oui | oui | oui | oui  | oui | oui |
| L'opération influence : |    |      |  |  |  |  |  |  | -   | -   | -   | -   | -   | -   | -    | -   | -   |

| Opération | Opérande | Signification                                    | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|--|------------------|----------------------|---------|---------|
|           |          |  |                  | CPU 412              | CPU 414 | CPU 416 |
| T         | STW      | Transférer ACCU1 (bits 0 à 8) dans le mot d'état | 1                | 75                   | 45      | 30      |

| Mot d'état pour :       | T, | STW, |  |  |  |  |  |  | RB  | BI1 | BI0 | DEB | DM  | OU  | ETAT | RLG | /PI |
|-------------------------|----|------|--|--|--|--|--|--|-----|-----|-----|-----|-----|-----|------|-----|-----|
| L'opération évaluée :   |    |      |  |  |  |  |  |  | -   | -   | -   | -   | -   | -   | -    | -   | -   |
| L'opération influence : |    |      |  |  |  |  |  |  | oui | oui | oui | oui | oui | oui | oui  | oui | oui |

## Opérations de chargement des numéros de DB et des longueurs de DB

Charger le numéro/la longueur d'un bloc de données dans l'ACCU1. L'ancien contenu de l'ACCU1 est sauvegardé dans l'ACCU2. Les indicateurs ne sont pas influencés.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| L              | DBNO     | Charger numéro du bloc de données                           | 1                   | 75                   | 45      | 30      |
| L              | DINO     | Charger numéro du bloc de données<br>d'instance             | 1                   | 75                   | 45      | 30      |
| L              | DBLG     | Charger longueur du bloc de données en<br>octets            | 1                   | 75                   | 45      | 30      |
| L              | DILG     | Charger longueur du bloc de données<br>d'instance en octets | 1                   | 75                   | 45      | 30      |

## Opérations arithmétiques sur nombres à virgule fixe (16 bits)

Opérations arithmétiques sur deux nombres de 16 bits. Le résultat est inscrit dans l'ACCU1 ou dans l'ACCU1-L. Puis l'ACCU3 et l'ACCU4 sont transférés dans l'ACCU2 et l'ACCU3.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| +I             |          | Addition de 2 entiers (16 bits)<br>(ACCU1-L)=(ACCU1-L)+(ACCU2-L)  | 1                   | 75                   | 45      | 30      |
| -I             |          | Soustraction de 2 entiers (16 bits)<br>(ACCU1-L)=(ACCU2-L)-(ACCU1-L)  | 1                   | 75                   | 45      | 30      |
| *I             |          | Multiplication de 2 entiers (16 bits)<br>(ACCU1)=(ACCU2-L)*(ACCU1-L)  | 1                   | 75                   | 45      | 30      |
| /I             |          | Division de 2 entiers<br>(16 bits)<br>(ACCU1-L)=(ACCU2-L):(ACCU1-L)<br>Le reste de la division est<br>inscrit dans l'ACCU1-H. | 1                   | 300                  | 180     | 120     |

| Mot d'état pour :       | +I, | -I, | *I, | /I, |     |     |     |     | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|-----|-----|-----|-----|-----|-----|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalué :    | -   | -   | -   | -   | -   | -   | -   | -   | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : | -   | -   | oui | oui | oui | oui | oui | oui | -  | -   | -   | -   | -  | -  | -    | -   | -   |

## Opérations arithmétiques sur nombres à virgule fixe (32 bits)

Opérations arithmétiques sur deux nombres de 32 bits. Le résultat est inscrit dans l'ACCU1. Puis l'ACCU3 et l'ACCU4 sont transférés dans l'ACCU2 et l'ACCU3.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| +D             |          | Addition de 2 entiers (32 bits)<br>(ACCU1)=(ACCU2)+(ACCU1)  | 1                   | 75                   | 45      | 30      |
| -D             |          | Soustraction de 2 entiers (32 bits)<br>(ACCU1)=(ACCU2)-(ACCU1)  | 1                   | 75                   | 45      | 30      |
| *D             |          | Multiplication de 2 entiers (32 bits)<br>(ACCU1)=(ACCU2)*(ACCU1)  | 1                   | 75                   | 45      | 30      |
| /D             |          | Division de 2 entiers (32 bits)<br>(ACCU1)=(ACCU2):(ACCU1)  | 1                   | 450                  | 270     | 180     |
| MOD            |          | Division de 2 entiers (32 bits) et chargement<br>du reste de la division dans l'ACCU1 :<br>(ACCU1)=reste de [(ACCU2):(ACCU1)] | 1                   | 450                  | 270     | 180     |

| Mot d'état pour :       | +D, | -D, | *D, | /D, | MOD |  |  |  | RB | B11 | B10 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|-----|-----|-----|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évaluée :   |     |     |     |     |     |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |     |     |     |     |     |  |  |  | -  | oui | oui | oui | oui | -  | -    | -   | -   |



## Opérations arithmétiques sur nombres à virgule flottante (32 bits)

Le résultat des opérations arithmétiques est inscrit dans l'ACCU1. Puis l'ACCU 3 et l' ACCU 4 sont transférés dans l'ACCU 2 et l'ACCU 3.

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| +R             |          | Addition de 2 réels (32 bits)<br>(ACCU1)=(ACCU2)+(ACCU1)       | 1                   | 150                  | 90      | 60      |
| -R             |          | Soustraction de 2 réels (32 bits)<br>(ACCU1)=(ACCU2)-(ACCU1)   | 1                   | 150                  | 90      | 60      |
| *R             |          | Multiplication de 2 réels (32 bits)<br>(ACCU1)=(ACCU2)*(ACCU1) | 1                   | 150                  | 90      | 60      |
| /R             |          | Division de 2 réels (32 bits)<br>(ACCU1)=(ACCU2):(ACCU1)       | 1                   | 450                  | 270     | 180     |

| Mot d'état pour :       | +R, | -R, | *R, | /R, |     |     |     |     | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|-----|-----|-----|-----|-----|-----|-----|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -   | -   | -   | -   | -   | -   | -   | -   | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : | -   | -   | oui | oui | oui | oui | oui | oui | -  | -   | -   | -   | -  | -  | -    | -   | -   |

*Liste des opérations*  
Opérations arithmétiques sur nombres à virgule flottante (32 bits)

| Ope-<br>ration | Opérande | Signification                                       | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| NEGR           |          | Négation d'un réel dans l'ACCU1                     | 1                   | 75                   | 45      | 30      |
| ABS            |          | Formation de la valeur absolue du réel dans l'ACCU1 | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | NEGR, | ABS, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-------|------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |       |      |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |       |      |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

## Racine carrée, puissance de 2 (32 bits)

Le résultat de l'opération est inscrit dans l'ACCU1. L'opération SQRT est interruptible par une alarme.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| SQRT           |          | Calcul de la racine carrée du réel se trouvant dans l'ACCU1 | 1                   | 600                  | 360     | 240     |
| SQR            |          | Former le carré du réel se trouvant dans l'ACCU1            | 1                   | 150                  | 90      | 60      |

| Mot d'état pour :       | SQRT, | SQR, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|-------|------|--|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalue :    |       |      |  |  |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |       |      |  |  |  |  |  | -  | oui | oui | oui | oui | -  | -    | -   | -   |

## Fonctions logarithmiques (32 bits)

Le résultat de la fonction logarithmique est inscrit dans l'ACCU1. Les opérations sont interruptibles par une alarme.

| Opération | Opérande | Signification  | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|--|------------------|----------------------|---------|---------|
|           |          |  |                  | CPU 412              | CPU 414 | CPU 416 |
| LN        |          | Forme le logarithme naturel du réel se trouvant dans l'ACCU1                         | 1                | 1575                 | 945     | 630     |
| EXP       |          | Calcule la valeur exponentielle en base e (= 2,71828) du réel se trouvant dans ACCU1 | 1                | 2400                 | 1440    | 960     |

| Mot d'état pour :       | LN, | EXP, |  |  |  |  |  | RB | B11 | B10 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|-----|------|--|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évaluée :   |     |      |  |  |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |     |      |  |  |  |  |  | -  | oui | oui | oui | oui | -  | -    | -   | -   |

## Fonctions trigonométriques (32 bits)

Le résultat de l'opération est inscrit dans l'ACCU1. Les opérations sont interruptibles par une alarme.

| Opération | Opérande | Signification                  | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|--------------------------------|------------------|----------------------|---------|---------|
|           |          |                                |                  | CPU 412              | CPU 414 | CPU 416 |
| SIN       |          | Calcule le sinus du réel       | 1                | 1500                 | 900     | 600     |
| ASIN      |          | Calcule l'arc sinus du réel    | 1                | 4875                 | 2925    | 1950    |
| COS       |          | Calcule le cosinus du réel     | 1                | 1500                 | 900     | 600     |
| ACOS      |          | Calcule l'arc cosinus du réel  | 1                | 4950                 | 2970    | 1980    |
| TAN       |          | Calcule la tangente du réel    | 1                | 2400                 | 1440    | 960     |
| ATAN      |          | Calcule l'arc tangente du réel | 1                | 1425                 | 855     | 570     |

| Mot d'état pour :       | SIN,  | ASIN, | COS,  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|-------|-------|-------|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
|                         | ACOS, | TAN,  | ATAN, |  |  |  |    |     |     |     |     |    |      |     |     |
| L'opération évalue :    |       |       |       |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |       |       |       |  |  |  | -  | oui | oui | oui | oui | -  | -    | -   | -   |

## Addition de constantes

Addition de constantes entières à l'ACCU1. Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande | Signification                            | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| +              | i8       | Addition d'une constante entière 8 bits  | 1                   | 75                   | 45      | 30      |
| +              | i16      | Addition d'une constante entière 16 bits | 2                   | 75                   | 45      | 30      |
| +              | i32      | Addition d'une constante entière 32 bits | 3                   | 113                  | 68      | 45      |

## Addition du registre d'adresses

Addition d'un entier 16 bits au contenu du registre d'adresses. La valeur est indiquée dans l'opération ou dans l'ACCU1-L. Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande        | Signification                               | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|-----------------|---|---------------------|----------------------|---------|---------|
|                |                 |   |                     | CPU 412              | CPU 414 | CPU 416 |
| +AR1           |                 | Addition du contenu de l'ACCU1-L au AR1     | 1                   | 150                  | 90      | 60      |
| +AR1           | m<br>(0 à 4095) | Addition d'une constante de pointage au AR1 | 2                   | 150                  | 90      | 60      |
| +AR2           |                 | Addition du contenu de l'ACCU1-L au AR2     | 1                   | 150                  | 90      | 60      |
| +AR2           | m<br>(0 à 4095) | Addition d'une constante de pointage au AR2 | 2                   | 150                  | 90      | 60      |

## Opérations de comparaison (entiers 16 bits)

Comparaison d'entiers codés sur 16 bits se trouvant dans l'ACCU1-L et dans l'ACCU2-L. RLG=1 si la condition est remplie.

| Opération | Opérande | Signification    | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|------------------|------------------|----------------------|---------|---------|
|           |          |                  |                  | CPU 412              | CPU 414 | CPU 416 |
| ==        |          | AKKU2-L=AKKU1-L  | 1                | 75                   | 45      | 30      |
| <>        |          | AKKU2-L≠AKKU1-L  | 1                | 75                   | 45      | 30      |
| <         |          | AKKU2-L<AKKU1-L  | 1                | 75                   | 45      | 30      |
| <=        |          | AKKU2-L<=AKKU1-L | 1                | 75                   | 45      | 30      |
| >         |          | AKKU2-L>AKKU1-L  | 1                | 75                   | 45      | 30      |
| >=        |          | AKKU2-L>=AKKU1-L | 1                | 75                   | 45      | 30      |

| Mot d'état pour :       | == | <> | <   | <=  | > | >= | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|----|----|-----|-----|---|----|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -  | -  | -   | -   | - | -  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : | -  | -  | oui | oui | 0 | -  | 0  | oui | oui | 0   | -  | 0  | oui  | oui | 1   |



## Opérations de comparaison (entiers 32 bits)

Comparaison d'entiers codés sur 32 bits se trouvant dans l'ACCU1 et dans l'ACCU2. RLG=1 si la condition est remplie.

| Ope-<br>ration | Opérande | Signification | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---------------|---------------------|----------------------|---------|---------|
|                |          |               |                     | CPU 412              | CPU 414 | CPU 416 |
| ==D            |          | AKKU2=AKKU1   | 1                   | 75                   | 45      | 30      |
| <>D            |          | AKKU2#AKKU1   | 1                   | 75                   | 45      | 30      |
| <D             |          | AKKU2<AKKU1   | 1                   | 75                   | 45      | 30      |
| <=D            |          | AKKU2<=AKKU1  | 1                   | 75                   | 45      | 30      |
| >D             |          | AKKU2>AKKU1   | 1                   | 75                   | 45      | 30      |
| >=D            |          | AKKU2>=AKKU1  | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | ==D, | < >D, | <D, | <=D, | >D, | >=D, | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|-------|-----|------|-----|------|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    | -    | -     | -   | -    | -   | -    | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : | -    | -     | oui | oui  | 0   | -    | 0  | oui | oui | 1   |    |    |      |     |     |

## Opérations de comparaison (réels 32 bits)

Comparaison de réels codés sur 32 bits se trouvant dans l'ACCU1 et dans l'ACCU2. RLG=1 si la condition est remplie.

| Ope-<br>ration | Opérande | Signification | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---------------|---------------------|----------------------|---------|---------|
|                |          |               |                     | CPU 412              | CPU 414 | CPU 416 |
| ==R            |          | AKKU2=AKKU1   | 1                   | 75                   | 45      | 30      |
| <>R            |          | AKKU2#AKKU1   | 1                   | 75                   | 45      | 30      |
| <R             |          | AKKU2<AKKU1   | 1                   | 75                   | 45      | 30      |
| <=R            |          | AKKU2<=AKKU1  | 1                   | 75                   | 45      | 30      |
| >R             |          | AKKU2>AKKU1   | 1                   | 75                   | 45      | 30      |
| >=R            |          | AKKU2>=AKKU1  | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | ==R, | < >R, | <R, | <=R, | >R, | >=R, | RB  | BI1 | BI0 | DEB | DM | OU  | ETAT | RLG | /PI |
|-------------------------|------|-------|-----|------|-----|------|-----|-----|-----|-----|----|-----|------|-----|-----|
| L'opération évalue :    | -    | -     | -   | -    | -   | -    | -   | -   | -   | -   | -  | -   | -    | -   | -   |
| L'opération influence : | -    | oui   | oui | oui  | oui | oui  | oui | oui | oui | oui | 0  | oui | oui  | oui | 1   |

## Opérations de décalage

Décalage du contenu de l'ACCU1 ou de l'ACCU1-L du nombre de positions indiqué vers la gauche/droite. Si aucun opérande n'est indiqué, le décalage correspond au nombre indiqué dans l'ACCU2-LL. Le dernier bit décalé est inscrit dans le bit indicateur BI1.

| Ope-<br>ration    | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|-------------------|----------|---|---------------------|----------------------|---------|---------|
|                   |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| SLW <sup>1)</sup> |          | Décalage contenu de ACCU1-L vers la gauche. Les pos. libérées sont remplies avec des zéros. | 1                   | 75                   | 45      | 30      |
| SLW               | 0 ... 15 |   |                     |                      |         |         |
| SLD               |          | Décalage contenu de ACCU1 vers la gauche. Les pos. libérées sont remplies avec des zéros.   | 1                   | 75                   | 45      | 30      |
| SLD               | 0 ... 32 |   |                     |                      |         |         |
| SRW <sup>1)</sup> |          | Décalage contenu de ACCU1-L vers la droite. Les pos. libérées sont remplies avec des zéros. | 1                   | 75                   | 45      | 30      |
| SRW               | 0 ... 15 |   |                     |                      |         |         |

| Mot d'état pour :       | SLW, | SLD, | SRW, |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|------|------|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |      |      |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |      |      |  |  |  | -  | oui | 0   | 0   | -  | -  | -    | -   | -   |

<sup>1)</sup> Nombre de positions décalées : 0 à 16

| Opération         | Opérande | Signification   | Longueur en mots | Temps d'exécution ns |         |         |
|-------------------|----------|---|------------------|----------------------|---------|---------|
|                   |          |   |                  | CPU 412              | CPU 414 | CPU 416 |
| SRD               |          | Décalage contenu de ACCU1 vers la droite. Les pos. libérées sont remplies avec des zéros.                           | 1                | 75                   | 45      | 30      |
| SRD               | 0 ... 32 |   |                  |                      |         |         |
| SSI <sup>1)</sup> |          | Décalage contenu de ACCU1-L avec signe vers la droite. Les positions libérées sont remplies avec le signe (bit 15). | 1                | 75                   | 45      | 30      |
| SSI               | 0 ... 15 |   |                  |                      |         |         |
| SSD               |          | Décalage contenu de ACCU1 avec signe vers la droite. Les positions libérées sont remplies avec le signe (bit 31).   | 1                | 75                   | 45      | 30      |
| SSD               | 0 ... 32 |   |                  |                      |         |         |

| Mot d'état pour :       | SRD, | SSI, | SSD, |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|------|------|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |      |      |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |      |      |  |  |  | -  | oui | 0   | 0   | -  | -  | -    | -   | -   |

<sup>1)</sup> Nombre de positions décalées : 0 à 16

## Opérations de rotation

Rotation du contenu de l'ACCU1 du nombre indiqué de positions vers la gauche/droite. Si aucun opérande n'a été indiqué, rotation du nombre indiqué dans l'ACCU2-LL. Le dernier bit décalé est inscrit dans le bit indicateur BI1.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| RLD            |          | Rotation du contenu de l'ACCU1 vers la gauche                               | 1                   | 75                   | 45      | 30      |
| RLD            | 0 ... 32 |   |                     |                      |         |         |
| RRD            |          | Rotation du contenu de l'ACCU1 vers la droite                               | 1                   | 75                   | 45      | 30      |
| RRD            | 0 ... 32 |   |                     |                      |         |         |
| RLDA           |          | Rotation de 1 bit vers la gauche du contenu de l'ACCU1 via l'indicateur BI1 | 1                   | 75                   | 45      | 30      |
| RRDA           |          | Rotation de 1 bit vers la droite du contenu de l'ACCU1 via l'indicateur BI1 | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | RLD, | RRD, | RLDA, | RRDA, |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|------|-------|-------|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |      |       |       |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |      |       |       |  |  | -  | oui | 0   | 0   | -  | -  | -    | -   | -   |

## Opérations de transfert, d'incrémentation et de décrémentation sur les ACCU

Le mot d'état n'est pas influencé.

| Opération | Opérande | Signification  | Longueur en mots | Temps d'exécution ns |         |         |
|-----------|----------|--|------------------|----------------------|---------|---------|
|           |          |  |                  | CPU 412              | CPU 414 | CPU 416 |
| TAW       |          | Permutation de l'ordre des octets dans l'ACCU1-L.  | 1                | 75                   | 45      | 30      |
| TAD       |          | Permutation de l'ordre des octets dans l'ACCU1.  | 1                | 75                   | 45      | 30      |
| TAK       |          | Permutation du contenu de l'ACCU1 et de l'ACCU2.   | 1                | 75                   | 45      | 30      |
| ENT       |          | Le contenu de l'ACCU2 et de l'ACCU3 est transféré dans ACCU3 et ACCU4.                   | 1                | 75                   | 45      | 30      |
| LEAVE     |          | Le contenu de l'ACCU3 et de l'ACCU4 est transféré dans ACCU2 et ACCU3.                   | 1                | 75                   | 45      | 30      |
| PUSH      |          | Le contenu de ACCU1, ACCU2 et ACCU3 est transféré dans ACCU2, ACCU3 et ACCU4.            | 1                | 75                   | 45      | 30      |
| POP       |          | Le contenu de l'ACCU2, de l'ACCU3 et de l'ACCU4 est transféré dans ACCU1, ACCU2 et ACCU3 | 1                | 75                   | 45      | 30      |
| INC       | k8       | Incrémentation ACCU1-LL  | 1                | 75                   | 45      | 30      |
| DEC       | k8       | Décrémentation ACCU1-LL  | 1                | 75                   | 45      | 30      |

## Opération de composition d'images, opération nulle

Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| BLD            | k8       | Opération de composition d'images ;<br>la CPU traite cette opération comme une<br>opération nulle. | 1                   | 38                   | 23      | 15      |
| NOP            | 0<br>1   | Opération nulle  | 1                   | 38                   | 23      | 15      |

## Opérations de conversion de types de données

Le résultat de la conversion est inscrit dans l'ACCU1.

| Ope-<br>ration | Opérande | Signification  | Longueur<br>en mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| BTI            |          | Conversion de l'ACCU1-L : BCD (0 à +/- 999) - entier 16 bits ( <b>BCD To Int</b> )           | 1                   | 75                   | 45      | 30      |
| BTD            |          | Conversion de l'ACCU1 : BCD (0 à +/- 9 999 999) - entier 32 bits ( <b>BCD To Doubleint</b> ) | 1                   | 75                   | 45      | 30      |
| DTR            |          | Conversion de l'ACCU1 : entier 32 bits - réel 32 bits ( <b>Doubleint To Real</b> )           | 1                   | 150                  | 90      | 60      |
| ITD            |          | Conversion de l'ACCU1 : entier 16 bits - entier 32 bits ( <b>Int To Doubleint</b> )          | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | BTI, | BTD, | DTR, | ITD, |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|------|------|------|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évaluée :   |      |      |      |      |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |      |      |      |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |



*Liste des opérations*  
Opérations de conversion de types de données

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| ITB            |          | Conversion de l'ACCU1-L : entier 16 bits-BCD, 0 à +/- 999 (Int To BCD)           | 1                   | 75                   | 45      | 30      |
| DTB            |          | Conversion de l'ACCU1 : entier 32 bits-BCD, 0 à +/- 9 999 999 (Doubleint To BCD) | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | ITB, | DTB, |  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|------|------|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalué :    |      |      |  |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |      |      |  |  |  |  | -  | -   | -   | oui | oui | -  | -    | -   | -   |

Le réel à convertir se trouve dans l'ACCU1.

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| RND            |          | Conversion réel 32 bits-entier.                              | 1                   | 75                   | 45      | 30      |
| RND-           |          | Conversion réel 32 bits-entier. Arrondi entier $\leq$ réel.  | 1                   | 75                   | 45      | 30      |
| RND+           |          | Conversion réel 32 bits-entier. Arrondi entier $\geq$ réel.  | 1                   | 75                   | 45      | 30      |
| TRUNC          |          | Conversion réel 32 bits-entier 32 bits. Décimales tronquées. | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | RND, | RND- | RND+ | TRUNC, |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|------|------|------|--------|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalué :    |      |      |      |        |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |      |      |      |        |  |  | -  | -   | -   | oui | oui | -  | -    | -   | -   |

## Formation des compléments

| Ope-<br>ration | Opérande | Signification                            | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|--|---------------------|----------------------|---------|---------|
|                |          |  |                     | CPU 412              | CPU 414 | CPU 416 |
| INVI           |          | Formation du complément à 1 de l'ACCU1-L | 1                   | 75                   | 45      | 30      |
| INVD           |          | Formation du complément à 1 de l'ACCU1   | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | INVI, | INVD |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RL<br>G | /PI |   |
|-------------------------|-------|------|--|--|--|--|----|-----|-----|-----|----|----|------|---------|-----|---|
| L'opération évalué :    |       |      |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -       | -   |   |
| L'opération influence : |       |      |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -       | -   | - |

|      |  |  |   |    |    |    |
|------|--|--|---|----|----|----|
| NEGI |  | Formation du complément à 2 de l'ACCU1-L<br>(entier 16 bits) | 1 | 75 | 45 | 30 |
| NEGD |  | Formation du complément à 2 de l'ACCU1<br>(entier 32 bits)   | 1 | 75 | 45 | 30 |

| Mot d'état pour :       | NEGI, | NEGD, |  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|-------|-------|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalué :    |       |       |  |  |  |  | -  | -   | -   | -   | -   | -  | -    | -   | -   |
| L'opération influence : |       |       |  |  |  |  | -  | oui | oui | oui | oui | -  | -    | -   | -   |

## Opérations d'appel de blocs

Les temps d'exécution des Fonctions système sont indiqués dans le chapitre "Fonctions système", à partir de la page 108. Les indications relatives au mot d'état ne concernent que l'appel de bloc et non les instructions exécutées dans celui-ci.

| Ope-<br>ration | Opérande       | Signification  | Longueur en<br>mots | Temps d'exécution ns |                    |                   |
|----------------|----------------|--|---------------------|----------------------|--------------------|-------------------|
|                |                |  |                     | CPU 412              | CPU 414            | CPU 416           |
| CALL           | FB q,<br>DB q  | Appel inconditionnel d'un FB avec transm. de paramètres    | 15/17 <sup>1)</sup> | 2425 <sup>2)</sup>   | 1455 <sup>2)</sup> | 880 <sup>2)</sup> |
| CALL           | SFB q,<br>DB q | Appel inconditionnel d'un SFB avec transm. de paramètres   | 16/17 <sup>1)</sup> | 2425 <sup>2)</sup>   | 1455 <sup>2)</sup> | 880 <sup>2)</sup> |
| CALL           | FC q           | Appel inconditionnel d'une fonction avec transm. de param. | 7/8 <sup>1)</sup>   | 2100 <sup>2)</sup>   | 1260 <sup>2)</sup> | 760 <sup>2)</sup> |
| CALL           | SFCq           | Appel inconditionnel d'une SFC avec transm. de paramètres  | 8                   | 2100 <sup>2)</sup>   | 1260 <sup>2)</sup> | 760 <sup>2)</sup> |

| Mot d'état pour :       | CALL, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-------|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |       |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |       |  |  |  |  | -  | -   | -   | -   | 0  | 0  | 1    | -   | 0   |

- 1) La longueur de l'instruction dépend du numéro de bloc (0...255 ou plus).  
2) Ajouter temps de transmission des paramètres

| Opération | Opérande  | Signification                                 | Longueur en mots   | Temps d'exécution ns                   |                                       |                                       |
|-----------|-----------|---|--------------------|--|---------------------------------------|---------------------------------------|
|           |           |   |                    | CPU 412                                | CPU 414                               | CPU 416                               |
| UC        | FB q      | Appel inconditionnel de blocs                 | 1 <sup>1)</sup> /2 | 1450                                   | 870                                   | 490                                   |
|           | FC q      | sans transmission de paramètres               |                    | 1450                                   | 870                                   | 490                                   |
|           | FB [e]    | Appel indir. par reg. d'un FB                 | 2                  | 1450 <sup>+</sup>                      | 870 <sup>+</sup>                      | 490 <sup>+</sup>                      |
|           | FC [e]    | Appel indir. par reg. d'une FC                | 2                  | 1450 <sup>+</sup>                      | 870 <sup>+</sup>                      | 490 <sup>+</sup>                      |
|           | Paramètre | Appel d'un FB/FC par param.                   | 2                  | 1450 <sup>+</sup>                      | 870 <sup>+</sup>                      | 490 <sup>+</sup>                      |
| CC        | FB q      | Appel conditionnel de blocs sans transmission | 1 <sup>1)</sup> /2 | 1600/325 <sup>2)</sup>                 | 960/195                               | 550/130                               |
|           | FC q      | de paramètres                                 |                    | 1600/325 <sup>2)</sup>                 | 960/195                               | 550/130 <sup>1)</sup>                 |
|           | FB [e]    | Appel indir. par reg. d'un FB                 | 2                  | 1600 <sup>+</sup> /325 <sup>+</sup> 2) | 960 <sup>+</sup> /195 <sup>+</sup> 2) | 550 <sup>+</sup> /130 <sup>+</sup> 2) |
|           | FC [e]    | Appel indir. par reg. d'une FC                | 2                  | 1600 <sup>+</sup> /325 <sup>+</sup> 2) | 960 <sup>+</sup> /195 <sup>+</sup> 2) | 550 <sup>+</sup> /130 <sup>+</sup> 2) |
|           | Paramètre | Appel d'un FB/FC par param.                   | 2                  | 1600 <sup>+</sup> /325 <sup>+</sup> 2) | 960 <sup>+</sup> /195 <sup>+</sup> 2) | 550 <sup>+</sup> /130 <sup>+</sup> 2) |

| Mot d'état pour :       | UC, | CC, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG             | /PI |
|-------------------------|-----|-----|--|--|--|--|----|-----|-----|-----|----|----|------|-----------------|-----|
| L'opération évalue :    |     |     |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | - <sup>3)</sup> | -   |
| L'opération influence : |     |     |  |  |  |  | -  | -   | -   | -   | 0  | 0  | 1    | - <sup>3)</sup> | 0   |

- 1) Si adressage direct de l'opérande, n°de bloc 0 à 255  
+ Ajouter temps de chargement de l'adresse de l'opérande (cf. page 17)  
2) Lorsque l'appel n'est pas exécuté  
3) Commande CC: dépend de RLG, mise de RLG à 1

| Opération | Opé-<br>rante    | Signification   | Longueur<br>en mots | Temps d'exécution ns |                                 |           |                                 |           |                                 |
|-----------|------------------|---|---------------------|----------------------|---------------------------------|-----------|---------------------------------|-----------|---------------------------------|
|           |                  |   |                     | CPU 412              |                                 | CPU 414   |                                 | CPU 416   |                                 |
|           |                  |   |                     | 1. Ouvrir            | 2. - n.<br>Ouvrir <sup>1)</sup> | 1. Ouvrir | 2. - n.<br>Ouvrir <sup>1)</sup> | 1. Ouvrir | 2. - n.<br>Ouvrir <sup>1)</sup> |
| AUF       |                  | Ouverture d'un bloc de données  |                     |                      |                                 |           |                                 |           |                                 |
|           | DB q<br>DI q     | Bloc de données direct<br>DB d'instance direct  | 1 <sup>2)</sup> /2  | 300                  | 75                              | 180       | 45                              | 120       | 30                              |
|           | DB [e]<br>DI [e] | Bloc de données,<br>sauveg. indirecte<br>Plage de mémentos M<br>Plage de données<br>locales L<br>Bloc de données<br>DB/DI | 2                   | 450                  | 225                             | 270       | 135                             | 180       | 90                              |
|           |                  |   |                     | 450                  | 225                             | 270       | 135                             | 180       | 90                              |
|           |                  |   |                     | 475                  | 250                             | 295       | 150                             | 190       | 100                             |
|           | Param.           | Bloc de données via<br>paramètres   | 2                   | 475                  | 250                             | 295       | 150                             | 190       | 100                             |

|                          |             |  |  |  |  |  |    |     |     |     |    |    |      |     |     |
|--------------------------|-------------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| <b>Mot d'état pour :</b> | <b>AUF,</b> |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
| L'opération évalue :     |             |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence :  |             |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

<sup>1)</sup> Si le même DB ou DI est déjà ouvert

<sup>2)</sup> Bloc de données direct, Nr de DB jusqu'à 255

## Opérations de fin de bloc

| Ope-<br>ration | Opérande | Signification                | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|------------------------------|---------------------|----------------------|---------|---------|
|                |          |                              |                     | CPU 412              | CPU 414 | CPU 416 |
| BE             |          | Fin de bloc                  | 1                   | 1750                 | 1050    | 700     |
| BEA            |          | Fin de bloc inconditionnelle | 1                   | 1750                 | 1050    | 700     |

| Mot d'état pour :       | BE, | BEA, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-----|------|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalué :    |     |      |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |     |      |  |  |  |  | -  | -   | -   | -   | 0  | 0  | 1    | -   | 0   |

|     |  |                                       |  |  |  |  |  |  |  |  |  |                        |                        |                       |
|-----|--|---------------------------------------|--|--|--|--|--|--|--|--|--|------------------------|------------------------|-----------------------|
| BEB |  | Fin de bloc conditionnelle si RLG="1" |  |  |  |  |  |  |  |  |  | 1900/325 <sup>1)</sup> | 1140/195 <sup>1)</sup> | 760/130 <sup>1)</sup> |
|-----|--|---------------------------------------|--|--|--|--|--|--|--|--|--|------------------------|------------------------|-----------------------|

| Mot d'état pour :       | BEB, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|------|--|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalué :    |      |  |  |  |  |  | -  | -   | -   | -   | -   | -  | -    | oui | -   |
| L'opération influence : |      |  |  |  |  |  | -  | -   | -   | -   | oui | 0  | 1    | 1   | 0   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

## Permuter blocs de données

Permutation des deux blocs de données courants. Le bloc de données courant devient bloc de données d'instance courant et inversement. Le mot d'état n'est pas influencé.

| Ope-<br>ration | Opérande | Signification             | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---------------------------|---------------------|----------------------|---------|---------|
|                |          |                           |                     | CPU 412              | CPU 414 | CPU 416 |
| TDB            |          | Permuter blocs de données | 1                   | 150                  | 90      | 60      |



## Opérations de saut

Saut dépendant de la condition.

| Ope-<br>ration | Opérande | Signification       | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---------------------|---------------------|----------------------|---------|---------|
|                |          |                     |                     | CPU 412              | CPU 414 | CPU 416 |
| SPA            | REPERE   | Saut inconditionnel | 2                   | 500                  | 300     | 210     |

| Mot d'état pour :       | SPA, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

|      |        |                              |   |                      |                      |                      |
|------|--------|------------------------------|---|----------------------|----------------------|----------------------|
| SPB  | REPERE | Saut conditionnel si RLG="1" | 2 | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPBN | REPERE | Saut conditionnel si RLG="0" | 2 | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |

| Mot d'état pour :       | SPB, | SPBN, |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|-------|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |       |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |      |       |  |  |  | -  | -   | -   | -   | -  | 0  | 1    | 1   | 0   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

| Opération | Opérande | Signification  | Longueur en mots | Temps d'exécution ns |                      |                      |
|-----------|----------|--|------------------|----------------------|----------------------|----------------------|
|           |          |  |                  | CPU 412              | CPU 414              | CPU 416              |
| SPBB      | REPERE   | Saut conditionnel si RLG = "1"<br>Sauvegarde RLG dans bit RB | 2                | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPBNB     | REPERE   | Saut conditionnel si RLG = "0"<br>Sauvegarde RLG dans bit RB | 2                | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |

|                          |              |               |  |  |  |  |  |     |     |     |     |    |    |      |     |     |
|--------------------------|--------------|---------------|--|--|--|--|--|-----|-----|-----|-----|----|----|------|-----|-----|
| <b>Mot d'état pour :</b> | <b>SPBB,</b> | <b>SPBNB,</b> |  |  |  |  |  | RB  | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
| L'opération évalue :     |              |               |  |  |  |  |  | -   | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence :  |              |               |  |  |  |  |  | oui | -   | -   | -   | -  | 0  | 1    | 1   | 0   |

|       |        |                              |   |                      |                      |                      |
|-------|--------|------------------------------|---|----------------------|----------------------|----------------------|
| SPBI  | REPERE | Saut conditionnel si RB ="1" | 2 | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPBIN | REPERE | Saut conditionnel si RB ="0" | 2 | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |

|                          |              |               |  |  |  |  |  |     |     |     |     |    |    |      |     |     |
|--------------------------|--------------|---------------|--|--|--|--|--|-----|-----|-----|-----|----|----|------|-----|-----|
| <b>Mot d'état pour :</b> | <b>SPBI,</b> | <b>SPBIN,</b> |  |  |  |  |  | RB  | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
| L'opération évalue :     |              |               |  |  |  |  |  | oui | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence :  |              |               |  |  |  |  |  | -   | -   | -   | -   | -  | 0  | 1    | -   | 0   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

| Ope-<br>ration | Opérande | Signification                                | Longueur en<br>mots | Temps d'exécution ns |                      |                      |
|----------------|----------|--|---------------------|----------------------|----------------------|----------------------|
|                |          |  |                     | CPU 412              | CPU 414              | CPU 416              |
| SPO            | REPERE   | Saut conditionnel si débordement (DEB = "1") | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |

| Mot d'état pour :       | SPO, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |  |  |  |  |  | -  | -   | -   | oui | -  | -  | -    | -   | -   |
| L'opération influence : |      |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

|     |        |  |   |                      |                      |                      |
|-----|--------|--|---|----------------------|----------------------|----------------------|
| SPS | REPERE | Saut conditionnel si débordement mémorisé (DM = "1") | 2 | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
|-----|--------|--|---|----------------------|----------------------|----------------------|

| Mot d'état pour :       | SPS, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM  | OU | ETAT | RLG | /PI |
|-------------------------|------|--|--|--|--|--|----|-----|-----|-----|-----|----|------|-----|-----|
| L'opération évalue :    |      |  |  |  |  |  | -  | -   | -   | -   | oui | -  | -    | -   | -   |
| L'opération influence : |      |  |  |  |  |  | -  | -   | -   | -   | 0   | -  | -    | -   | -   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |                      |                      |
|----------------|----------|---|---------------------|----------------------|----------------------|----------------------|
|                |          |   |                     | CPU 412              | CPU 414              | CPU 416              |
| SPU            | REPERE   | Saut si "opération illicite" (BI1=1 et BI0=1)           | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPZ            | REPERE   | Saut si résultat=0 (BI1=0 et BI0=0)                     | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPP            | REPERE   | Saut si résultat>0 (BI1=1 et BI0=0)                     | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPM            | REPERE   | Saut si résultat<0 (BI1=0 et BI0=1)                     | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPN            | REPERE   | Saut si résultat≠0 (BI1=1 et BI0=0) ou (BI1=0 et BI0=1) | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPMZ           | REPERE   | Saut si résultat≤0 (BI1=0 et BI0=1) ou (BI1=0 et BI0=0) | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |
| SPPZ           | REPERE   | Saut si résultat≥0 (BI1=1 et BI0=0) ou (BI1=0 et BI0=0) | 2                   | 500/75 <sup>1)</sup> | 300/45 <sup>1)</sup> | 210/30 <sup>1)</sup> |

| Mot d'état pour :       | SPU, | SPZ, | SPP, | SPM, | SPN, | SPMZ, | SPPZ, | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|------|------|------|------|-------|-------|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |      |      |      |      |       |       | -  | oui | oui | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |      |      |      |      |       |       | -  | -   | -   | -   | -  | -  | -    | -   | -   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

| Opération | Opérande | Signification   | Longueur en mots | Temps d'exécution ns |                      |                      |
|-----------|----------|---|------------------|----------------------|----------------------|----------------------|
|           |          |   |                  | CPU 412              | CPU 414              | CPU 416              |
| SPL       | REPERE   | Répartisseur de sauts<br>L'opération est suivie d'une liste d'opérations de saut.<br>L'opérande est un repère de saut vers l'opération faisant suite à la liste.<br>ACCU1-LL renferme le numéro (max. 254) de l'opération de saut à exécuter, le numéro de la première opération de saut étant 0. | 2                | 575                  | 345                  | 240                  |
| LOOP      | REPERE   | Décrémenter ACCU1-L et saut si ACCU1-L ≠ 0 (boucle de programme)  | 2                | 400/75 <sup>1)</sup> | 240/45 <sup>1)</sup> | 160/30 <sup>1)</sup> |

| Mot d'état pour :       | SPL, | LOOP, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|-------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalue :    |      |       |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |      |       |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

<sup>1)</sup> Lorsque le saut n'est pas exécuté

## Opérations MCR (Master Control Relay)

MCR=1 => MCR désactivé. MCR=0 => MCR activé. Si RLG = "0", les opérations "T" et "=" inscrivent des zéros dans les opérands correspondants : les opérations "S" et "R" n'influencent pas le contenu de la mémoire. 8 niveaux de parenthèses MCR sont possibles par classe de priorité.

| Ope-<br>ration | Opérande | Signification   | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|---|---------------------|----------------------|---------|---------|
|                |          |   |                     | CPU 412              | CPU 414 | CPU 416 |
| MCR(           |          | Ouvrir une zone MCR.<br>Sauvegarde du RLG dans la pile MCR. | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | MCR, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalué :    |      |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | oui | -   |
| L'opération influence : |      |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | 1    | -   | 0   |

|      |  |   |   |    |    |    |    |
|------|--|---|---|----|----|----|----|
| )MCR |  | Fermer une zone MCR.<br>Effacement d'une entrée de la pile MCR. | 1 | 75 | 45 | 30 | 18 |
|------|--|---|---|----|----|----|----|

| Mot d'état pour :       | )MCR, |  |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-------|--|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalué :    |       |  |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |       |  |  |  |  |  | -  | -   | -   | -   | -  | 0  | 1    | -   | 0   |

*Liste des opérations*  
Opérations MCR (Master Control Relay)

| Ope-<br>ration | Opérande | Signification  | Longueur en<br>mots | Temps d'exécution ns |         |         |
|----------------|----------|----------------|---------------------|----------------------|---------|---------|
|                |          |                |                     | CPU 412              | CPU 414 | CPU 416 |
| MCRA           |          | Activer MCR    | 1                   | 75                   | 45      | 30      |
| MCRD           |          | Désactiver MCR | 1                   | 75                   | 45      | 30      |

| Mot d'état pour :       | MCRA, | MCRD, |  |  |  |  | RB | BI1 | BI0 | DEB | DM | OU | ETAT | RLG | /PI |
|-------------------------|-------|-------|--|--|--|--|----|-----|-----|-----|----|----|------|-----|-----|
| L'opération évalué :    |       |       |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |
| L'opération influence : |       |       |  |  |  |  | -  | -   | -   | -   | -  | -  | -    | -   | -   |

## Blocs d'organisation (OB)

Un programme utilisateur pour automate S7-400 se compose de blocs qui contiennent les instructions, paramètres et données pour la CPU considérée. Les CPU du S7-400 se différencient par le nombre de blocs admissible par la CPU et mis à disposition par le système d'exploitation de la CPU. Une description détaillée des OB et de leur utilisation se trouve dans le *Manuel de programmation STEP 7*.

| Blocs d'organisation  | CPU412 | CPU414 | CPU416 | Evénements déclencheurs<br>(valeur hexadécimale) |
|-----------------------|--------|--------|--------|--|
| Cycle libre :         |        |        |        |  |
| OB 1                  | x      | x      | x      | 1101, 1102, 1103, 1104, 1105                     |
| Alarmes horaires :    |        |        |        |  |
| OB 10                 | x      | x      | x      | 1111   |
| OB 11                 | x      | x      | x      | 1112   |
| OB 12                 |        | x      | x      | 1113   |
| OB 13                 |        | x      | x      | 1114   |
| OB 14                 |        |        | x      | 1115   |
| OB 15                 |        |        | x      | 1116   |
| OB 16                 |        |        | x      | 1117   |
| OB 17                 |        |        | x      | 1118   |
| Alarmes temporisées : |        |        |        |  |
| OB 20                 | x      | x      | x      | 1121   |
| OB 21                 | x      | x      | x      | 1122   |
| OB 22                 |        | x      | x      | 1123   |
| OB 23                 |        | x      | x      | 1124   |



| Blocs d'organisation   | CPU412 | CPU414 | CPU416 | Evénements déclencheurs (valeur hexadécimale) |
|------------------------|--------|--------|--------|---|
| Alarmes cycliques :    |        |        |        |   |
| OB 30                  |        |        | x      | 1131, 113A                                    |
| OB 31                  |        |        | x      | 1132, 113A                                    |
| OB 32                  | x      | x      | x      | 1133, 113A                                    |
| OB 33                  |        | x      | x      | 1134, 113A                                    |
| OB 34                  |        | x      | x      | 1135, 113A                                    |
| OB 35                  | x      | x      | x      | 1136, 113A                                    |
| OB 36                  |        |        | x      | 1137, 113A                                    |
| OB 37                  |        |        | x      | 1138, 113A                                    |
| OB 38                  |        |        | x      | 1139, 113A                                    |
| Alarmes process:       |        |        |        |   |
| OB 40                  | x      | x      | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 41                  | x      | x      | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 42                  |        | x      | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 43                  |        | x      | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 44                  |        |        | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 45                  |        |        | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 46                  |        |        | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB 47                  |        |        | x      | 1141, 1142, 1143, 1144, 1145                  |
| OB d'alarme pour DPV1: |        |        |        |   |
| OB 55                  | x      | x      | x      | 1155, 1158                                    |
| OB 56                  | x      | x      | x      | 1156, 1159                                    |
| OB 57                  | x      | x      | x      | 1157, 115A, 115B                              |

| Blocs d'organisation               | CPU412 | CPU414 | CPU416 | Evénements déclencheurs (valeur hexadécimale)  |
|------------------------------------|--------|--------|--------|--|
| Alarme multiprocesseur :           |        |        |        |  |
| OB 60                              | x      | x      | x      | 1161, 1162   |
| Taktsynchronalarm:                 |        |        |        |  |
| OB 61                              | x      | x      | x      | 1164   |
| OB 62                              | x      | x      | x      | 1165   |
| OB 63                              |        | x      | x      | 1166   |
| OB 64                              |        |        | x      | 1167   |
| Alarme de synchronisme d'horloge : |        |        |        |  |
| OB 80                              | x      | x      | x      | 3501, 3502, 3505, 3506, 3507, 3508, 3509, 350A   |
| OB 81                              | x      | x      | x      | 3821, 3822, 3823, 3825, 3826, 3827, 3831, 3832, 3833, 3921, 3922, 3923, 3925, 3926, 3927, 3931, 3932, 3933                         |
| OB 82                              | x      | x      | x      | 3842, 3942   |
| OB 83                              | x      | x      | x      | 3951, 3954, 3854, 3855, 3856, 3867, 3858, 3861, 3961, 3863, 3864, 3865, 3866, 3966, 3267, 3367, 3968                               |
| OB 84                              | x      | x      | x      | 3582, 3583, 3986, 3587   |
| OB 85                              | x      | x      | x      | 35A1, 35A2, 35A3, 34A4, 35A4, 39B1, 39B2, 38B3, 39B3, 38B4, 39B4   |
| OB 86                              | x      | x      | x      | 38C1, 38F8, 38F9, 39C1, 38C2, 39C3, 38C4, 39C4, 38C5, 39C5, 38C6, 38C7, 38C8, 39CA, 38CB, 39CB, 38CC, 39CD, 39CE, 32CF, 33CF, 39F8 |
| OB 87                              | x      | x      | x      | 35D2, 35D3, 35D4, 35D5, 35E1, 35E2, 35E3, 35E4, 35E5, 35E6   |
| OB 88                              | x      | x      | x      | 3573, 3575, 3576   |

| <b>Blocs d'organisation</b>     | <b>CPU412</b> | <b>CPU414</b> | <b>CPU416</b> | <b>Evénements déclencheurs<br/>(valeur hexadécimale)</b>   |
|---------------------------------|---------------|---------------|---------------|--|
| Arrière-plan :                  |               |               |               |  |
| OB 90                           | x             | x             | x             | 1191, 1192, 1193, 1195   |
| Démarrage (démarrage à chaud) : |               |               |               |  |
| OB 100                          | x             | x             | x             | 1381, 1382, 138A, 138B   |
| Redémarrage :                   |               |               |               |  |
| OB 101                          | x             | x             | x             | 1383, 1384   |
| Kaltstart:                      |               |               |               |  |
| OB 102                          | x             | x             | x             | 1385, 1386, 1387, 1388   |
| Démarrage à froid :             |               |               |               |  |
| OB 121                          | x             | x             | x             | 2521, 2522, 2523, 2524, 2525, 2526, 2527, 2528, 2529, 2530, 2531, 2532, 2533, 2534, 2535, 253A, 253C, 253D, 253E, 253F |
| OB 122                          | x             | x             | x             | 2942, 2943   |

## **Blocs fonctionnels (FB)**

Les tableaux suivants donnent le nombre, le numéro et la taille maximale des blocs fonctionnels, des fonctions et des blocs de données que vous pouvez créer pour les différentes CPU du S7-400.

| <b>Blocs fonctionnels</b>                               | <b>CPU 412-2</b> | <b>CPU 414</b> | <b>CPU 416</b> |
|---|------------------|----------------|----------------|
| Nombre  | 1500             | 3000           | 5000           |
| Numéro admissible                                       | 0 à 7999         | 0 à 7999       | 0 à 7999       |
| Taille maximale d'un bloc fonctionnel (code exécutable) | 65534 octets     | 65534 octets   | 65534 octets   |

## Fonctions (FC) et blocs de données (DB)

Les tableaux suivants donnent le nombre, le numéro et la taille maximale des blocs fonctionnels, des fonctions et des blocs de données que vous pouvez créer pour les différentes CPU du S7-400.

| <b>Fonctions</b>                                 | <b>CPU 412-2</b> | <b>CPU 414</b> | <b>CPU 416</b> |
|--|------------------|----------------|----------------|
| Nombre   | 1500             | 3000           | 5000           |
| Numéro admissible                                | 0 à 7999         | 0 à 7999       | 0 à 7999       |
| Taille maximale d'une fonction (code exécutable) | 65534 octets     | 65534 octets   | 65534 octets   |

| <b>Blocs de données</b>   | <b>CPU 412-2</b> | <b>CPU 414</b> | <b>CPU 416</b> |
|---|------------------|----------------|----------------|
| Nombre  | 3000             | 6000           | 10000          |
| Numéro admissible   | 1 à 16000        | 1 à 16000      | 1 à 16000      |
| Taille maximale d'un bloc de données (nbre d'octets de données) | 65534 octets     | 65534 octets   | 65534 octets   |

## Fonctions système

Le tableau suivant présente les fonctions système mises à disposition par le système d'exploitation des CPU S7-400 ainsi que les temps d'exécution de ces dernières.

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution µs |         |         |
|--------|----------|---|----------------------|---------|---------|
|        |          |   | CPU 412              | CPU 414 | CPU 416 |
| 0      | SET_CLK  | Mise à l'heure  | 99                   | 74      | 49      |
| 1      | READ_CLK | Lecture de l'heure  | 16                   | 12      | 7       |
| 2      | SET_RTM  | Initialisation compteur d'heures de fonctionn.                      | 13                   | 10      | 6       |
| 3      | CTRL_RTM | Départ/arrêt compteur d'heures de fonctionn.                        | 11                   | 8       | 5       |
| 4      | READ_RTM | Lecture compteur d'heures de fonctionn.                             | 14                   | 11      | 7       |
| 5      | GADR_LGC | Détermin. adresse logique d'une voie périphérie centralisée         | 19                   | 15      | 10      |
|        |          | DP interne  | 25                   | 19      | 13      |
| 6      | RD_SINFO | Lecture information de l'OB actuel                                  | 19                   | 14      | 9       |
| 7      | DP_PRAL  | Déclenchement d'une alarme de process sur le maître DPPremier appel | 163                  | 114     | 78      |
|        |          | Appel intermédiaire   | 15                   | 10      | 8       |
|        |          | Dernier appel   | 15                   | 10      | 8       |
| 9      | EN_MSG   | Val. mess. bloc, mné. et group. syst. Premier appel, REQ = 1        | 79                   | 60      | 39      |
|        |          | Dernier appel   | 21                   | 16      | 10      |

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs |           |           |
|--------|----------|--|----------------------|-----------|-----------|
|        |          |  | CPU 412              | CPU 414   | CPU 416   |
| 10     | DIS_MSG  | Inhibition de messages de bloc, de de mess. mné. et mess. group. syst.<br>Premier appel, REQ = 1 | 79                   | 60        | 39        |
|        |          | Dernier appel  | 20                   | 16        | 10        |
| 11     | DPSYC_FR | Synchr. de groupes d'esclaves DP<br>Premier appel, interface DP interne,<br>REQ = 1              | 70                   | 53        | 34        |
|        |          | Appel intermédiaire, interface DP interne,<br>BUSY = 1 <sup>1)</sup>                             | 20 + n* 4            | 16 + n* 3 | 10 + n* 2 |
|        |          | Dernier appel, interface DP interne,<br>BUSY = 0 <sup>1)</sup>                                   | 21 + n* 4            | 16 + n* 3 | 10+ n* 2  |
| 11     | DPSYC_FR | Premier appel, interface DP externe REQ = 1  | 45                   | 38        | 31        |
|        |          | Appel intermédiaire, interface DP BUSY = 1 <sup>1)</sup>   | 32 + n* 4            | 26 + n* 3 | 19 + n* 2 |
|        |          | Dernier appel, interface DP externe, BUSY= 0 <sup>1)</sup>                                       | 32 + n* 4            | 26 + n* 3 | 19 + n* 2 |

<sup>1)</sup> Nombre de tâches actives avec la même adresse logique

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs |         |         |
|--------|----------|--|----------------------|---------|---------|
|        |          |  | CPU 412              | CPU 414 | CPU 416 |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP intégrée, MODE = 0  | 40                   | 30      | 20      |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP intégrée, MODE = 1, 3<br>Premier appel                                | 153                  | 119     | 83      |
|        |          | Appel intermédiaire  | 43                   | 32      | 21      |
|        |          | Dernier appel  | 52                   | 40      | 26      |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP intégrée, MODE = 2, 4<br>Premier appel                                | 250                  | 229     | 158     |
|        |          | Appel intermédiaire  | 43                   | 32      | 21      |
|        |          | Dernier appel  | 52                   | 39      | 26      |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP externe, MODE = 0   | 40                   | 30      | 20      |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP externe, MODE = 1, 3<br>Premier appel                                 | 133                  | 119     | 83      |
|        |          | Appel intermédiaire  | 43                   | 32      | 21      |
|        |          | Dernier appel  | 53                   | 40      | 26      |
| 12     | D_ACT_DP | Désactivation et activation des esclaves DP via l'interface DP externe, MODE = 2, 4<br>Premier appel                                 | 223                  | 227     | 155     |
|        |          | Appel intermédiaire  | 42                   | 32      | 21      |
|        |          | Dernier appel  | 52                   | 39      | 26      |
| 12     | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO intégrée, MODE = 0 <small>Fehler!<br/>Textmarke nicht definiert.</small> | 37                   | 28      | 18      |



| N°<br>SFC | SFC-Nom  | Signification  | Temps d'exécution µs |         |         |
|-----------|----------|--|----------------------|---------|---------|
|           |          |  | CPU 412              | CPU 414 | CPU 416 |
| 12        | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO intégrée, MODE = 1, 3<br>Premier appel | 137                  | 105     | 68      |
|           |          | Appel intermédiaire  | 39                   | 29      | 19      |
|           |          | Dernier appel  | 49                   | 37      | 25      |
| 12        | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO intégrée, MODE = 2, 4<br>Premier appel | 452                  | 477     | 319     |
|           |          | Appel intermédiaire  | 39                   | 30      | 19      |
|           |          | Dernier appel  | 50                   | 37      | 25      |
| 12        | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO externe, MODE = 0                      | 37                   | 28      | 18      |

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution µs |         |         |
|--------|----------|---|----------------------|---------|---------|
|        |          |   | CPU 412              | CPU 414 | CPU 416 |
| 12     | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO externe, MODE = 1, 3<br>Premier appel | 139                  | 105     | 68      |
|        |          | Appel intermédiaire   | 39                   | 29      | 19      |
|        |          | Dernier appel   | 50                   | 37      | 25      |
| 12     | D_ACT_DP | Désactivation et activation d'IO-Devices via interface PNIO externe, MODE = 2, 4<br>Premier appel | 524                  | 469     | 313     |
|        |          | Appel intermédiaire   | 39                   | 30      | 19      |
|        |          | Dernier appel   | 50                   | 37      | 25      |
| 13     | DPNRM_DG | Lecture données de diagnos. esclave<br>Premier appel  | 127                  | 98      | 67      |
|        |          | Appel intermédiaire   | 48                   | 37      | 24      |
|        |          | Dernier appel (28 octets)   | 63                   | 48      | 32      |

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs                 |                                      |                                      |
|--------|----------|--|--------------------------------------|--------------------------------------|--------------------------------------|
|        |          |  | CPU 412                              | CPU 414                              | CPU 416                              |
| 14     | DPRD_DAT | Lecture de données utiles cohérentes via interface DP intégrée 3 octets    | 35                                   | 28                                   | 20                                   |
|        |          | Via l'interface DP intégrée 32 octets                                      | 36                                   | 29                                   | 20                                   |
|        |          | Via l'interface DP externe 3 octets  | 45                                   | 34                                   | 25                                   |
|        |          | Via l'interface DP externe 32 octets                                       | 143                                  | 121                                  | 105                                  |
| 14     | DPRD_DAT | Lecture de données utiles cohérentes via interface PNIO intégrée 8 octets  | 43                                   | 33                                   | 22                                   |
|        |          | Via l'interface PNIO intégrée 32 octets                                    | 44                                   | 33                                   | 22                                   |
|        |          | Via l'interface PNIO externe 8 octets                                      | 57                                   | 47                                   | 38                                   |
|        |          | Via l'interface PNIO externe 32 octets                                     | 145                                  | 118                                  | 102                                  |
| 15     | DPWR_DAT | Ecriture de données utiles cohérentes via l'interface DP intégrée 3 octets | 40 <sup>1)</sup><br>41 <sup>2)</sup> | 35 <sup>1)</sup><br>36 <sup>2)</sup> | 24 <sup>1)</sup><br>24 <sup>2)</sup> |
|        |          | Via interface DP intégrée 32 octets  | 42 <sup>1)</sup><br>44 <sup>2)</sup> | 36 <sup>1)</sup><br>37 <sup>2)</sup> | 24 <sup>1)</sup><br>24 <sup>2)</sup> |
|        |          | Via l'interface DP externe 3 octets  | 42 <sup>1)</sup><br>43 <sup>2)</sup> | 32 <sup>1)</sup><br>32 <sup>2)</sup> | 24 <sup>1)</sup><br>24 <sup>2)</sup> |
|        |          | Via l'interface DP externe 32 octets                                       | 94 <sup>1)</sup><br>95 <sup>2)</sup> | 84 <sup>1)</sup><br>85 <sup>2)</sup> | 76 <sup>1)</sup><br>76 <sup>2)</sup> |

1) Sans transfert de données dans la mémoire image

2) Avec transfert de données dans la mémoire image

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs                 |                                      |                                      |
|--------|----------|--|--------------------------------------|--------------------------------------|--------------------------------------|
|        |          |  | CPU 412                              | CPU 414                              | CPU 416                              |
| 15     | DPWR_DAT | Ecriture de données utiles cohérentes via l'interface PNIO intégrée 8 octets                   | 42 <sup>1)</sup><br>43 <sup>2)</sup> | 32 <sup>1)</sup><br>33 <sup>2)</sup> | 22 <sup>1)</sup><br>22 <sup>2)</sup> |
|        |          | Via interface PNIO intégrée 32 octets  | 42 <sup>1)</sup><br>43 <sup>2)</sup> | 34 <sup>1)</sup><br>35 <sup>2)</sup> | 24 <sup>1)</sup><br>24 <sup>2)</sup> |
|        |          | Via l'interface PNIO externe 8 octets  | 46 <sup>1)</sup><br>47 <sup>2)</sup> | 37 <sup>1)</sup><br>37 <sup>2)</sup> | 30 <sup>1)</sup><br>30 <sup>2)</sup> |
|        |          | Via l'interface PNIO externe 32 octets   | 93 <sup>1)</sup><br>93 <sup>2)</sup> | 81 <sup>1)</sup><br>81 <sup>2)</sup> | 73 <sup>1)</sup><br>73 <sup>2)</sup> |
| 17     | ALARM_SQ | Génération de mess. de bloc acquittables. Premier appel, SIG = 0->1                            | 135                                  | 185                                  | 143                                  |
|        |          | Appel de bloc sans message   | 54                                   | 120                                  | 105                                  |
| 18     | ALARM_S  | Génération de messages de bloc non acquittables. Premier appel, SIG = 0->1                     | 193                                  | 145                                  | 101                                  |
|        |          | Appel de bloc sans message   | 54                                   | 45                                   | 33                                   |
| 19     | ALARM_SC | Lecture de l'état d'acquiescement du dernier message de type ALARM_SQ                          | 39                                   | 31                                   | 23                                   |
| 20     | BLKMOV   | Copie d'une variable à l'intérieur de la mémoire de travail<br>(n= nombre des octets à copier) | 26 + n * 0,07                        | 20 + n * 0,035                       | 14 + n * 0,02                        |
|        |          | Source = mémoire de chargement   | 290 + n * 0,6                        | 243 + n * 0,5                        | 202 + n * 0,3                        |

1) Sans transfert de données dans la mémoire image

2) Avec transfert de données dans la mémoire image

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution $\mu$ s |                 |                 |
|--------|----------|---|---------------------------|-----------------|-----------------|
|        |          |   | CPU 412                   | CPU 414         | CPU 416         |
| 21     | FILL     | Remplissage champ à l'intérieur de la mémoire de travail<br>(n = longueur de la variable cible en octets) | $24 + n * 0,3$            | $19 + n * 0,21$ | $12 + n * 0,14$ |
| 22     | CREAT_DB | Génération du bloc de données   | 57                        | 43              | 27              |
|        |          | Valeur par défaut : dernier no de DB libre du champ de 100 DB   | 248                       | 178             | 117             |
| 23     | DEL_DB   | Effacement d'un bloc de données   | 58                        | 38              | 24              |
| 24     | TEST_DB  | Test d'un bloc de données   | 20                        | 13              | 8               |
| 25     | COMPRESS | Compression mémoire utilisateur/ mémoire de chargement<br>Premier appel (déclenchement)                   | 53                        | 43              | 29              |
|        |          | Appel consécutif  | 11                        | 9               | 6               |
| 26     | UPDAT_PI | Actualisation mémoire image des entrées<br>(indication du temps d'exécution pour 1 DI 32 dans l'AP)       | 23                        | 19              | 15              |
|        |          | AI 8*13 Bit   | 42                        | 39              | 34              |
| 27     | UPDAT_PO | Actualisation des sorties (indication du temps d'exec. pour 1 DO 32 dans l'AP)                            | 21                        | 18              | 14              |
|        |          | AO 8 * 13 Bit   | 39                        | 36              | 31              |
| 28     | SET_TINT | Définition alarme horaire   | 43                        | 34              | 22              |
| 29     | CAN_TINT | Annulation alarme horaire   | 14                        | 11              | 7               |
| 30     | ACT_TINT | Activation alarme horaire   | 30                        | 23              | 14              |
| 31     | QRY_TINT | Interrogation alarme horaire  | 8                         | 7               | 4               |

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution $\mu$ s |         |         |
|--------|----------|---|---------------------------|---------|---------|
|        |          |   | CPU 412                   | CPU 414 | CPU 416 |
| 32     | SRT_DINT | Déclenchement alarme temporisée                                       | 24                        | 20      | 13      |
| 33     | CAN_DINT | Annulation alarme temporisée  | 16                        | 12      | 8       |
| 34     | QRY_DINT | Interrogation alarme temporisée                                       | 8                         | 7       | 4       |
| 35     | MP_ALM   | Déclenchement d'une alarme multiproc.                                 | 170                       | 131     | 90      |
| 36     | MSK_FLT  | Masquage d'erreurs synchrones   | 9                         | 7       | 4       |
| 37     | DMSK_FLT | Démasquage d'erreurs synchrones                                       | 10                        | 8       | 5       |
| 38     | READ_ERR | Lecture registre d'erreurs  | 11                        | 8       | 5       |
| 39     | DIS_IRT  | Rejet de nouveaux événementsVerrouill. de tous les événem. (Mode = 0) | 89                        | 69      | 47      |
|        |          | Verrouillage de tous les événementsd'une classe d'alarme (Mode = 1)   | 22                        | 17      | 11      |
|        |          | Verrouillage d'un événement (Mode = 2)                                | 13                        | 10      | 6       |
| 40     | EN_IRT   | Annulation rejet événements   | 88                        | 67      | 45      |
|        |          | Débloc. de tous les événem. (Mode = 0)                                |                           |         |         |
|        |          | Déblocage de tous les événements d'une classe d'alarme (Mode = 1)     | 21                        | 16      | 10      |
|        |          | Déblocage d'un événement (Mode = 2)                                   | 12                        | 9       | 6       |

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution $\mu$ s |         |         |
|--------|----------|---|---------------------------|---------|---------|
|        |          |   | CPU 412                   | CPU 414 | CPU 416 |
| 41     | DIS_AIRT | Retard. des événements d'alarme lors de la première activation du retardement <sup>1)</sup>                                       | 95                        | 72      | 49      |
|        |          | lorsque le retardement est déjà activé  | 8                         | 6       | 4       |
| 42     | EN_AIRT  | si d'autres retardem. existent par ailleurs   | 9                         | 7       | 5       |
|        |          | Annul. retardem. des événem. d'alarme lors de l'annul. du dernier retardement <sup>1)</sup>                                       | 181                       | 143     | 103     |
| 43     | RE_TRIGR | Redém. de la surveill. du temps de cycle  | 86                        | 64      | 42      |
| 44     | REPL_VAL | Transfert valeur de rempl. dans ACCU1   | 10                        | 9       | 5       |
| 46     | STP      | Ne pas mesurer le temps du passage de la CPU à l'état STOP  | --                        | --      | --      |
| 47     | WAIT     | Retardement supplémentaire du traitement pouvant être programmé   | 8                         | 7       | 4       |
| 48     | SNC_RTCB | Synchronisation horloges esclaves   | 9                         | 7       | 4       |
| 49     | LGC_GADR | Détermination de l'emplacement correspondant à une adresse logique (central et PROFIBUS DP)                                       | 23                        | 18      | 12      |
| 50     | RD_LGADR | Détermination de toutes les adresses logiques d'un module, (indication du temps d'exécution pour 1 DI 32 dans le châssis central) | 54                        | 41      | 27      |

<sup>1)</sup> Le temps d'exécution de la SFC 41/42 lors de la première activation du retardement dépend de la classe de priorité dans laquelle la SFC 41/42 est appelée. Le temps d'exécution indiqué est valable pour un appel dans l'OB 1. Il diminue au fur et à mesure que le numéro de la classe de priorité augmente.

| N° SFC | SFC-Nom | Signification  | Temps d'exécution µs |         |         |
|--------|---------|--|----------------------|---------|---------|
|        |         |  | CPU 412              | CPU 414 | CPU 416 |
| 51     | RDSYSST | Liste partielle "Identification module"<br>Lecture de tous les enregistrements (0011)    | 66                   | 49      | 33      |
| 51     | RDSYSST | Liste partielle "Caractéristiques CPU"<br>Lecture de tous les enregistrements (0012)     | 124                  | 93      | 62      |
|        |         | Lecture d'un enregistrement (0112)   | 78                   | 59      | 39      |
|        |         | Lecture de l'en-tête (0F12)  | 55                   | 42      | 27      |
| 51     | RDSYSST | Liste partielle "Enregistrement"<br>Lecture d'un enregistrement (0113)                   | 70                   | 52      | 35      |
| 51     | RDSYSST | Liste partielle "Zones système"<br>Lecture de tous les enregistrements (0014)            | 74                   | 55      | 36      |
|        |         | Lecture de l'en-tête (0F14)  | 55                   | 41      | 27      |
| 51     | RDSYSST | Liste partielle "Types de blocs"<br>Lecture de tous les enregistrements (0015)           | 71                   | 53      | 36      |
| 51     | RDSYSST | Liste partielle "Etat des DEL du module"<br>Lecture de l'état des DEL (0019)             | 121                  | 93      | 62      |
|        |         | Lecture de l'info d'en-tête (0F19)   | 77                   | 58      | 38      |
|        |         | Liste partielle "Identification de compo-sants"<br>Lecture de tous les composants (001C) | 105                  | 79      | 53      |
| 51     | RDSYSST | Lecture d'un composant (011C)  | 74                   | 56      | 37      |
|        |         | Lecture de l'info d'en-tête (0F1C)   | 61                   | 46      | 30      |
|        |         | Liste partielle "Etat d'alarme"<br>Lecture d'un enregistrement (0222)                    | 85                   | 61      | 43      |



| N° SFC | SFC-Nom | Signification  | Temps d'exécution µs |         |         |
|--------|---------|--|----------------------|---------|---------|
|        |         |  | CPU 412              | CPU 414 | CPU 416 |
| 51     | RDSYSST | Liste partielle "Affectation TPA-/CPU"<br>Affectation entre toutes les mémoires image partielles et les OB (0025)        | 163                  | 123     | 81      |
|        |         | Affectation entre la mémoire image partielle et l'OB correspondant (0125)  | 66                   | 49      | 33      |
|        |         | Affectation entre un OB et les mémoires image partielles correspondantes (0225)  | 130                  | 97      | 65      |
|        |         | Lecture de l'info d'en-tête (0F25)   | 59                   | 45      | 30      |
| 51     | RDSYSST | Liste partielle "Information d'état de la communication"<br>Lecture de l'info d'état d'une unité de communication (0132) | 78 - 129             | 59 - 97 | 39 - 65 |
|        |         | Lecture de l'info d'état d'une unité de communication (0232)   | 80                   | 60      | 39      |
| 51     | RDSYSST | Liste partielle "LED de modules"<br>Etat d'une LED (0174)  | 84                   | 63      | 42      |
| 51     | RDSYSST | Liste partielle "Information réseau maître DP"<br>Tous les réseaux maître DP connus de la CPU (0090)                     | 125                  | 93      | 62      |
|        |         | Un réseau maître DP (0190)   | 68                   | 52      | 34      |
|        |         | Info d'en-tête (0F90)  | 58                   | 44      | 29      |

| N° SFC              | SFC-Nom | Signification  | Temps d'exécution µs |              |              |
|---------------------|---------|--|----------------------|--------------|--------------|
|                     |         |  | CPU 412              | CPU 414      | CPU 416      |
| 51                  | RDSYSST | Liste partielle "Information d'état de module"<br>Lecture de l'information d'état de tous les modules enfichés (n=nombre d'enregistrements) (0091) | 393 + n * 22         | 302 + n * 19 | 203 + n * 16 |
|                     |         | Lecture de l'information d'état de tous les modules/châssis avec un identificateur de type erroné (0191)   | 293 + n * 70         | 217 + n * 60 | 146 + n * 40 |
|                     |         | de tous les modules défailants (0291)  | 295 + n * 99         | 218 + n * 22 | 146 + n * 18 |
|                     |         | de tous les modules non accessibles (0391)   | 299 + n * 69         | 221 + n * 60 | 148 + n * 40 |
|                     |         | de tous les sous-modules du module hôte (0591)   | 91                   | 70           | 47           |
| 51                  | RDSYSST | Lecture de l'information d'état de tous les sous-modules du module hôte dans le châssis indiqué (0991)   | 144 + n * 12         | 107 + n * 7  | 72 + n * 5   |
|                     |         | Lecture de l'information d'état d'un module avec adresse de base logique central (0C91)  | 109                  | 82           | 55           |
|                     |         | décentral dans l'interface DP intégrée (0C91)  | 133                  | 98           | 66           |
|                     |         | décentral dans l'interface DP intégrée (0C91)  | 126                  | 89           | 60           |
|                     |         | décentral dans l'interface PNIO externe (0C91)   |                      |              |              |
|                     |         | Premier appel  | 173                  | 129          | 90           |
| Appel intermédiaire | 121     | 92   | 63                   |              |              |
| Dernier appel       | 130     | 89   | 67                   |              |              |

| N° SFC | SFC-Nom | Signification   | Temps d'exécution µs |             |            |
|--------|---------|---|----------------------|-------------|------------|
|        |         |   | CPU 412              | CPU 414     | CPU 416    |
| 51     | RDSYSST | Liste partielle "Information d'état de module" d'un module (décentral dans l'interface DP externe) avec adresse de base logique (4C91)<br>Premier appel | 138                  | 106         | 71         |
|        |         | Appel intermédiaire   | 88                   | 66          | 44         |
|        |         | Dernier appel   | 97                   | 73          | 48         |
|        |         | central<br>de tous les modules dans le châssis indiqué (n=Nombre des enregistrements) (0D91)  | 140 + n* 23          | 102 + n* 16 | 70 + n* 10 |
|        |         | décentral<br>de tous les modules dans la station DP indiquée / de l'IO-Device indiqué (0D91)  | 122 - 142            | 89 - 98     | 60 - 71    |
|        |         | de tous les modules affectés (0E91)   | 410                  | 306         | 204        |
|        |         | Info d'en-tête (0F91)   | 208                  | 187         | 104        |
| 51     | RDSYSST | Liste partielle "Information d'état du châssis / de la station"<br>central<br>Lecture de l'état de consigne du module 0 (0092)                          | 71                   | 53          | 35         |
|        |         | décentral<br>Lecture de l'état de consigne du système DP 1 (0092)   | 296                  | 220         | 147        |

| N° SFC | SFC-Nom | Signification   | Temps d'exécution µs |         |         |
|--------|---------|---|----------------------|---------|---------|
|        |         |   | CPU 412              | CPU 414 | CPU 416 |
| 51     | RDSYSST | Lecture de l'état de consigne du système DP1 (via coupleur DP externe) (4092)   |                      |         |         |
|        |         | Premier appel   | 117                  | 88      | 59      |
|        |         | Appel intermédiaire   | 71                   | 53      | 35      |
|        |         | Dernier appel   | 79                   | 59      | 40      |
|        |         | Lecture de l'état d'activation du réseau maître DP 1 (via coupleur DP intégré) (0192)                                 | 305                  | 227     | 151     |
|        |         | central<br>Lecture de l'état effectif du châssis 0 (0292)   | 72                   | 54      | 36      |
|        |         | décentral<br>Lecture de l'état effectif du réseau DP 1 (0292)   | 307                  | 228     | 152     |
| 51     | RDSYSST | Lecture de l'état effectif des stations d'un réseau maître DP (via coupleur DP externe) (4292)                        |                      |         |         |
|        |         | Premier appel   | 119                  | 90      | 59      |
|        |         | Appel intermédiaire   | 71                   | 53      | 36      |
|        |         | Dernier appel   | 80                   | 60      | 40      |
|        |         | Lecture de l'état du tampon de la batterie de sauvegarde du châssis 0 si au moins une batterie est défaillante (0392) | 70                   | 53      | 35      |
|        |         | Lecture de l'état de la batterie de sauvegarde complète d'une CPU (0492)  | 71                   | 53      | 35      |
|        |         | Lecture de l'état de l'alimentation 24 V de tous les châssis d'une CPU (0592)   | 71                   | 53      | 35      |

| N°<br>SFC | SFC-Nom             | Signification  | Temps d'exécution µs |         |         |
|-----------|---------------------|--|----------------------|---------|---------|
|           |                     |  | CPU 412              | CPU 414 | CPU 416 |
| 51        | RDSYSST             | central<br>Lecture de l'état de diagnostic des appareils<br>d'extension (0692)                               | 135                  | 101     | 67      |
|           |                     | décentral<br>Lecture de l'état de diagnostic des stations du<br>réseau DP 1 (via coupleur DP intégré) (0692) | 366                  | 268     | 179     |
|           |                     | Etat de diagnostic des stations d'un réseau<br>maître DP relié via un coupleur DP externe<br>(4692)          |                      |         |         |
|           |                     | Premier appel  | 118                  | 89      | 59      |
|           | Appel intermédiaire | 72   | 54                   | 36      |         |
|           | Dernier appel       | 80   | 60                   | 40      |         |

| N°<br>SFC           | SFC-Nom | Signification  | Temps d'exécution µs |         |         |
|---------------------|---------|--|----------------------|---------|---------|
|                     |         |  | CPU 412              | CPU 414 | CPU 416 |
| 51                  | RDSYSST | Liste partielle "Information d'état du châssis / de la station"  |                      |         |         |
|                     |         | Etat de consigne des châssis, central (0094)   | 95                   | 71      | 48      |
|                     |         | Etat de consigne des stations d'un système de contrôleurs IO dans l'interface intégrée (0094)  | 717                  | 539     | 375     |
|                     |         | Etat de consigne des stations d'un système de contrôleurs IO dans l'interface externe (0094) :   |                      |         |         |
|                     |         | Premier appel  | 158                  | 119     | 79      |
|                     |         | Appel intermédiaire  | 114                  | 86      | 56      |
|                     |         | Dernier appel  | 142                  | 107     | 71      |
|                     |         | Etat d'activation d'une station d'un système de contrôleurs IO configurée et désactivée (0194) dans une interface intégrée <sup>1)</sup> | 826                  | 617     | 436     |
|                     |         | dans une interface externe :   |                      |         |         |
|                     |         | Premier appel  | 159                  | 119     | 79      |
| Appel intermédiaire | 113     | 85   | 75                   |         |         |
| Dernier appel       | 141     | 106  | 70                   |         |         |

| N° SFC   | SFC-Nom | Signification   | Temps d'exécution µs |         |         |
|--|---------|---|----------------------|---------|---------|
|  |         |   | CPU 412              | CPU 414 | CPU 416 |
| 51   | RDSYSST | Etat effectif des châssis, central (0294)   | 96                   | 72      | 48      |
|  |         | Etat effectif des stations d'un système de contrôleurs IO dans une interface intégrée (0294)                  | 796                  | 593     | 414     |
|  |         | Etat effectif des stations d'un système de contrôleurs IO dans une interface externe (0294):<br>Premier appel |                      |         |         |
|  |         | Appel intermédiaire   | 158                  | 119     | 78      |
|  |         | Dernier appel   | 114                  | 86      | 57      |
|  |         |   | 143                  | 107     | 71      |
|  |         | Etat de diagnostic des châssis, central (0694)  | 193                  | 145     | 99      |
|  |         | Etat de diagnostic des stations d'un système de contrôleurs IO dans une interface intégrée (0694)             | 844                  | 628     | 438     |
|  |         | Etat de diagnostic des stations d'un système de contrôleurs IO dans une interface externe (0694)<br>:         |                      |         |         |
|  |         | Premier appel   | 160                  | 120     | 79      |
|  |         | Appel intermédiaire   | 116                  | 87      | 57      |
|  |         | Dernier appel   | 144                  | 108     | 71      |
| Etat de maintenance des châssis, central (0794)  | 4723    | 3542  | 2429                 |         |         |
| Etat de maintenance des stations d'un système de contrôleurs IO dans une interface intégrée (0794) | 874     | 645   | 447                  |         |         |
| Information d'en-tête (0F94) (central et PROFINET IO))   | 78      | 58  | 38                   |         |         |

| N° SFC              | SFC-Nom | Signification  | Temps d'exécution µs |         |         |
|---------------------|---------|--|----------------------|---------|---------|
|                     |         |  | CPU 412              | CPU 414 | CPU 416 |
| 51                  | RDSYSST | Liste partielle "Information sur le réseau maître DP étendu" / information sur le réseau IO étendu<br>Lecture des informations étendues via un réseau maître DP / réseau PROFINET IO dans une interface intégrée ou externe (0195) | 73                   | 55      | 36      |
|                     |         | Lecture de l'information d'en-tête (0F95)  | 56                   | 43      | 28      |
| 51                  | RDSYSST | Liste partielle "Information d'état de module de tous les sous-modules d'un sous-module indiqué" pour PROFINET IO dans une interface intégrée (0696)   | 96                   | 64      | 41      |
|                     |         | Information d'état de module d'un module/d'un sous-modules d'un sous-module, central ou dans une interface PROFIBUS DP/PROFINET central (0C96)   | 94                   | 69      | 47      |
|                     |         | PROFIBUS DP via interface intégrée (0C96)  | 117                  | 87      | 58      |
|                     |         | PROFINET IO via interface intégrée (0C96)  | 89                   | 66      | 45      |
|                     |         | PROFINET IO via interface externe (0C96) :   |                      |         |         |
| Premier appel       | 158     | 119  | 82                   |         |         |
| Appel intermédiaire | 105     | 77   | 52                   |         |         |
| Dernier appel       | 116     | 84   | 57                   |         |         |



| N° SFC | SFC-Nom | Signification   | Temps d'exécution µs |             |           |
|--------|---------|---|----------------------|-------------|-----------|
|        |         |   | CPU 412              | CPU 414     | CPU 416   |
| 51     | RDSYSST | Liste partielle "Tampon de diagnostic"<br>Lecture dans le mode de fonctionnement actuel de toutes les informations d'événement disponibles (max. 21) (00A0) | 77 - 151             | 55 - 114    | 35 - 77   |
|        |         | Lecture des n nouvelles entrées (n = 1-23) (01A0)   | 70 + n* 6            | 53 + n* 4,4 | 35 + n* 3 |
|        |         | Lecture de l'information d'en-tête (0FA0)   | 61                   | 46          | 30        |
| 51     | RDSYSST | Informations sur toutes les stations avec ports alternants et leurs ports dans un réseau PROFINET IO (009C)   | 72                   | 55          | 36        |
|        |         | Informations sur toutes les stations avec ports alternants dans un réseau PROFINET IO (019C)  | 70                   | 53          | 35        |
|        |         | Informations sur une station avec ports alternants et ses ports (029C)  | 75                   | 57          | 38        |
|        |         | Informations sur un port et sur ses périphériques IO (039C)   | 75                   | 57          | 38        |
|        |         | Uniquement information d'en-tête de listes partielles SZL (0F9C)  | 73                   | 55          | 37        |
| 51     | RDSYSST | Liste partielle "Données de diagnostic de l'enregistrement 0"<br>Lecture via adresse de base logique (00B1) central   | 185                  | 144         | 104       |
|        |         | PROFIBUS DP (00B1)<br>Premier appel   | 163                  | 117         | 77        |
|        |         | Appel intermédiaire, REQ = 0  | 89                   | 63          | 41        |
|        |         | Dernier appel   | 99                   | 70          | 49        |
| 51     | RDSYSST | Liste partielle "Données de diagnostic de l'enregistrement 1"<br>Lecture via adresse physique (00B2)<br>Lecture d'un enregistrement 1 de 16 octets          | 128                  | 96          | 68        |

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution µs |         |         |
|--------|----------|---|----------------------|---------|---------|
|        |          |   | CPU 412              | CPU 414 | CPU 416 |
| 51     | RDSYSST  | Liste partielle "Données de diagnostic de l'enregistrement 1"<br>Lecture via adresse de base logique (00B3)<br>Lecture d'un enregistrement 1 d'une longueur de 16 octets<br>central | 215                  | 155     | 115     |
|        |          | PROFIBUS DP (00B3)  |                      |         |         |
|        |          | Premier appel   | 165                  | 120     | 79      |
|        |          | Appel intermédiaire   | 89                   | 69      | 45      |
|        |          | Dernier appel   | 107                  | 78      | 54      |
| 51     | RDSYSST  | Liste partielle "Données de diagnostic d'un esclave DP"<br>Lecture par l'adresse de diagnostic configurée (00B4)<br>Premier appel   |                      |         |         |
|        |          | Appel intermédiaire, REQ = 0  | 144                  | 108     | 76      |
|        |          | Dernier appel (6 - 240 octets)  | 88                   | 66      | 45      |
|        |          |   | 135                  | 99      | 70      |
| 52     | WR_USMSG | Ecriture de l'entrée utilisateur dans la mémoire tampon de diagnostic avec message  | 47                   | 35      | 23      |
|        |          | sans message  | 45                   | 34      | 22      |
| 54     | RD_DPARM | Lecture de paramètres dynamiques en configuration centralisée AI 8 * 13 Bit   | 76                   | 58      | 38      |
|        |          | PROFIBUS DP en configuration centralisée AI 8 * 12 Bit (Enr. 1 = 14 octets)   | 91                   | 68      | 46      |

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs |         |         |
|--------|----------|--|----------------------|---------|---------|
|        |          |  | CPU 412              | CPU 414 | CPU 416 |
| 55     | WR_PARM  | Ecriture de paramètres dynamiques en configuration centralisée AI 8 * 13 Bit                                       | 207                  | 165     | 122     |
|        |          | PROFIBUS DP en configuration décentralisée, Premier appel AI 8 * 12 Bit (14 - 240 octets)                          | 161                  | 123     | 83      |
|        |          | PROFIBUS DP en configuration décentralisée Appel suivant/dernier appel, REQ = 0                                    | 65                   | 50      | 33      |
| 56     | WR_DPARM | Ecriture des paramètres dynamiques prédéfinisconfiguration centralisée AI 8 * 13                                   | 248                  | 213     | 161     |
|        |          | PROFIBUS DP en configuration décentralisée Premier appel AI 8 * 12 Bit (2-240 octets)                              | 131                  | 100     | 69      |
|        |          | PROFIBUS DP Appel suivant/dernier appel  | 65                   | 50      | 33      |
| 57     | PARM_MOD | Paramétrage du module en configuration centraliséeNombre d'enr./châssis/Longueurs des enr. en octets AI 8 * 13 Bit | 420                  | 348     | 276     |
|        |          | PROFIBUS DP en configuration décentralisée AO 8 * 12 Bit Premier appel (16 - 240 octets)                           | 131                  | 100     | 68      |
|        |          | PROFIBUS DP en configuration décentralisée Appel suivant/dernier appel   | 65                   | 49      | 32      |

| N° SFC | SFC-Nom | Signification  | Temps d'exécution µs |                |               |
|--------|---------|--|----------------------|----------------|---------------|
|        |         |  | CPU 412              | CPU 414        | CPU 416       |
| 58     | WR_REC  | Ecriture d'un enregistrement en configuration centralisée (n = nombre d'octets)                  | 152 + n * 2,7        | 118 + n * 2,5  | 84 + n * 2,3  |
|        |         | Premier appel, coupleur DP intégrée (n = nombre d'octets)  | 145 + n * 0,1        | 110 + n * 0,04 | 75 + n * 0,03 |
|        |         | Appel intermédiaire, REQ = 0 coupleur DP intégrée  | 59                   | 44             | 29            |
|        |         | Dernier appel, coupleur DP intégrée  | 60                   | 44             | 29            |
|        |         | Premier appel, coupleur DP externe (n = nombre d'octets)   | 146 + n * 0,06       | 111 + n * 0,06 | 76 + n * 0,04 |
|        |         | Appel intermédiaire, REQ = 0, coupleur DP externe  | 59                   | 44             | 29            |
|        |         | Dernier appel, coupleur DP externe   | 59                   | 44             | 29            |
| 59     | RD_REC  | Lecture d'un enregistrement<br>Premier appel, en configuration centralisée (n = nombre d'octets) | 149 + n * 2,9        | 118 + n * 2,7  | 83 + n * 2,45 |
|        |         | Premier appel, coupleur DP intégrée  | 139                  | 105            | 74            |
|        |         | Appel intermédiaire, REQ = 0, coupleur DP intégrée   | 59                   | 44             | 29            |
|        |         | Dernier appel, coupleur DP intégrée (n = nombre d'octets)  | 170 + n * 0,01       | 132 + n * 0,04 | 93 + n * 0,03 |
|        |         | Premier appel, coupleur DP externe   | 139                  | 105            | 73            |
|        |         | Appel intermédiaire, REQ = 0 coupleur DP externe   | 59                   | 43             | 28            |
|        |         | Dernier appel, coupleur DP externe (n = nombre d'octets)   | 172 + n * 0,06       | 136 + n * 0,06 | 97 + n * 0,03 |
| 60     | GD_SND  | Envoi d'un paquet de données GD<br>1 octet   | 104                  | 72             | 47            |
|        |         | 32 octets  | 282                  | 168            | 107           |

| N° SFC | SFC-Nom  | Signification   | Temps d'exécution µs |         |         |
|--------|----------|---|----------------------|---------|---------|
|        |          |   | CPU 412              | CPU 414 | CPU 416 |
| 61     | GD_RCV   | Réception d'un paquet de données GD (1- 32 octets)  | 67                   | 52      | 22      |
| 62     | CONTROL  | Interrogation de l'état de la liaison d'une instance locale du SFB de communication                           | 60                   | 42      | 27      |
| 64     | TIME_TCK | Lecture temporisation en millisecondes  | 9                    | 7       | 4       |
| 65     | X_SEND   | Envoi de données à un partenaire externe<br>Premier appel, établissement de la liaison (1-76 octets) REQ = 1  | 406                  | 358     | 305     |
|        |          | Premier appel Liaison établie (1-76 octets)   | 202                  | 152     | 101     |
|        |          | Appel intermédiaire (1-76 octets)   | 81                   | 61      | 40      |
|        |          | Dernier appel, BUSY = 0   | 90                   | 67      | 44      |
| 66     | X_RCV    | Réception de données d'un partenaire externe<br>Contrôle de la réception (1-76 octets)                        | 50                   | 38      | 25      |
|        |          | Lecture des données (1-76 octets)   | 146                  | 110     | 72      |
| 67     | X_GET    | Lecture des données du partenaire externe<br>Premier appel, établissement de la liaison (1-76 octets) REQ = 1 | 377                  | 334     | 290     |
|        |          | Premier appel, liaison établie (1-76 octets)  | 172                  | 129     | 86      |
|        |          | Appel intermédiaire (1-76 octets)   | 83                   | 63      | 41      |
|        |          | Dernier appel, BUSY = 0   | 141                  | 106     | 70      |

| N° SFC | SFC-Nom | Signification   | Temps d'exécution µs |           |           |
|--------|---------|---|----------------------|-----------|-----------|
|        |         |   | CPU 412              | CPU 414   | CPU 416   |
| 68     | X_PUT   | Ecriture des données dans un partenaire externe<br>Premier appel, établissement de la liaisons<br>(1-76 octets) REQ = 1 | 412                  | 360       | 308       |
|        |         | Premier appel liaison établie (1-76 octets)   | 207                  | 155       | 103       |
|        |         | Appel intermédiaire (1-76 octets)   | 83                   | 62        | 41        |
|        |         | Dernier appel, BUSY = 0   | 91                   | 68        | 45        |
| 69     | X_ABORT | Suspension de la liaison à partenaire ext.Premier<br>appel, REQ = 1   | 115                  | 85        | 58        |
|        |         | Appel intermédiaire   | 55                   | 42        | 28        |
|        |         | Dernier appel, BUSY = 0   | 249                  | 237       | 225       |
| 70     | GEO_LOG | Détermination de l'adresse de début d'un module<br>à partir de son emplacement  | 28                   | 19        | 13        |
| 71     | LOG_GEO | Détermination de l'emplacement de module<br>rattaché à une adresse logique  | 29                   | 23        | 15        |
| 72     | I_GET   | Lecture de données d'un partenaire interne<br>Premier appel, établissement de la liaison<br>(1-76 octets) REQ = 1       | 402                  | 353       | 303       |
|        |         | Premier appel, liaison établie (1-76 octets)  | 175                  | 132       | 88        |
|        |         | Appel intermédiaire (1-76 octets)   | 87                   | 64        | 42        |
|        |         | Dernier appel, BUSY = 0   | 145                  | 109       | 73        |
| 73     | I_PUT   | Ecriture de données dans un partenaire externe<br>Premier appel, établissement de la liaison<br>(1-76 octets) REQ = 1   | 217 - 437            | 162 - 380 | 110 - 322 |
|        |         | Premier appel, liaison établie (1-76 octets)  | 212                  | 158       | 107       |
|        |         | Appel intermédiaire (1-76 octets)   | 87                   | 65        | 42        |
|        |         | Dernier appel, BUSY = 0   | 94                   | 71        | 46        |

| N° SFC | SFC-Nom            | Signification  | Temps d'exécution µs |                 |                 |
|--------|--------------------|--|----------------------|-----------------|-----------------|
|        |                    |  | CPU 412              | CPU 414         | CPU 416         |
| 74     | I_ABORT            | Suspension de la liaison à un partenaire interne<br>Premier appel, REQ = 1             | 121                  | 85              | 58              |
|        |                    | Appel intermédiaire  | 65                   | 41              | 27              |
|        |                    | Dernier appel, sans/avec liaison BUSY =0   | 64 / 248             | 42 / 236        | 32 / 225        |
| 78     | OB_RT              | Déterminer le temps exécution de programme de l'OB                                     | 26                   | 21              | 13              |
| 79     | SET <sup>1)</sup>  | Mise à 1 d'un champ de bits dans zone de périphérie; n = nombre de bits à mettre à 1   | $17 + n * 0,15$      | $14 + n * 0,13$ | $10 + n * 0,13$ |
| 80     | RSET <sup>1)</sup> | Effacement d'un champ de bits dans zone de périphérie; n = nombre de bits à mettre à 0 | $17 + n * 0,15$      | $14 + n * 0,13$ | $9 + n * 0,13$  |
| 81     | UBLKMOV            | Copie de variables sans interruption possible; n= nombres des octets à copier          | $22 + n * 0,035$     | $14 + n * 0,02$ | $10 + n * 0,02$ |
| 87     | C_DIAG             | Lecture de l'état de liaison actuel<br>MODE = 0  | 12                   | 9               | 6               |
|        |                    | Mode = 1, 2, 3   | 127                  | 123             | 118             |
| 99     | WWW                | Activation ou synchronisation des pages Web utilisateur                                | 225                  | 213             | 143             |

<sup>1</sup> Mesuré à l'aide de modules périphériques de type "simulateur binaire C79459-A1002-A1, version 1" dans l'AP

| N° SFC | SFC-Nom  | Signification  | Temps d'exécution µs    |                         |                         |
|--------|----------|--|-------------------------|-------------------------|-------------------------|
|        |          |  | CPU 412                 | CPU 414                 | CPU 416                 |
| 100    | SET_CLKS | Mise à l'heure et définition de l'état de l'horloge<br>MODE = 1                  | 99                      | 73                      | 48                      |
|        |          | MODE = 2   | 50                      | 36                      | 24                      |
|        |          | MODE = 3   | 96                      | 71                      | 47                      |
| 101    | RTM      | Gestion du compteur d'heures de fonctionnement<br>Mode = 0 lecture               | 15                      | 12                      | 7                       |
|        |          | Mode = 1, 2 départ / arrêt   | 20                      | 15                      | 10                      |
|        |          | Mode = 4, 5, 6 initialiser   | 27                      | 20                      | 13                      |
| 103    | DP_TOPOL | Recherche de la topologie du bus d'un réseau<br>maître DP Premier appel, REQ = 1 | 136                     | 101                     | 70                      |
|        |          | Appel intermédiaire  | 22                      | 17                      | 11                      |
|        |          | Dernier appel BUSY = 0   | 23                      | 18                      | 11                      |
| 104    | CIR      | Commande de la fonction CIRMODE = 0,<br>information                              | 9                       | 7                       | 4                       |
|        |          | MODE = 1, validation de la fonction CIR  | 8                       | 6                       | 4                       |
|        |          | MODE = 2, verrouillage total de la fonction CIR                                  | 8                       | 6                       | 4                       |
|        |          | MODE = 3, verrouillage conditionnel de la fonction CIR                           | 8                       | 7                       | 4                       |
| 105    | READ_SI  | Lecture des ressources système occupées de<br>manière dynamique MODE = 0         | 62 - 1437 <sup>1)</sup> | 46 - 1164 <sup>1)</sup> | 31 - 817 <sup>1)</sup>  |
|        |          | MODE = 1   | 75 - 1650 <sup>2)</sup> | 53 - 1419 <sup>2)</sup> | 35 - 1259 <sup>2)</sup> |
|        |          | MODE = 2   | 70 - 1671 <sup>2)</sup> | 54 - 2142 <sup>2)</sup> | 36 - 3927 <sup>2)</sup> |
|        |          | MODE = 3   | 70 - 1749 <sup>3)</sup> | 54 - 1427 <sup>3)</sup> | 36 - 1991 <sup>3)</sup> |

<sup>1)</sup> En fonction de la taille de la zone cible SYS\_INST et du nombre des ressources système restant à lire

<sup>2)</sup> En fonction du nombre de messages actifs (ressources système occupées)

<sup>3)</sup> En fonction du nombre de messages actifs (ressources système occupées) et du nombre d'instances occupées par CMP\_ID.



| N° SFC | SFC-Nom  | Signification   | Temps d'exécution µs    |                         |                         |
|--------|----------|---|-------------------------|-------------------------|-------------------------|
|        |          |   | CPU 412                 | CPU 414                 | CPU 416                 |
| 106    | DEL_SI   | Libération des ressources système occupées de manière dynamique MODE = 1      | 85 - 1432 <sup>1)</sup> | 65 - 1729 <sup>1)</sup> | 43 - 3011 <sup>1)</sup> |
|        |          | MODE = 2  | 86 - 1414 <sup>1)</sup> | 66 - 1659 <sup>1)</sup> | 43 - 2921 <sup>1)</sup> |
|        |          | MODE = 3  | 86 - 1436 <sup>2)</sup> | 65 - 1730 <sup>2)</sup> | 42 - 3010 <sup>2)</sup> |
| 107    | ALARM_DQ | Messages de blocs acquittables générant un premier appel, SIG = 0 -> 1        | 130                     | 103                     | 70                      |
|        |          | Appel de bloc sans message  | 55                      | 45                      | 31                      |
| 108    | ALARM_D  | Génération de messages de blocs non acquittables, premier appel, SIG = 0 -> 1 | 118                     | 83                      | 67                      |
|        |          | Appel de bloc sans message  | 53                      | 36                      | 24                      |
| 109    | PROTECT  | Activation de la protection en écriture                                       | 11                      | 6                       | 4                       |

<sup>1)</sup> En fonction du nombre de messages actifs (ressources système occupées)

<sup>2)</sup> En fonction du nombre de messages actifs (ressources système occupées) et du nombre d'instances occupées par CMP\_ID.

| N° SFC | SFC-Nom | Signification   | Temps d'exécution µs  |                      |                      |
|--------|---------|---|-----------------------|----------------------|----------------------|
|        |         |   | CPU 412               | CPU 414              | CPU 416              |
| 112    | PN_IN   | Actualisation des entrées de l'interface du programme utilisateur du composant CBA PROFINET | < 13850 <sup>1)</sup> | < 9750 <sup>1)</sup> | < 6730 <sup>1)</sup> |
| 113    | PN_OUT  | Actualisation des sorties de l'interface du programme utilisateur du composant CBA PROFINET | < 11660 <sup>1)</sup> | < 8150 <sup>1)</sup> | < 6050 <sup>1)</sup> |
| 114    | PN_DP   | Actualisation les liaisons DP   | < 2924 <sup>1)</sup>  | < 2030 <sup>1)</sup> | < 2030 <sup>1)</sup> |
| 126    | SYNC_PI | Actualisation de la mémoire image partielle des entrées avec synchronisme d'horloge         | 35                    | 25                   | 19                   |
| 127    | SYNC_PO | Actualisation de la mémoire image partielle des sorties avec synchronisme d'horloge         | 34                    | 24                   | 18                   |

<sup>1)</sup> Les temps d'exécution de ces blocs dépendent de votre propre configuration de connexion et de la taille du DB d'interface. Veuillez tenir compte du manuel *Système d'automatisation S7-400, Caractéristiques des CPU* également le chapitre "Temps de réponse CBA".

## Blocs fonctionnels système

Le tableau suivant donne la liste des blocs fonctionnels système mis à disposition par le système d'exploitation des CPU S7-400 ainsi que les temps d'exécution de ces dernières.

| N° SFB | SFB-Nom | Signification   | Temps d'exécution µs |           |           |
|--------|---------|---|----------------------|-----------|-----------|
|        |         |   | CPU 412              | CPU 414   | CPU 416   |
| 0      | CTU     | Comptage par incréments   | 3                    | 1         | 1         |
| 1      | CTD     | Comptage par décréments   | 2                    | 1         | 1         |
| 2      | CTUD    | Comptage par incréments et décréments   | 3                    | 1         | 1         |
| 3      | TP      | Génération d'une impulsion  | 11                   | 8         | 6         |
| 4      | TON     | Génération d'un retard à la montée  | 11                   | 8         | 5         |
| 5      | TOF     | Génération d'un retard à la retombée  | 9                    | 6         | 4         |
| 8      | USEND   | Envoi non coordonné de données<br>(un paramètre d'émission fourni)<br>Activation de la tâche (1 - 440 octets) | 202 - 221            | 149 - 162 | 100 - 110 |
|        |         | Vérification de la tâche  | 75                   | 55        | 37        |
|        |         | Fin de la tâche (DONE = 1)  | 72                   | 54        | 36        |
| 9      | URCV    | Réception non coordonnée de données<br>(un paramètre de réception fourni)<br>Activation de la tâche           | 62                   | 46        | 31        |
|        |         | Vérification de la tâche  | 67                   | 50        | 33        |
|        |         | Fin de la tâche (NDR = 1; 1 - 440 octets)   | 136 - 154            | 102 - 115 | 68 - 76   |
| 12     | BSEND   | Envoi de données orienté blocs<br>Activation de la tâche (1 - 3000 octets)                                    | 181                  | 134       | 91        |
|        |         | Vérification de la tâche  | 82                   | 61        | 41        |
|        |         | Fin de la tâche, DONE = 1   | 80                   | 59        | 39        |

| N° SFB | SFB-Nom | Signification   | Temps d'exécution µs |           |           |
|--------|---------|---|----------------------|-----------|-----------|
|        |         |   | CPU 412              | CPU 414   | CPU 416   |
| 13     | BRCV    | Réception de données par paquet<br>Activation de la tâche (1 - 3000 Byte)                           | 89                   | 67        | 45        |
|        |         | Vérification de la tâche  | 93                   | 69        | 46        |
|        |         | Fin de la tâche   | 79                   | 63        | 41        |
| 14     | GET     | Lire données sur CPU distante<br>(pour une zone indiquée)<br>Activation de la tâche                 | 161                  | 118       | 81        |
|        |         | Vérification de la tâche  | 76                   | 57        | 38        |
|        |         | Fin de la tâche (NDR = 1; 1 - 450 octets)   | 135 - 154            | 102 - 115 | 67 - 77   |
| 15     | PUT     | Ecrire dans une CPU distante<br>(pour une zone indiquée)<br>Activation de la tâche (1 - 404 octets) | 213 - 230            | 153 - 170 | 106 - 112 |
|        |         | Vérification de la tâche  | 76                   | 56        | 38        |
|        |         | Fin de la tâche, DONE = 1   | 74                   | 54        | 37        |
| 16     | PRINT   | Envoi de données à une imprimante<br>Activation de la tâche, REQ = 1                                | 218 - 233            | 157 - 176 | 107 - 121 |
|        |         | Vérification de la tâche  | 76                   | 56        | 37        |
|        |         | Fin de la tâche, DONE = 1   | 73                   | 54        | 36        |
| 19     | START   | Démarrage à chaud ou à froid appareil distant<br>Activation de la tâche, REQ = 1                    | 204                  | 155       | 105       |
|        |         | Vérification de la tâche  | 79                   | 58        | 39        |
|        |         | Fin de la tâche, DONE = 1   | 78                   | 57        | 39        |
| 20     | STOP    | Mise en STOP appareil distant<br>Activation de la tâche, REQ = 1                                    | 199                  | 153       | 103       |
|        |         | Vérification de la tâche  | 79                   | 59        | 39        |
|        |         | Fin de la tâche, DONE = 1   | 77                   | 58        | 39        |

| N° SFB | SFB-Nom   | Signification  | Temps d'exécution µs |           |           |
|--------|-----------|--|----------------------|-----------|-----------|
|        |           |  | CPU 412              | CPU 414   | CPU 416   |
| 21     | RESUME    | Redémarrage appareil distant Activation de la tâche, REQ = 1   | 211                  | 156       | 106       |
|        |           | Vérification de la tâche   | 79                   | 59        | 39        |
|        |           | Fin de la tâche, DONE = 1  | 77                   | 58        | 39        |
| 22     | STATUS    | Interrogation état d'appareil d'un partenaire distant Activation de la tâche, REQ = 1  | 127                  | 97        | 66        |
|        |           | Vérification de la tâche   | 76                   | 56        | 38        |
|        |           | Fin de la tâche, NDR = 1   | 194                  | 145       | 97        |
| 23     | USTATUS   | Réception non coordonnée de l'état d'un appareil distant Activation de la tâche, NDR = 1   | 66                   | 49        | 33        |
|        |           | Vérification de la tâche   | 67                   | 49        | 33        |
|        |           | Fin de la tâche  | 195                  | 145       | 98        |
| 31     | NOTIFY_8P | Génération de messages de bloc sans requête d'accquittement Premier appel ou activation de la tâche, SIG = 0->1 (1 - 420 octets) | 262 - 279            | 192 - 206 | 131 - 141 |
|        |           | Vérification de la tâche   | 106                  | 79        | 53        |
|        |           | Fin de la tâche, DONE = 1  | 108                  | 81        | 53        |
| 32     | DRUM      | Réalisation d'un mécanisme pas à pas   | 17                   | 13        | 9         |
| 33     | ALARM     | Génération de messages de bloc avec requête d'accquittement Premier appel ou activation de la tâche, SIG = 0-> 1(1 - 420 octets) | 259 - 261            | 192 - 195 | 131 - 133 |
|        |           | Vérification de la tâche   | 107                  | 79        | 53        |
|        |           | Fin de la tâche, DONE = 1  | 109                  | 80        | 54        |

| N° SFB | SFB-Nom  | Signification   | Temps d'exécution µs |           |           |
|--------|----------|---|----------------------|-----------|-----------|
|        |          |   | CPU 412              | CPU 414   | CPU 416   |
| 34     | ALARM_8  | Génération de messages de blocs sans les variables pour huit signaux<br>Premier appel ou activation de la tâche,<br>SIG = 0-> 1<br>(1 - 420 octets) | 209                  | 154       | 105       |
|        |          | Vérification de la tâche  | 106                  | 79        | 53        |
|        |          | Fin de la tâche, DONE = 1   | 107                  | 80        | 53        |
| 35     | ALARM_8P | Génération de messages de bloc avec les variables pour huit signaux<br>Premier appel ou activation de la tâche,<br>SIG = 0-> 1<br>(1 - 420 Byte)    | 260 - 277            | 193 - 205 | 131 - 140 |
|        |          | Vérification de la tâche  | 106                  | 79        | 53        |
|        |          | Fin de la tâche, DONE = 1   | 108                  | 82        | 53        |
| 36     | NOTIFY   | Génération de messages de bloc sans requête d'acquiescement<br>Premier appel ou activation de la tâche,<br>SIG = 0-> 1                              | 252 - 274            | 190 - 203 | 130 - 138 |
|        |          | Vérification de la tâche  | 104                  | 78        | 52        |
|        |          | Fin de la tâche, DONE = 1   | 107                  | 80        | 53        |
| 37     | AR_SEND  | Envoi de données d'archives<br>Premier appel ou activation de la tâche,<br>REQ = 1<br>(1 - 3000 octets)   | 178 - 184            | 131 - 136 | 88 - 92   |
|        |          | Vérification de la tâche  | 83                   | 61        | 41        |
|        |          | Fin de la tâche, DONE = 1   | 80                   | 60        | 41        |

| N° SFB | SFB-Nom | Signification  | Temps d'exécution µs |         |         |
|--------|---------|--|----------------------|---------|---------|
|        |         |  | CPU 412              | CPU 414 | CPU 416 |
| 52     | RDREC   | Lecture de l'enregistrement d'un module central  | 168                  | 131     | 95      |
| 52     | RDREC   | Lecture d'un enregistrement d'esclave DPinterface DP intégrée, premier appel (2-16 octets) | 155                  | 117     | 79      |
|        |         | Appel intermédiaire  | 68                   | 50      | 33      |
|        |         | Dernier appel  | 73                   | 53      | 34      |
| 52     | RDREC   | Lecture d'un enregistrement d'esclave DPinterface DP externe, premier appel (4-16 octets)  | 139                  | 103     | 68      |
|        |         | Appel intermédiaire  | 67                   | 49      | 33      |
|        |         | Dernier appel  | 70                   | 52      | 34      |
| 52     | RDREC   | Lecture d'un enregistrement de l'IO-DeviceInterface PNIO intégrée, Premier appel           | 138                  | 102     | 67      |
|        |         | Appel intermédiaire  | 64                   | 47      | 31      |
|        |         | Dernier appel  | 66                   | 49      | 33      |
| 52     | RDREC   | Lecture d'un enregistrement de l'IO-DeviceInterface PNIO externe, Premier appel            | 137                  | 104     | 67      |
|        |         | Appel intermédiaire  | 67                   | 59      | 33      |
|        |         | Dernier appel  | 70                   | 51      | 34      |
| 53     | WRREC   | Ecriture d'un enregistrement dans une unité centrale                                       | 164                  | 128     | 94      |

| N° SFB | SFB-Nom | Signification  | Temps d'exécution µs |         |         |
|--------|---------|--|----------------------|---------|---------|
|        |         |  | CPU 412              | CPU 414 | CPU 416 |
| 53     | WRREC   | Ecriture d'un enregistrement dans l'esclave DP, interface DP intégrée, Premier appel (1-10 octets)                                     | 162                  | 121     | 81      |
|        |         | Appel intermédiaire  | 66                   | 49      | 33      |
|        |         | Dernier appel  | 68                   | 51      | 33      |
| 53     | WRREC   | Ecriture d'un, enregistrement dans l'esclave DP interface DP externe, Premier appel (2-14 octets)                                      | 149                  | 112     | 72      |
|        |         | Appel intermédiaire  | 66                   | 49      | 32      |
|        |         | Dernier appel  | 69                   | 52      | 34      |
| 53     | WRREC   | Ecriture d'un enregistrement dans un IO-Device Interface PNIO intégrée, Premier appel (1-10 octets)                                    | 149                  | 109     | 72      |
|        |         | Appel intermédiaire  | 64                   | 47      | 31      |
|        |         | Dernier appel  | 66                   | 49      | 32      |
| 53     | WRREC   | Ecriture d'un enregistrement dans un IO-Device Interface PNIO externe, Premier appel (2-14 octets)                                     | 144                  | 110     | 74      |
|        |         | Appel intermédiaire  | 67                   | 49      | 32      |
|        |         | Dernier appel  | 69                   | 51      | 33      |
| 54     | RALRM   | Réception d'une alarme d'un esclave DPou d'un IO-Device<br>Mesure du temps d'exécution des OB non liés à la périphérie, MODE = 1, OB 1 | 66                   | 49      | 34      |



| N°<br>SFB | SFB-Nom | Signification  | Temps d'exécution µs |         |         |
|-----------|---------|--|----------------------|---------|---------|
|           |         |  | CPU 412              | CPU 414 | CPU 416 |
| 54        | RALRM   | Réception d'une alarme d'un esclave DP ou d'un périphérique IO<br>Mesure du temps d'exécution à l'interface DP ou PROFINET intégrée, MODE = 1, OB 40, OB 83, OB 86 | 123                  | 90      | 64      |
|           |         | OB 55 à OB 57, OB 82   | 127                  | 92      | 67      |
| 54        | RALRM   | Réception d'une alarme d'un esclave DP ou d'un périphérique IO<br>Mesure du temps d'exécution à l'interface DP ou PROFINET externe, MODE = 1, OB 40, OB 83, OB 86  | 202                  | 156     | 109     |
|           |         | OB 55 à OB 57, OB 82   | 356                  | 274     | 196     |
| 54        | RALRM   | Réception d'une alarme d'un esclave DP ou d'un périphérique IO<br>Mesure du temps d'exécution sur la périphérie décentralisée, MODE = 1, OB 40, OB 83, OB 86       | 136                  | 79      | 55      |
|           |         | OB 55 à OB 57, OB 82   | 379                  | 287     | 199     |
| 81        | RD_DPAR | Lecture de paramètres prédéfinis, configuration centralisée  | 101                  | 76      | 51      |
| 81        | RD_DPAR | Lecture de paramètres prédéfinis, DP   | 114                  | 86      | 57      |
| 81        | RD_DPAR | Lecture de paramètres prédéfinis, PNIO<br>Premier appel  | 149                  | 117     | 80      |
|           |         | Appel intermédiaire  | 149                  | 117     | 81      |
|           |         | Dernier appel  | 105                  | 82      | 56      |
| 104       | IP_CONF | Réglage de la configuration IP<br>Premier appel  | 77                   | 58      | 39      |
|           |         | Dernier appel  | 85                   | 64      | 41      |

## Blocs fonctionnels pour la communication ouverte via Industrial Ethernet

Le tableau suivante indique tous les blocs fonctionnels pour la communication ouverte via Industrial Ethernet mis à disposition par le système d'exploitation des CPU S7-400 ainsi que les temps d'exécution des CPU correspondantes. Les temps d'exécution sont valable pour un volume de données jusqu'à 8 Ko.

| N° FB | FB-Nom | Signification   | Temps d'exécution µs |                   |                  |
|-------|--------|---|----------------------|-------------------|------------------|
|       |        |   | CPU 412              | CPU 414           | CPU 416          |
| 63    | TSEND  | Envoi de données via TCP et ISO on TCP (n octets)     |                      |                   |                  |
|       |        | Premier appel   | $143 + n * 0,037$    | $108 + n * 0,027$ | $71 + n * 0,018$ |
|       |        | Appel intermédiaire                                   | 56                   | 43                | 25               |
|       |        | Dernier appel   | 57                   | 43                | 27               |
| 64    | TRCV   | Réception de données via TCP et ISO on TCP (n octets) | $104 + n * 0,02$     | $78 + n * 0,02$   | $51 + n * 0,02$  |
| 65    | TCON   | Etablissement de la liaison                           |                      |                   |                  |
|       |        | Premier appel   | 129                  | 96                | 65               |
|       |        | Appel intermédiaire                                   | 37                   | 28                | 17               |
|       |        | Dernier appel   | 37                   | 28                | 18               |

| N° FB | FB-Nom  | Signification                           | Temps d'exécution µs |                   |                  |
|-------|---------|---|----------------------|-------------------|------------------|
|       |         |   | CPU 412              | CPU 414           | CPU 416          |
| 66    | TDISCON | Etablissement de la liaison             |                      |                   |                  |
|       |         | Premier appel                           | 89                   | 61                | 45               |
|       |         | Appel intermédiaire                     | 34                   | 26                | 17               |
|       |         | Dernier appel                           | 36                   | 27                | 18               |
| 67    | TUSEND  | Emission de données via UDP (n octets)  |                      |                   |                  |
|       |         | Premier appel                           | $172 + n * 0,037$    | $130 + n * 0,027$ | $85 + n * 0,019$ |
|       |         | Appel intermédiaire                     | 58                   | 44                | 28               |
|       |         | Dernier appel                           | 59                   | 45                | 29               |
| 68    | TURCV   | Réception de données via UDP (n octets) | $126 + n * 0,05$     | $95 + n * 0,03$   | $64 + n * 0,018$ |

## Liste partielle d'état système (SZL)

| ID SZL | Fonctions d'information                                    |
|--------|--|
|        | <b>Identification de module</b>                            |
| 0111   | Un seul enregistrement d'identification                    |
|        | Caractéristiques de la CPU                                 |
| 0012   | Toutes les caractéristiques de la CPU                      |
| 0112   | Caractéristiques d'un groupe                               |
| 0F12   | Uniquement information d'en-tête de la liste partielle SZL |
|        | <b>Zones mémoire utilisateur</b>                           |
| 0113   | Enregistrement pour zone mémoire indiquée                  |
|        | Mémoire de travail   |
|        | <b>Zones système</b>                                       |
| 0014   | Enregistrement de toutes les zones système                 |
| 0F14   | Seulement en-tête  |
|        | <b>Types de blocs</b>                                      |
| 0015   | Enregistrements de tous les types de blocs                 |
|        | <b>Etat des DEL de module</b>                              |
| 0019   | Etat de toutes les LED d'un module                         |
| 0F19   | Seulement en-tête  |
|        | <b>Identification d'un composant</b>                       |
| 001C   | Identification de tous les composants                      |
| 011C   | Identification d'un composant                              |
| 0F1C   | Uniquement informations d'en-tête de liste partielle       |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

| ID SZL | Fonctions d'information  |
|--------|--|
|        | <b>Etat d'alarme</b>   |
| 0222   | Etat d'alarme, enreg. de toutes les alarmes possibles  |
|        | <b>Affectation des mémoires images partielles aux OB</b>                                       |
| 0025   | Affectation des mémoires images partielles aux OB dans la CPU                                  |
| 0125   | Affectation d'une mémoire image partielle à l'OB correspondant                                 |
| 0225   | Affectation de l'OB aux mémoires images partielles correspondantes                             |
| 0F25   | Seulement en-tête  |
|        | <b>Données d'état de communication</b>   |
| 0132   | Données d'état relatives à un segment de communication   |
|        | Etat du diagnostic   |
|        | Etat de l'horodatage   |
| 0232   | Données d'état relatives à un segment de communication   |
|        | Niveau de protection de la CPU, position de commutateurs et codes de version/total de contrôle |
|        | <b>Etat des DEL de module</b>  |
| 0174   | Etat d'une DEL   |
|        | <b>Informations du réseau maître DP</b>  |
| 0090   | Informations sur tous les réseaux maître DP connus de la CPU                                   |
| 0190   | Informations sur un réseau maître DP   |
| 0F90   | Uniquement informations d'en-tête de la liste partielle d'états système                        |

| ID SZL | Fonctions d'information   |
|--------|---|
|        | <b>Information d'état de module</b> (27 enregistrements au maximum)   |
| 0091   | Information d'état de tous les modules / toutes les cartes enfichées  |
| 0191   | Information d'état de tous les modules / châssis dont l'identification de type est erronée  |
| 0291   | Information d'état de tous les modules défaillants  |
| 0391   | Information d'état de tous les modules non disponibles  |
| 0591   | Information d'état de toutes les cartouches du module hôte  |
| 0991   | Information d'état des modules d'un réseau maître DP  |
| 0C91   | Information sur l'état d'un module en configuration centralisée ou connecté à un coupleur DP intégré ou à un coupleur PROFINET intégré    |
| 4C91   | Informations d'état d'un module connecté à un coupleur DP externe ou à un coupleur PROFINET intégré                                       |
| 0D91   | Information d'état de tous les modules du châssis / dans la station indiquée (DP ou PROFINET)   |
| 0E91   | Information d'état de tous les modules affectés   |
|        | <b>Information d'état de châssis / station</b>  |
| 0092   | Configuration prévue des châssis (en configuration centralisée) ou des stations (du réseau maître DP raccordé par un coupleur DP intégré) |
| 4092   | Configuration prévue des stations d'un réseau maître DP raccordé par un coupleur DP externe   |
| 0192   | Etat d'activation des stations d'un réseau maître DP raccordé par un coupleur DP intégré  |
| 0292   | Configuration réelle des châssis (en configuration centralisée) ou des stations (du réseau maître DP raccordé par un coupleur DP intégré) |
| 4292   | Configuration réelle des stations d'un réseau maître DP raccordé par un coupleur DP externe   |
| 0392   | Etat de la pile de sauvegarde d'un châssis/profilé support d'une CPU en cas de défaillance d'une pile.                                    |
| 0492   | Etat groupé de la pile de sauvegarde de tous les châssis/profilés supports d'une CPU  |
| 0592   | Configuration réelle des châssis (en configuration centralisée) ou des stations (du réseau maître DP raccordé par un coupleur DP intégré) |
| 0692   | Etat OK des appareils d'extensions en configuration centralisée / des stations d'un réseau maître DP raccordé par un coupleur DP intégré  |
| 4692   | Etat OK des stations d'un réseau maître DP raccordé par un coupleur DP externe  |

| ID SZL | Fonctions d'information  |
|--------|--|
|        | <b>Information d'état de châssis/station</b>   |
| 0094   | Etat de consigne des châssis en montage central / des stations d'un réseau de contrôleurs IO connecté via un coupleur intégré    |
| 0194   | Etat d'activation d'une station configurée et désactivée d'un système de contrôleurs IO  |
| 0294   | Etat de consigne des châssis en montage central / des stations d'un réseau de contrôleurs IO connecté via un coupleur intégré    |
| 0694   | Etat des appareils d'extension en montage central / des stations d'un système de contrôleurs IO connecté via un coupleur intégré |
| 0794   | Etat de maintenance du châssis central / des stations d'un réseau de contrôleurs IO  |
| 0F94   | Uniquement information d'en-tête de la liste partielle d'état système  |
|        | <b>Information de réseau maître DP étendu / de réseau PROFINET IO</b>  |
| 0195   | Informations étendues vua le réseau maître DP / le réseau PROFINET IO  |
| 0F95   | Uniquement information d'en-tête de la liste partielle d'état système  |
|        | <b>Information d'état du module PROFINET IO und PROFIBUS DP</b>  |
| 0696   | Information d'état de tous les sous-module du module indiqué   |
| 0C96   | Information d'état d'un module / d'un sous-module central ou dans un coupleur PROFIBUS DP / PROFINET IO                          |
|        | <b>Information sur la station avec ports alternants</b>  |
| 009C   | Informationsur toutes les stations avec ports alternants et leurs ports d'un sous-réseau PN/IO :                                 |
| 019C   | Informations sur toutes les stations avec ports alternants   |
| 029C   | Informations sur une station avec ports alternants et ses ports  |
| 039C   | Informations sur un port et ses périphériques IO   |
| 0F9C   | Informations d'en-tête uniquement  |

| ID SZL | Fonctions d'information  |
|--------|--|
|        | <b>Mémoire tampon de diagnostic</b> (21 enregistrements au maximum)                  |
| 00A0   | Toutes les entrées pouvant être fournies dans l'état de fonctionnement en cours      |
| 01A0   | Dernières entrées  |
| 0FA0   | Uniquement en-tête   |
|        | <b>Informations de diagnostic sur les modules</b>                                    |
| 00B1   | Informations de diagnostic de module (enreg. 0)                                      |
| 00B2   | Informations de diagnostic de module ( $\leq 220$ octets enreg. 1, pas de module DP) |
| 00B3   | Informations de diagnostic de module ( $\leq 220$ octets enreg. 1)                   |
| 00B4   | Données de diagnostic d'un esclave DP  |



## Index alphabétique des opérations

| Opération | Page | Opération | Page |
|-----------|------|-----------|------|
| )         | 26   | ><R       | 66   |
| )MCR      | 86   | >=D       | 65   |
| *D        | 56   | >=I       | 64   |
| *I        | 55   | >=R       | 66   |
| *R        | 57   | >D        | 65   |
| /D        | 56   | >I        | 64   |
| /I        | 55   | >R        | 66   |
| /R        | 57   | ABS       | 58   |
| +         | 62   | ACOS      | 61   |
| +AR1      | 63   | ASIN      | 61   |
| +AR2      | 63   | ATAN      | 61   |
| +D        | 56   | AUF       | 78   |
| +I        | 55   | BE        | 79   |
| +R        | 57   | BEA       | 79   |
| <<=D      | 65   | BEB       | 79   |
| <<=I      | 64   | BLD       | 71   |
| <<=R      | 66   | BTD       | 72   |
| <<D       | 65   | BTI       | 72   |
| <<I       | 64   | CALL      | 76   |
| <<R       | 66   | CC        | 77   |
| =         | 35   | CLR       | 36   |
| ==D       | 65   | COS       | 61   |
| ==I       | 64   | -D        | 56   |
| ==R       | 66   | DEC       | 70   |
| ><D       | 65   | DTB       | 73   |
| ><I       | 64   | DTR       | 72   |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02

| <b>Opération</b> | <b>Page</b>                |
|------------------|----------------------------|
| ENT              | 70                         |
| EXP              | 60                         |
| FN               | 33                         |
| FP               | 33                         |
| FR               | 39, 41                     |
| -I               | 55                         |
| INC              | 70                         |
| INVD             | 75                         |
| INVI             | 75                         |
| ITB              | 73                         |
| ITD              | 72                         |
| L                | 42, 43, 44, 45, 47, 53, 54 |
| LAR1             | 51                         |
| LAR2             | 51                         |
| LC               | 47                         |
| LEAVE            | 70                         |
| LN               | 60                         |
| LOOP             | 85                         |
| MCR(             | 86                         |
| MCRA             | 87                         |
| MCRD             | 87                         |
| MOD              | 56                         |
| NEG              | 36                         |
| NEGD             | 75                         |
| NEGI             | 75                         |
| NEGR             | 58                         |
| NOP              | 71                         |
| O                | 23, 27, 29, 31, 32         |

| <b>Opération</b> | <b>Page</b>    |
|------------------|----------------|
| O(               | 25             |
| OD               | 30             |
| ON               | 23, 29, 31, 32 |
| ON(              | 25             |
| OW               | 30             |
| POP              | 70             |
| PUSH             | 70             |
| R                | 34, 39, 40     |
| -R               | 57             |
| RLD              | 69             |
| RLDA             | 69             |
| RND              | 74             |
| RND-             | 74             |
| RND+             | 74             |
| RRD              | 69             |
| RRDA             | 69             |
| S                | 34, 40         |
| SA               | 38             |
| SAVE             | 36             |
| SE               | 37             |
| SET              | 36             |
| SI               | 37             |
| SIN              | 61             |
| SLD              | 67             |
| SLW              | 67             |
| SPA              | 81             |
| SPB              | 81             |
| SPBB             | 82             |

| <b>Opération</b> | <b>Page</b>    | <b>Opération</b> | <b>Page</b>    |
|------------------|----------------|------------------|----------------|
| SPBI             | 82             | TAR2             | 52             |
| SPBIN            | 82             | TAW              | 70             |
| SPBN             | 81             | TDB              | 80             |
| SPBNB            | 82             | TRUNC            | 74             |
| SPL              | 85             | U                | 22, 28, 31, 32 |
| SPM              | 84             | U(               | 25             |
| SPMZ             | 84             | UC               | 77             |
| SPN              | 84             | UD               | 30             |
| SPO              | 83             | UN               | 22, 28, 31, 32 |
| SPP              | 84             | UN(              | 25             |
| SPPZ             | 84             | UW               | 30             |
| SPS              | 83             | X                | 24, 29, 31, 32 |
| SPU              | 84             | X(               | 25             |
| SPZ              | 84             | XN               | 24, 29, 31, 32 |
| SQR              | 59             | XN(              | 25             |
| SQRT             | 59             | XOD              | 30             |
| SRD              | 68             | XOW              | 30             |
| SRW              | 67             | ZR               | 41             |
| SS               | 38             | ZV               | 40             |
| SSD              | 68             |                  |                |
| SSI              | 68             |                  |                |
| SV               | 37             |                  |                |
| T                | 48, 49, 50, 53 |                  |                |
| TAD              | 70             |                  |                |
| TAK              | 70             |                  |                |
| TAN              | 61             |                  |                |
| TAR              | 52             |                  |                |
| TAR1             | 52             |                  |                |

Liste des opérations S7-400

Liste des opérations S7-400, 10/2010, A5E03305793-02