

SIMATIC

Automatisierungssystem S7-400 CPU-Daten

Referenzhandbuch

Vorwort, Inhaltsverzeichnis

Aufbau einer CPU 41x

Spezielle Funktionen einer
CPU 41x

S7-400 im Profibus DP-Betrieb

Speicherkonzept und Anlaufarten

Zyklus- und Reaktionszeiten der
S7-400

Technische Daten

Schnittstellenmodul IF 964-DP

Index

1

2

3

4

5

6

7

Diese Dokumentation ist Bestandteil des
Dokumentationspaketes
6ES7498-8AA04-8AA0

Ausgabe 04/2006

A5E00267832-02

Sicherheitstechnische Hinweise

Dieses Handbuch enthält Hinweise, die Sie zu Ihrer persönlichen Sicherheit sowie zur Vermeidung von Sachschäden beachten müssen. Die Hinweise sind durch ein Warndreieck hervorgehoben und je nach Gefährungsgrad folgendermaßen dargestellt:



Gefahr

bedeutet, dass Tod, schwere Körperverletzung oder erheblicher Sachschaden eintreten **werden**, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.



Warnung

bedeutet, dass Tod, schwere Körperverletzung oder erheblicher Sachschaden eintreten **können**, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.



Vorsicht

bedeutet, dass eine leichte Körperverletzung oder ein Sachschaden eintreten können, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.

Vorsicht

bedeutet, dass ein Sachschaden eintreten kann, wenn die entsprechenden Vorsichtsmaßnahmen nicht getroffen werden.

Achtung

ist eine wichtige Information über das Produkt, die Handhabung des Produktes oder den jeweiligen Teil der Dokumentation, auf den besonders aufmerksam gemacht werden soll.

Qualifiziertes Personal

Inbetriebsetzung und Betrieb eines Gerätes dürfen nur von **qualifiziertem Personal** vorgenommen werden. Qualifiziertes Personal im Sinne der sicherheitstechnischen Hinweise dieses Handbuchs sind Personen, die die Berechtigung haben, Geräte, Systeme und Stromkreise gemäß den Standards der Sicherheitstechnik in Betrieb zu nehmen, zu erden und zu kennzeichnen.

Bestimmungsgemäßer Gebrauch

Beachten Sie Folgendes:



Warnung

Das Gerät darf nur für die im Katalog und in der technischen Beschreibung vorgesehenen Einsatzfälle und nur in Verbindung mit von Siemens empfohlenen bzw. zugelassenen Fremdgeräten und -komponenten verwendet werden.

Der einwandfreie und sichere Betrieb des Produktes setzt sachgemäßen Transport, sachgemäße Lagerung, Aufstellung und Montage sowie sorgfältige Bedienung und Instandhaltung voraus.

Marken

SIMATIC®, SIMATIC HMI® und SIMATIC NET® sind Marken der SIEMENS AG.

Die übrigen Bezeichnungen in dieser Schrift können Marken sein, deren Benutzung durch Dritte für deren Zwecke die Rechte der Inhaber verletzen können.

Copyright © Siemens AG 2006 All rights reserved

Weitergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts ist nicht gestattet, soweit nicht ausdrücklich zugestanden. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere für den Fall der Patenterteilung oder GM-Eintragung

Siemens AG
Bereich Automation and Drives
Geschäftsgebiet Industrial Automation Systems
Postfach 4848, D- 90327 Nürnberg

Siemens Aktiengesellschaft

Haftungsausschluss

Wir haben den Inhalt der Druckschrift auf Übereinstimmung mit der beschriebenen Hard- und Software geprüft. Dennoch können Abweichungen nicht ausgeschlossen werden, so dass wir für die vollständige Übereinstimmung keine Gewähr übernehmen. Die Angaben in dieser Druckschrift werden regelmäßig überprüft, und notwendige Korrekturen sind in den nachfolgenden Auflagen enthalten. Für Verbesserungsvorschläge sind wir dankbar.

© Siemens AG 2006
Technische Änderungen bleiben vorbehalten.

A5E00267832-02

Vorwort

Zweck des Handbuchs

Die Informationen dieses Handbuchs ermöglichen es Ihnen, Bedienungen, Funktionsbeschreibungen und technische Daten der Zentralbaugruppen der S7-400 nachzuschlagen.

Wie Sie mit diesen (und weiteren) Baugruppen eine S7-400 aufbauen, also zum Beispiel diese Baugruppen montieren und verdrahten, ist beschrieben im Handbuch zum Aufbauen des Systems.

Erforderliche Grundkenntnisse

Zum Verständnis des Handbuchs sind allgemeine Kenntnisse auf dem Gebiet der Automatisierungstechnik erforderlich.

Außerdem werden Kenntnisse über die Verwendung von Computern oder PC-ähnlichen Arbeitsmitteln (z. B. Programmiergeräten) unter dem Betriebssystem Windows 2000 bzw. XP vorausgesetzt. Da die S7-400 mit der Basissoftware STEP 7 projiziert wird, müssen Sie auch Kenntnisse im Umgang mit der Basissoftware haben. Diese werden im Handbuch *Programmieren mit STEP 7* vermittelt.

Beachten Sie – insbesondere beim Einsatz einer S7-400 in sicherheitsrelevanten Bereichen – die Hinweise über die Sicherheit elektronischer Steuerungen im Anhang des Handbuches *Automatisierungssystem S7-400; Aufbauen*.

Gültigkeitsbereich des Handbuchs

Das Handbuch ist gültig für das Automatisierungssystem S7-400. Es gilt für die nachfolgend aufgelisteten CPUs:

- CPU 412-1; (6ES7412-1XF04-0AB0)
- CPU 412-2; (6ES7412-2XG04-0AB0)
- CPU 414-2; (6ES7414-2XG04-0AB0)
- CPU 414-3; (6ES7414-3XJ04-0AB0)
- CPU 416-2; (6ES7416-2XK04-0AB0)
- CPU 416F-2; (6ES7416-2FK04-0AB0)
- CPU 416-3; (6ES7416-3XL04-0AB0)
- CPU 417-4; (6ES7417-4XL04-0AB0)

Approbationen

Ausführliche Angaben zu den Zulassungen und Normen finden Sie im Handbuch *Automatisierungssystem S7-400; Baugruppendaten*

Einordnung in die Informationslandschaft

Dieses Handbuch ist Bestandteil des Dokumentationspaketes zu S7-400.

System	Dokumentationspakete
S7-400	<ul style="list-style-type: none">• <i>Automatisierungssystem S7-400; Aufbauen</i>• <i>Automatisierungssystem S7-400; Baugruppendaten</i>• <i>Operationsliste S7-400</i>• <i>Automatisierungssystem S7-400; CPU-Daten</i>

Wegweiser

Um Ihnen den schnellen Zugriff auf spezielle Informationen zu erleichtern, enthält das Handbuch folgende Zugriffshilfen:

- Am Anfang des Handbuches finden Sie ein vollständiges Gesamtinhaltsverzeichnis und jeweils eine Liste der Bilder und Tabellen, die im gesamten Handbuch enthalten sind.
- In den Kapiteln finden Sie auf jeder Seite in der linken Spalte Informationen, die Ihnen einen Überblick über den Inhalt des Abschnitts geben.
- Im Anschluss an die Anhänge finden Sie ein Glossar, in welchem wichtige Fachbegriffe definiert sind, die im Handbuch verwendet wurden.
- Am Ende des Handbuchs finden Sie ein ausführliches Stichwortverzeichnis, welches Ihnen den schnellen Zugriff auf die gewünschte Information ermöglicht.

Recycling und Entsorgung

Die S7-400 ist aufgrund ihrer schadstoffarmen Ausrüstung recyclingfähig. Für ein umweltverträgliches Recycling und die Entsorgung Ihres Altgerätes wenden Sie sich an einen zertifizierten Entsorgungsbetrieb für Elektronikschrott.

Weitere Unterstützung

Bei Fragen zur Nutzung der im Handbuch beschriebenen Produkte, die Sie hier nicht beantwortet finden, wenden Sie sich bitte an Ihren Siemens-Ansprechpartner in den für Sie zuständigen Vertretungen und Geschäftsstellen.

Ihren Ansprechpartner finden Sie unter:

<http://www.siemens.com/automation/partner>

Den Wegweiser zum Angebot an technischen Dokumentationen für die einzelnen SIMATIC Produkte und Systeme finden Sie unter:

<http://www.siemens.de/simatic-tech-doku-portal>

Den Online-Katalog und das Online-Bestellsystem finden Sie unter:

<http://mall.ad.siemens.com/>

Trainingscenter

Um Ihnen den Einstieg in das Automatisierungssystem SIMATIC S7 zu erleichtern, bieten wir entsprechende Kurse an. Wenden Sie sich bitte an Ihr regionales Trainingscenter oder an das zentrale Trainingscenter in D-90327 Nürnberg:

Telefon: +49 (911) 895-3200.

Internet: <http://www.sitrain.com>

A&D Technical Support

Weltweit erreichbar zu jeder Tageszeit:



<p>Weltweit (Nürnberg) Technical Support</p> <p>Ortszeit: 0:00 bis 24:00 / 365 Tage Telefon: +49 (0) 180 5050-222 Fax: +49 (0) 180 5050-223 E-Mail: adsupport@siemens.com GMT: +1:00</p>		
<p>Europa / Afrika (Nürnberg) Authorization</p> <p>Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +49 (0) 180 5050-222 Fax: +49 (0) 180 5050-223 E-Mail: adsupport@siemens.com GMT: +1:00</p>	<p>United States (Johnson City) Technical Support and Authorization</p> <p>Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +1 (423) 262 2522 Fax: +1 (423) 262 2289 E-Mail: simatic.hotline@sea.siemens.com GMT: -5:00</p>	<p>Asien / Australien (Peking) Technical Support and Authorization</p> <p>Ortszeit: Mo.-Fr. 8:00 bis 17:00 Telefon: +86 10 64 75 75 75 Fax: +86 10 64 74 74 74 E-Mail: adsupport.asia@siemens.com GMT: +8:00</p>
<p>Technical Support und Authorization sprechen generell Deutsch und Englisch.</p>		

Service & Support im Internet

Zusätzlich zu unserem Dokumentations-Angebot bieten wir Ihnen im Internet unser komplettes Wissen online an.

<http://www.siemens.com/automation/service&support>

Dort finden Sie:

- den Newsletter, der Sie ständig mit den aktuellsten Informationen zu Ihren Produkten versorgt.
- die für Sie richtigen Dokumente über unsere Suche in Service & Support.
- ein Forum in welchem Anwender und Spezialisten weltweit Erfahrungen austauschen.
- Ihren Ansprechpartner für Automation & Drives vor Ort.
- Informationen über Vor-Ort Service, Reparaturen, Ersatzteile. Vieles mehr steht für Sie unter dem Begriff "Leistungen" bereit.

Inhaltsverzeichnis

1	Aufbau einer CPU 41x	1-1
1.1	Bedien- und Anzeigeelemente der CPUs	1-2
1.2	Überwachungsfunktionen der CPU	1-9
1.3	Zustands- und Fehleranzeigen	1-12
1.4	Betriebsartenschalter	1-15
1.5	Aufbau und Funktion der Memory Cards	1-20
1.6	Mehrpunktfähige Schnittstelle (MPI)	1-24
1.7	Profibus-DP-Schnittstelle	1-25
1.8	Die Parameter für die S7-400 CPUs im Überblick	1-26
2	Spezielle Funktionen einer CPU 41x	2-1
2.1	Servicedaten auslesen	2-2
2.2	Multicomputing	2-3
2.2.1	Besonderheiten	2-5
2.2.2	Multicomputingalarm	2-6
2.2.3	Konfigurieren und Programmieren des Multicomputing-Betriebs	2-6
2.3	Anlagenänderungen im laufenden Betrieb	2-7
3	Vernetzung und Datenaustausch	3-1
3.1	CPU 41x als DP-Master/DP-Slave	3-2
3.1.1	DP-Adressbereiche der CPUs 41x	3-3
3.1.2	CPU 41x als Profibus-DP-Master	3-4
3.1.3	Diagnose der CPU 41x als DP-Master	3-9
3.1.4	CPU 41x als DP-Slave	3-14
3.1.5	Diagnose der CPU 41x als DP-Slave	3-19
3.1.6	CPU 41x als DP-Slave: Stationsstatus 1 bis 3	3-25
3.2	Direkter Datenaustausch	3-32
3.2.1	Prinzip des Direkten Datenaustauschs	3-32
3.2.2	Diagnose bei Direktem Datenaustausch	3-34
3.3	Konsistente Daten	3-36
3.3.1	Konsistenz bei den Kommunikationsbausteinen und -funktionen	3-37
3.3.2	Zugriff auf den Arbeitsspeicher der CPU	3-37
3.3.3	Daten konsistent von einem DP-Normslave lesen und konsistent auf einen DP-Normslave schreiben	3-37
3.3.4	Daten konsistent auf einen DP-Normslave schreiben mit der SFC 15 "DPWR_DAT"	3-38
3.3.5	Konsistenter Datenzugriff ohne Einsatz der SFC 14 oder SFC 15	3-39

4	Speicherkonzept und Anlaufarten	4-1
4.1	Überblick Speicherkonzept der S7-400-CPU's	4-2
4.2	Überblick Anlaufarten der S7-400-CPU's	4-5
5	Zyklus- und Reaktionszeiten der S7-400	5-1
5.1	Zykluszeit	5-2
5.2	Berechnung der Zykluszeit	5-4
5.3	Unterschiedliche Zykluszeiten	5-8
5.4	Kommunikationslast	5-10
5.5	Reaktionszeit	5-13
5.6	Berechnung von Zyklus- und Reaktionszeiten	5-18
5.7	Berechnungsbeispiele für die Zyklus- und Reaktionszeit	5-19
5.8	Alarmreaktionszeit	5-22
5.9	Berechnungsbeispiel für die Alarmreaktionszeit	5-24
5.10	Reproduzierbarkeit von Verzögerungs- und Weckalarmen	5-25
6	Technische Daten	6-1
6.1	Technische Daten der CPU 412-1; (6ES7412-1XF04-0AB0)	6-2
6.2	Technische Daten der CPU 412-2; (6ES7412-2XG04-0AB0)	6-6
6.3	Technische Daten der CPU 414-2; (6ES7414-2XG04-0AB0)	6-11
6.4	Technische Daten der CPU 414-3; (6ES7414-3XJ04-0AB0)	6-16
6.5	Technische Daten der CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)	6-21
6.6	Technische Daten der CPU 416-3; (6ES7416-3XL04-0AB0)	6-26
6.7	Technische Daten der CPU 417-4; (6ES7417-4XL04-0AB0)	6-31
6.8	Technische Daten der Memory Cards	6-36
7	Schnittstellenmodul IF 964-DP	7-1
7.1	Schnittstellenmodul IF 964-DP für S7-400	7-2
7.1.1	Steckerbelegung	7-3
7.1.2	Technische Daten	7-4
	Index	Index-1

Bilder

1-1	Anordnung der Bedien- und Anzeigeelemente der CPU 412-1	1-2
1-2	Anordnung der Bedien- und Anzeigeelemente der CPU 41x-2	1-3
1-3	Anordnung der Bedien- und Anzeigeelemente der CPU 41x-3	1-4
1-4	Anordnung der Bedien- und Anzeigeelemente der CPU 417-4	1-5
1-5	Stellungen des Betriebsartenschalters	1-15
1-6	Aufbau der Memory Card	1-20
2-1	Beispiel für Multicomputing	2-4
2-2	Übersicht: Systemstruktur für Anlagenänderungen im laufenden Betrieb	2-7
3-1	Diagnose mit CPU 41x	3-11
3-2	Diagnoseadressen für DP-Master und DP-Slave	3-12
3-3	Übergabespeicher in der CPU 41x als DP-Slave	3-15
3-4	Diagnoseadressen für DP-Master und DP-Slave	3-22
3-5	Aufbau der Slave-Diagnose	3-24
3-6	Aufbau der kennungsbezogenen Diagnose der CPU 41x	3-28
3-7	Aufbau der gerätebezogenen Diagnose	3-29
3-8	Byte x +4 bis x +7 für Diagnose- und Prozessalarm	3-30
3-9	Direkter Datenaustausch mit CPUs 41x	3-33
3-10	Diagnoseadresse für den Empfänger beim Direkten Datenaustausch ...	3-34
5-1	Teile und Zusammensetzung der Zykluszeit	5-3
5-2	Unterschiedliche Zykluszeiten	5-8
5-3	Mindestzykluszeit	5-9
5-4	Formel: Einfluss der Kommunikationslast	5-10
5-5	Aufteilung einer Zeitscheibe	5-10
5-6	Abhängigkeit der Zykluszeit von der Kommunikationslast	5-12
5-7	DP-Zykluszeiten im PROFIBUS DP-Netz	5-14
5-8	Kürzeste Reaktionszeit	5-15
5-9	Längste Reaktionszeit	5-16
5-10	Berechnung der Alarmreaktionszeit	5-23
7-1	Schnittstellenmodul IF 964-DP	7-2

Tabellen

1-1	LED-Anzeigen der CPUs	1-6
1-2	Stellungen des Betriebsartenschalters	1-16
1-3	Schutzstufen einer CPU der S7-400	1-16
1-4	Arten von Memory Cards	1-21
3-1	CPUs 41x (MPI/DP-Schnittstelle als Profibus-DP)	3-3
3-2	CPUs 41x (MPI/DP-Schnittstelle und DP-Modul als Profibus-DP)	3-3
3-3	Bedeutung der LED "BUSF" der CPU 41x als DP-Master	3-9
3-4	Auslesen der Diagnose mit STEP 7	3-10
3-5	Ereigniserkennung der CPUs 41x als DP-Master	3-13
3-6	Projektierungsbeispiel für die Adressbereiche des Übergabespeichers ..	3-16
3-7	Bedeutung der LEDs "BUSF" der CPU 41x als DP-Slave	3-19
3-8	Auslesen der Diagnose mit STEP 5 und STEP 7 im Mastersystem	3-20
3-9	Ereigniserkennung der CPUs 41x als DP-Slave	3-23
3-10	Auswertung von RUN-STOP-Übergängen im DP-Master/DP-Slave	3-23
3-11	Aufbau von Stationsstatus 1 (Byte 0)	3-25
3-12	Aufbau von Stationsstatus 2 (Byte 1)	3-26
3-13	Aufbau von Stationsstatus 3 (Byte 2)	3-26
3-14	Aufbau der Master-PROFIBUS-Adresse (Byte 3)	3-26
3-15	Aufbau der Herstellerkennung (Byte 4, 5)	3-27
3-16	Ereigniserkennung der CPUs 41x als Empfänger beim Direkten Datenaustausch	3-34
3-17	Auswertung des Stationsausfall des Senders beim Direkten Datenaustausch	3-35
4-1	Speicherbedarf	4-3
5-1	Zyklische Programmbearbeitung	5-3
5-2	Einflussfaktoren der Zykluszeit	5-4
5-3	Anteile der Prozessabbild-Transferzeit	5-5
5-4	CPU-spezifischer Faktor	5-6
5-5	Betriebssystembearbeitungszeit im Zykluskontrollpunkt	5-7
5-6	Zyklusverlängerung durch Einschachtelung von Alarmen	5-7
5-7	Verkürzung der Reaktionszeit	5-17
5-8	Berechnungsbeispiel Reaktionszeit	5-19
5-9	Prozessalarm- und Diagnosealarmreaktionszeiten; maximale Alarmreaktionszeit ohne Kommunikation	5-23
5-10	Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs ...	5-26
7-1	Buchse X1 IF 964-DP (9polige Sub-D-Buchse)	7-3

Aufbau einer CPU 41x

1

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
1.1	Bedien- und Anzeigeelemente der CPUs	1-2
1.2	Überwachungsfunktionen der CPU	1-9
1.3	Zustands- und Fehleranzeigen	1-12
1.4	Betriebsartenschalter	1-15
1.5	Aufbau und Funktion der Memory Cards	1-20
1.6	Mehrpunktfähige Schnittstelle (MPI)	1-24
1.7	Profibus-DP-Schnittstelle	1-25
1.8	Die Parameter für die S7-400 CPUs im Überblick	1-26

1.1 Bedien- und Anzeigeelemente der CPUs

Bedien- und Anzeigeelemente der CPU 412-1

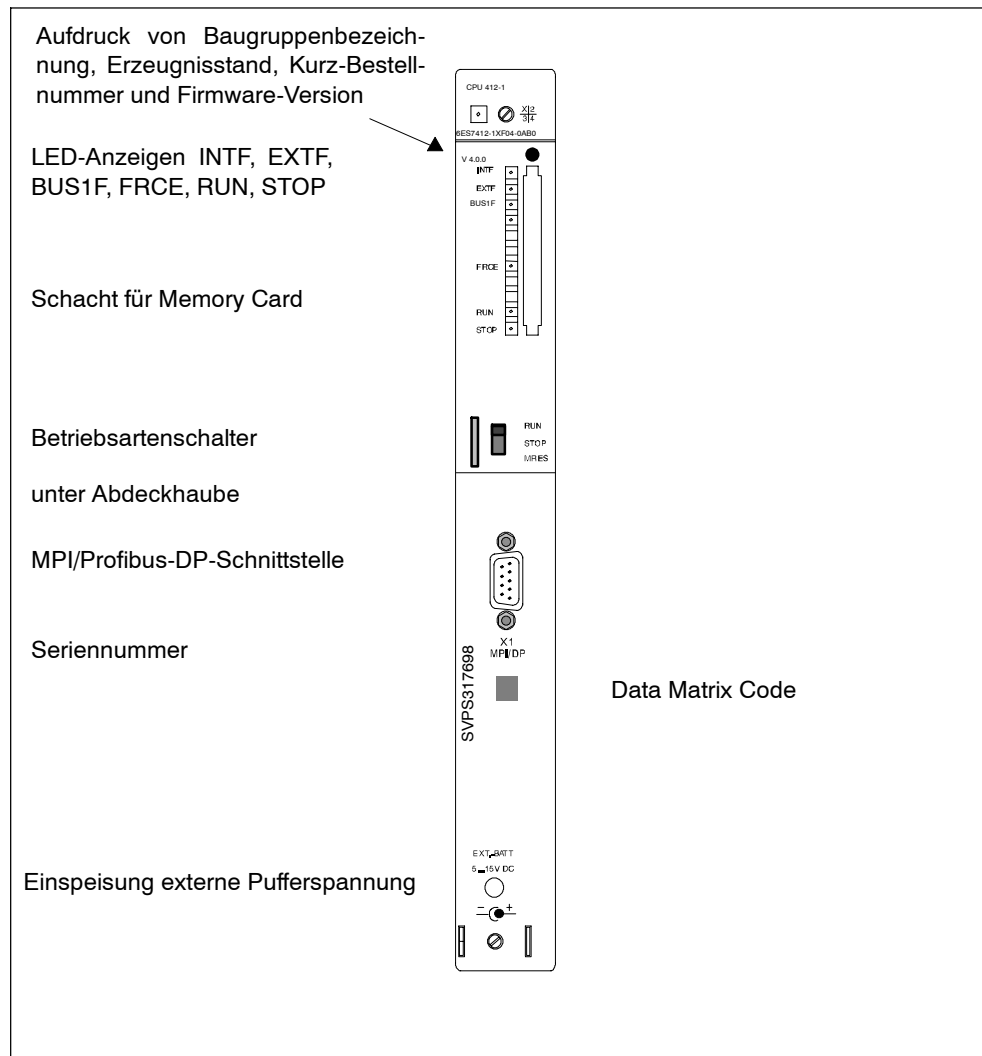


Bild 1-1 Anordnung der Bedien- und Anzeigeelemente der CPU 412-1

Bedien- und Anzeigeelemente der CPU 41x-2

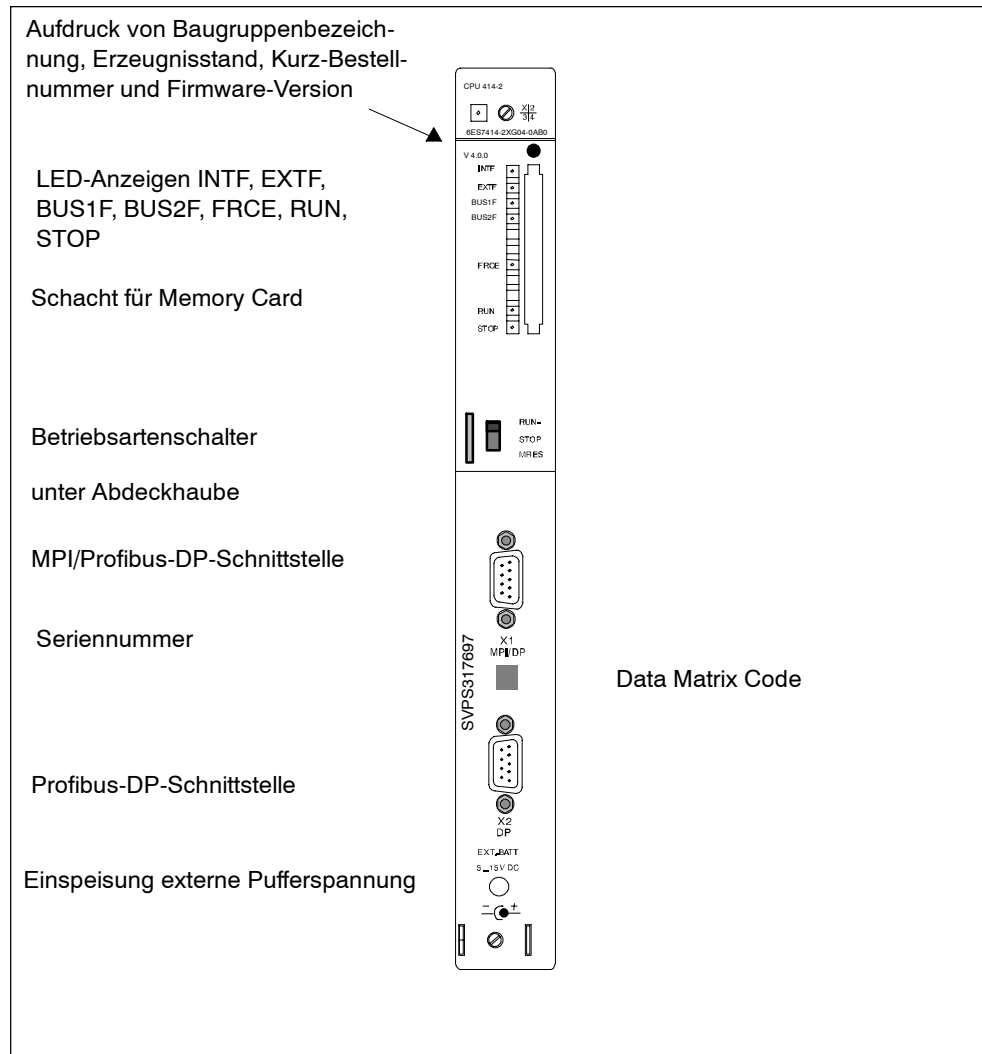


Bild 1-2 Anordnung der Bedien- und Anzeigeelemente der CPU 41x-2

Bedien- und Anzeigeelemente der CPU 41x-3

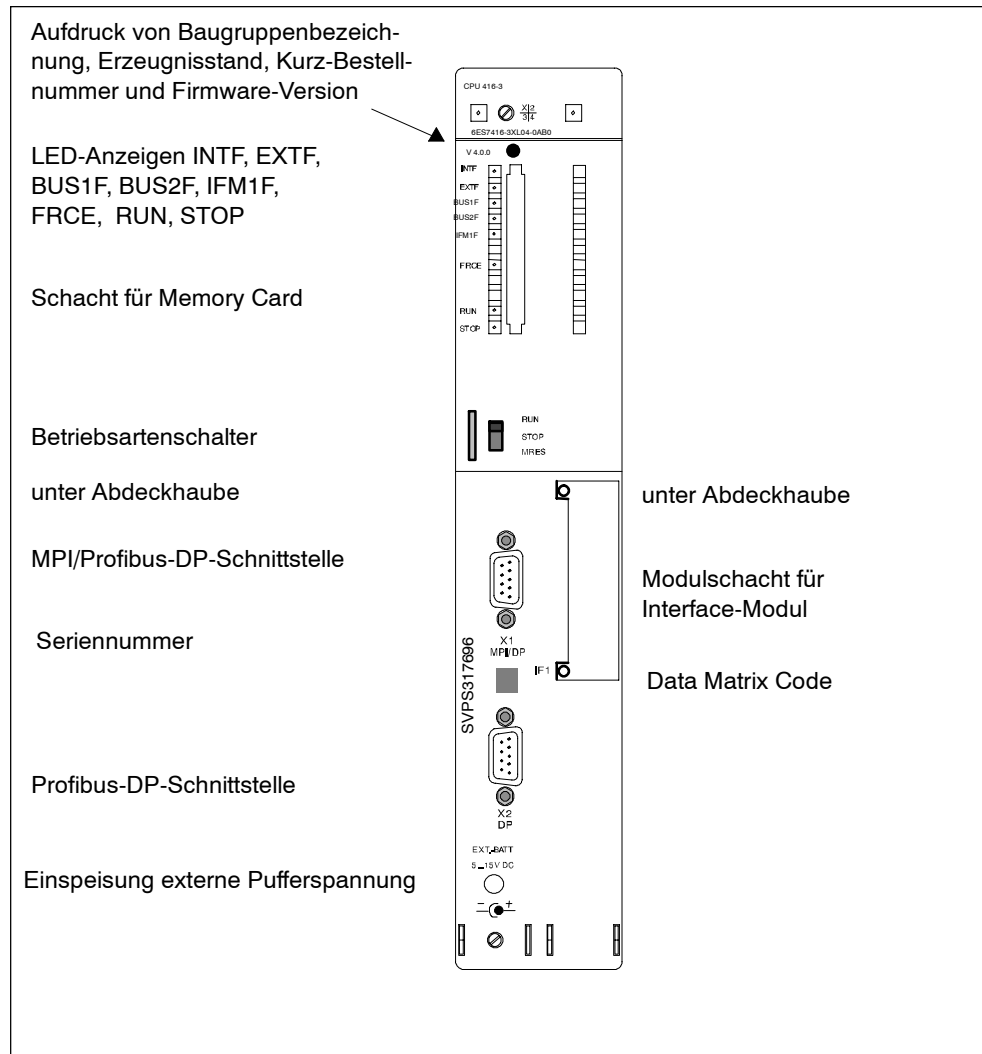


Bild 1-3 Anordnung der Bedien- und Anzeigeelemente der CPU 41x-3

Bedien- und Anzeigeelemente der CPU 417-4

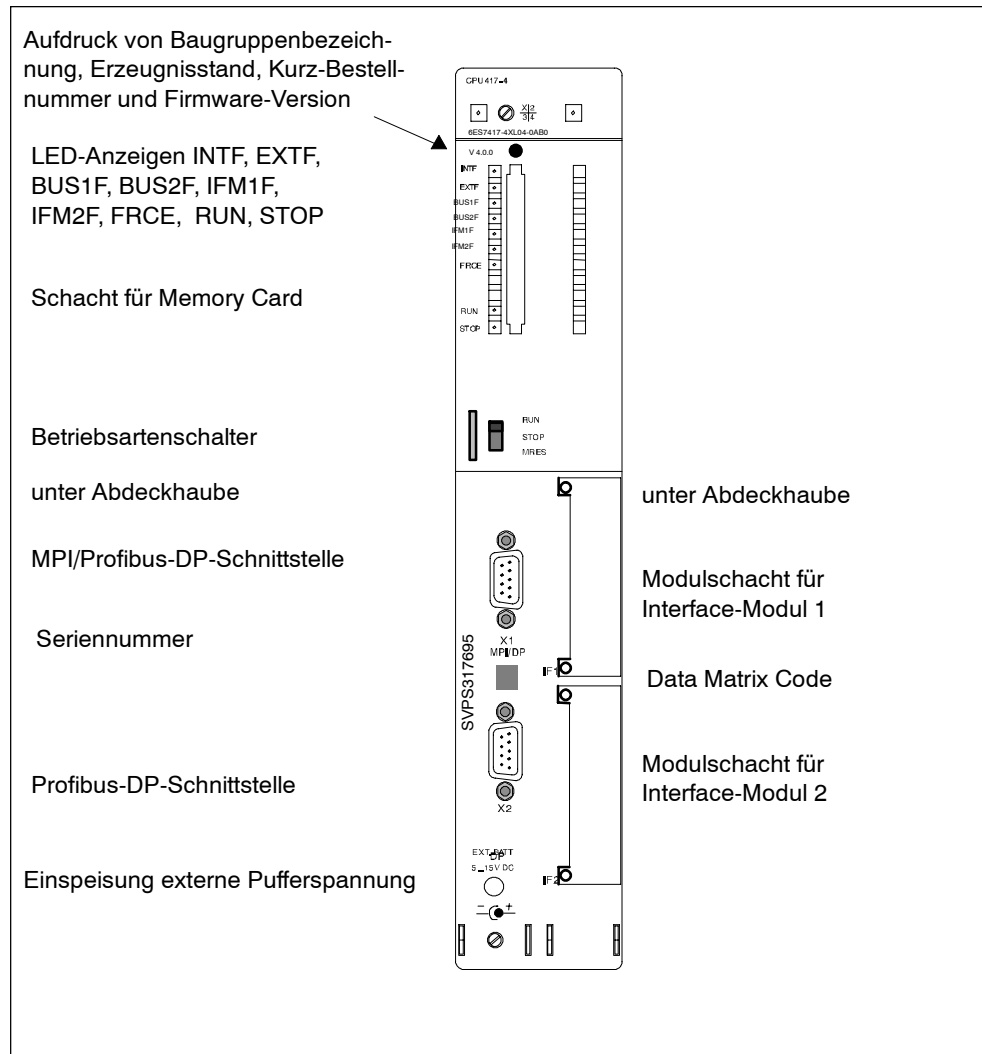


Bild 1-4 Anordnung der Bedien- und Anzeigeelemente der CPU 417-4

LED-Anzeigen

Tabelle 1-1 gibt einen Überblick über die bei den einzelnen CPUs vorhandenen LED-Anzeigen.

Kapitel 1.2 beschreibt die Zustände und Fehler, die durch diese LEDs angezeigt werden.

Tabelle 1-1 LED-Anzeigen der CPUs

LED-Anzeige	Farbe	Bedeutung	Vorhanden bei CPU			
			412-1	412-2 414-2 416-2	414-3 416-3	417-4
INTF	rot	Interner Fehler	x	x	x	x
EXTF	rot	Externer Fehler	x	x	x	x
FRCE	gelb	Force-Auftrag aktiv	x	x	x	x
RUN	grün	RUN-Zustand	x	x	x	x
STOP	gelb	STOP-Zustand	x	x	x	x
BUS1F	rot	Busfehler an der MPI/Profibus-DP-Schnittstelle 1	x	x	x	x
BUS2F	rot	Busfehler an der Profibus-DP-Schnittstelle 2	-	x	x	x
IFM1F	rot	Fehler an Schnittstellenmodul 1	-	-	x	x
IFM2F	rot	Fehler an Schnittstellenmodul 2	-	-	-	x

Betriebsartenschalter

Über den Betriebsartenschalter können Sie die aktuelle Betriebsart der CPU einstellen. Der Betriebsartenschalter ist als Kippschalter mit drei Schaltstellungen ausgebildet.

Kapitel 1.4 beschreibt die Funktionen des Betriebsartenschalters.

Schacht für Memory Cards

In diesen Schacht können Sie eine Memory Card stecken.

Es gibt zwei Arten von Memory Cards:

- RAM Cards

Mit der RAM Card können Sie den Ladespeicher einer CPU erweitern.

- FLASH Cards

Mit der FLASH Card können Sie Ihr Anwenderprogramm und Ihre Daten ausfallsicher (auch ohne Pufferbatterie) speichern. Sie können die FLASH Card entweder am PG oder in der CPU programmieren. Auch die FLASH Card erweitert den Ladespeicher der CPU.

Eine ausführlichere Beschreibung der Memory Cards finden Sie in Kapitel 1.5.

Schacht für Interface-Module

In diesen Schacht können Sie bei den CPUs 41x-3 und 41x-4 jeweils ein Schnittstellenmodul (IF-Modul) stecken.

MPI/DP-Schnittstelle

An die MPI-Schnittstelle der CPU können Sie z. B. folgende Geräte anschließen:

- Programmiergeräte
- Bedien- und Beobachtungsgeräte
- Weitere Steuerungen S7-400 oder S7-300 (siehe Kapitel 1.6).

Verwenden Sie Busanschluss-Stecker mit schrägem Kabelabgang (siehe Handbuch *Automatisierungssystem S7-400 Aufbauen*, Kapitel 7)

Die MPI-Schnittstelle können Sie auch als DP-Master projektieren und so als PROFIBUS-DP-Schnittstelle mit bis zu 32 DP-Slaves verwenden.

Profibus-DP-Schnittstelle

An die Profibus-DP-Schnittstelle können Sie die dezentrale Peripherie, PGs/OPs und weitere DP-Master-Stationen anschließen.

Einspeisung externe Pufferspannung an Buchse "EXT.-BATT."

Bei den Stromversorgungsbaugruppen der S7-400 können Sie – je nach Baugruppentyp – eine oder zwei Pufferbatterien einsetzen, um Folgendes zu erreichen:

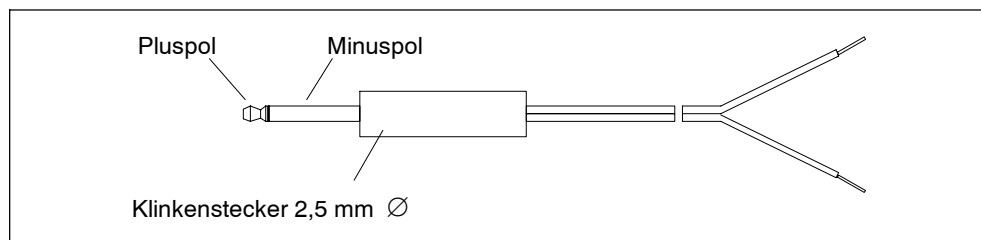
- Sie puffern ein Anwenderprogramm, das Sie in einem RAM hinterlegt haben.
- Sie halten Merker, Zeiten, Zähler und Systemdaten sowie Daten in variablen Datenbausteinen.
- Sie puffern die interne Uhr.

Sie können die gleiche Pufferung erreichen, wenn Sie an die Buchse "EXT.-BATT." der CPU eine Gleichspannung zwischen 5 V und 15 V anlegen.

Der Eingang "EXT.-BATT." hat folgende Eigenschaften:

- Verpolschutz
- Kurzschluss-Strombegrenzung auf 20 mA

Zur Einspeisung an der Buchse "EXT.-BATT" brauchen Sie ein Anschlusskabel mit einem Klinkenstecker 2,5 mm \varnothing , wie es in nachfolgendem Bild dargestellt ist. Bitte beachten Sie die Polung des Klinkensteckers.



Warnung

Sie benötigen die externe Einspeisung an der Buchse "EXT.-BATT.", wenn Sie eine Stromversorgungsbaugruppe tauschen und das in einem RAM hinterlegte Anwenderprogramm und die oben erwähnten Daten für die Dauer des Baugruppentauschs puffern wollen.

1.2 Überwachungsfunktionen der CPU

Überwachungen und Fehlermeldungen

In der Hardware der CPU und im Betriebssystem sind Überwachungsfunktionen vorhanden, die ein ordnungsgemäßes Arbeiten und ein definiertes Verhalten im Fehlerfall sicherstellen. Bei einer Reihe von Fehlern ist auch eine Reaktion durch das Anwenderprogramm möglich. Bei Fehlern, die kommend und gehend auftreten, erlischt die Fehler-LED bei kommenden Fehlern wieder.

Nachfolgende Tabelle gibt eine Übersicht über mögliche Fehler, ihre Ursache und die Reaktionen der CPU.

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
Zugriffsfehler (kommend)	Ausfall einer Baugruppe (SM, FM, CP) Peripheriezugriffsfehler lesend Peripheriezugriffsfehler schreibend	LED "EXTF" leuchtet, solange der Fehler nicht quittiert ist. Bei SMS: <ul style="list-style-type: none"> • Aufruf von OB 122 • Eintrag in Diagnosepuffer • Bei Eingabebaugruppen: Eintrag von "Null" als Datum in den Akku oder das Prozessabbild Bei anderen Baugruppen: <ul style="list-style-type: none"> • Aufruf von OB 122 	EXTF
Zeitfehler (kommend)	<ul style="list-style-type: none"> • Die Laufzeit des Anwenderprogramms (OB1 und alle Alarmer und Fehler-OBs) überschreitet die vorgegebene maximale Zykluszeit. • OB-Anforderungsfehler • Überlauf des Startinformationspuffers • Uhrzeitfehleralarm • Wiedereintritt in RUN nach CiR 	LED "INTF" leuchtet, solange der Fehler nicht quittiert ist. Aufruf von OB 80. Bei nicht geladenem OB: Die CPU geht in STOP.	INTF
Fehler der Stromversorgungsbaugruppe(n), kein Netzausfall (kommend und gehend)	Im zentralen oder Erweiterungsbau- gruppenträger <ul style="list-style-type: none"> • ist mindestens eine Pufferbatterie der Stromversorgungsbaugruppe leer • fehlt die Pufferspannung • ist die 24V-Versorgung der Stromversorgungsbaugruppe ausgefallen 	Aufruf von OB 81 Bei nicht geladenem OB: Die CPU läuft weiter.	EXTF
Diagnosealarm (kommend und gehend)	Eine alarmfähige Peripheriebau- gruppe meldet Diagnosealarm	Aufruf von OB 82 Bei nicht geladenem OB: Die CPU geht in Stop.	EXTF

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
Alarm Ziehen/ Stecken (kommend und gehend)	Ziehen oder Stecken einer SM sowie Stecken eines falschen Baugruppentyps. Wird bei Default-Parametrierung die einzige gesteckte SM im STOP der CPU gezogen, leuchtet die LED EXTf nicht. Wird die SM wieder gesteckt, leuchtet die LED kurz auf.	Aufruf von OB 83 Bei nicht geladenem OB: Die CPU geht in STOP.	EXTf
CPU-Hard- warefehler (kommend)	<ul style="list-style-type: none"> Ein Speicherfehler wurde erkannt und beseitigt 	Aufruf von OB 84 Bei nicht geladenem OB: Die CPU bleibt im RUN.	INTf
Prioritätsklas- senfehler (Abhängig vom OB 85 Modus nur kommend oder kommend und gehend)	<ul style="list-style-type: none"> Prioritätsklasse wird aufgerufen, aber entsprechender OB ist nicht vorhanden. Beim SFB-Aufruf: Instanz-DB fehlt oder ist fehlerhaft Fehler bei der Aktualisierung des Prozessabbildes 	Aufruf von OB 85 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf EXTf
Ausfall eines Baugruppenträ- gers / einer Station (kommend und gehend)	<ul style="list-style-type: none"> Spannungsausfall in einem Erweiterungsgerät Ausfall eines DP-Strangs Ausfall eines Koppelstrangs: fehlende oder defekte IM, unterbrochene Leitung) 	Aufruf von OB 86 Bei nicht geladenem OB: Die CPU geht in STOP.	EXTf
Kommunikati- onsfehler (kommend)	<ul style="list-style-type: none"> Status-Information nicht in DB eintragbar falsche Telegrammkennung Telegrammlängenfehler Fehler im Aufbau des Globaldaten-Telegramms Fehler bei DB-Zugriff 	Aufruf von OB 87	INTf
Bearbeitungs- abbruch (kommend)	<ul style="list-style-type: none"> Zu große Schachteltiefe bei Synchronfehlern Zu große Schachtelung von Bausteinaufrufen (B-Stack) Fehler beim Allokieren von Lokal- daten 	Aufruf von OB 88 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf
Programmier- fehler (kommend)	Fehler im Maschinencode bzw. im Anwenderprogramm: <ul style="list-style-type: none"> Wandlungsfehler BCD Bereichslängenfehler Bereichsfehler Ausrichtungsfehler Schreibfehler Timernummernfehler Zählernummernfehler Bausteinnummernfehler Baustein nicht geladen 	Aufruf von OB 121 Bei nicht geladenem OB: Die CPU geht in STOP.	INTf

Fehlerart	Fehlerursache	Reaktion des Betriebssystems	Fehler-LED
Codefehler (kommend)	Fehler im übersetzten Anwenderprogramm, z. B. unzulässiger OP-Code oder Sprung über das Bausteinende	Die CPU geht in STOP. Neustart oder Umräumen ist erforderlich.	INTF
Taktverlust (kommend)	Bei Nutzung der Taktsynchronität: Takte wurden verloren, entweder weil ein OB 61...64 auf Grund höherer Prioritäten nicht gestartet werden konnte oder weil zusätzliche asynchrone Buslasten den Bustakt unterdrückt haben.	Aufruf von OB 80 Bei nicht geladenem OB: Die CPU geht in STOP. Aufruf der OB 61..64 im nächsten Takt.	INTF

Darüberhinaus stehen Ihnen in jeder CPU Test- und Auskunftsfunktionen zur Verfügung, die Sie mit STEP 7 aufrufen können.

1.3 Zustands- und Fehleranzeigen

Zustandsanzeigen

Die beiden LEDs RUN und STOP auf der Frontplatte einer CPU informieren Sie über den gerade aktiven CPU-Betriebszustand.

LED		Bedeutung
RUN	STOP	
H	D	CPU ist im RUN-Zustand.
D	H	CPU ist im STOP-Zustand. Das Anwenderprogramm wird nicht bearbeitet. Wiederanlauf und Warmstart/Neustart ist möglich. Wurde der STOP-Zustand durch Fehler ausgelöst, ist zusätzlich die Störanzeige (INTF oder EXTF) gesetzt.
B 2 Hz	B 2 Hz	CPU ist im Zustand DEFEKT. Zusätzlich blinken auch die LEDs INTF, EXTF und FRCE.
B 0,5 Hz	H	HALT-Zustand wurde durch Testfunktion ausgelöst.
B 2 Hz	H	Es wurde ein Warmstart/Neustart/Wiederanlauf angestoßen. Je nach Länge des aufgerufenen OB kann es eine Minute und länger dauern, bis der Warmstart/Neustart/Wiederanlauf ausgeführt ist. Geht die CPU auch dann nicht in RUN, kann z.B ein Fehler in der Projektierung der Anlage vorliegen.
x	B 0,5 Hz	Urlöschen wird von der CPU angefordert.
x	B 2 Hz	Urlöschen läuft.

D = LED ist dunkel; H = LED leuchtet; B = LED blinkt mit der angegebenen Frequenz; x = LED-Zustand ist irrelevant

Fehleranzeigen und Besonderheiten, alle CPUs

Die drei LEDs INTF, EXTF und FRCE auf der Frontplatte einer CPU informieren Sie über Fehler und Besonderheiten im Ablauf des Anwenderprogrammes.

LED			Bedeutung
INTF	EXTF	FRCE	
H	x	x	Es wurde ein interner Fehler erkannt (Programmier- oder Parametrierfehler) oder die CPU führt einen CiR-Vorgang durch.
x	H	x	Es wurde ein externer Fehler erkannt (d.h. ein Fehler, dessen Ursache nicht auf der CPU-Baugruppe liegt).
x	x	H	Ein Force-Auftrag ist aktiv.

H = LED leuchtet; x = LED-Zustand ist irrelevant

Die LEDs BUSF1, BUSF2 zeigen Fehler im Zusammenhang mit der MPI/DP- und der Profibus-DP-Schnittstelle an.

LED		Bedeutung
BUS1F	BUS2F	
H	x	Es wurde ein Fehler an der MPI/DP-Schnittstelle erkannt.
x	H	Es wurde ein Fehler an der Profibus-DP-Schnittstelle erkannt.
B	x	DP-Master: Ein oder mehrere Slaves an der Profibus-DP-Schnittstelle 1 antworten nicht. DP-Slave: wird vom DP-Master nicht angesprochen.
x	B	DP-Master: Ein oder mehrere Slaves an der Profibus-DP-Schnittstelle 2 antworten nicht. DP-Slave: wird vom DP-Master nicht angesprochen.

H = LED leuchtet; B = LED blinkt; x = LED-Zustand ist irrelevant

Fehleranzeigen und Besonderheiten, CPU 41x-3 und 41x-4

Die CPUs 41x-3 und 41x-4 besitzen weiterhin die LED IFM1F bzw. die LEDs IFM1F und IFM2F. Diese zeigen Fehler im Zusammenhang mit der ersten und zweiten Modulschnittstelle an.

LED		Bedeutung
IFM1F	IFM2F	
H	x	Es wurde ein Fehler auf der Modulschnittstelle 1 erkannt.
x	H	Es wurde ein Fehler auf der Modulschnittstelle 2 erkannt
B	x	DP-Master: Ein oder mehrere Slaves am im Modulschacht 1 gesteckten Profibus-DP-Schnittstellenmodul antworten nicht DP-Slave: wird vom DP-Master nicht angesprochen.
x	B	DP-Master: Ein oder mehrere Slaves am im Modulschacht 2 gesteckten Profibus-DP-Schnittstellenmodul antworten nicht DP-Slave: wird vom DP-Master nicht angesprochen.

H = LED leuchtet; B = LED blinkt; x = LED-Zustand ist irrelevant

Diagnosepuffer

Zur Fehlerbehebung können Sie die genaue Fehlerursache mit STEP 7 (Zielsystem -> Baugruppenzustand) aus dem Diagnosepuffer auslesen.

1.4 Betriebsartenschalter

Funktion des Betriebsartenschalters

Mit dem Betriebsartenschalter können Sie die CPU in den Betriebszustand RUN und den Betriebszustand STOP versetzen oder die CPU Urlöschen. Weitere Möglichkeiten, den Betriebszustand zu ändern, bietet Ihnen STEP 7.

Stellungen

Der Betriebsartenschalter ist als Kippschalter ausgeführt. Bild 1-5 zeigt die möglichen Stellungen des Betriebsartenschalters.

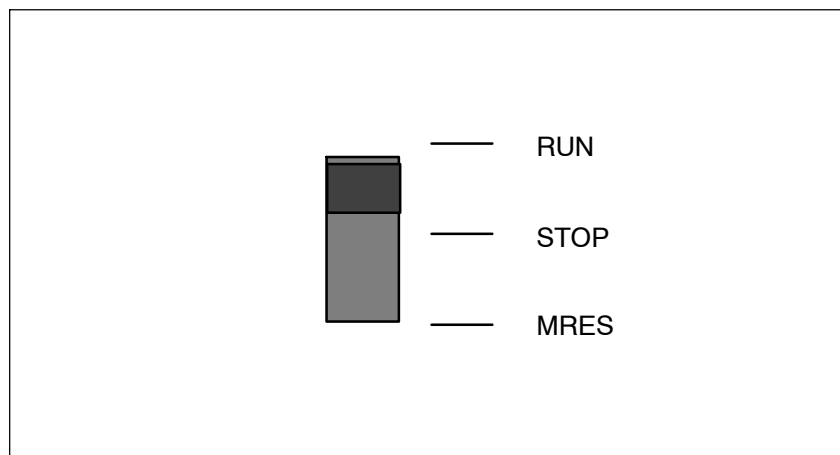


Bild 1-5 Stellungen des Betriebsartenschalters

Tabelle 1-2 erläutert die Stellungen des Betriebsartenschalters. Im Fehlerfall bzw. wenn Anlaufhindernisse vorliegen geht bzw. bleibt die CPU unabhängig von der Stellung des Betriebsartenschalters in STOP.

Tabelle 1-2 Stellungen des Betriebsartenschalters

Stellung	Erläuterungen
RUN	Wenn kein Anlaufhindernis bzw. Fehler vorliegt und die CPU in RUN gehen konnte, dann bearbeitet die CPU das Anwenderprogramm bzw. läuft im Leerlauf. Zugriffe auf die Peripherie sind möglich. <ul style="list-style-type: none"> • Sie können Programme mit dem PG aus der CPU auslesen (CPU -> PG). • Sie können Programme vom PG in die CPU übertragen (PG -> CPU).
STOP	Die CPU bearbeitet das Anwenderprogramm nicht. Die digitalen Signalbaugruppen sind gesperrt. <ul style="list-style-type: none"> • Sie können Programme mit dem PG aus der CPU auslesen (CPU -> PG). • Sie können Programme vom PG in die CPU übertragen (PG -> CPU).
MRES (Urlöschen; Master Reset)	Taststellung des Kippschalters für das Urlöschen der CPU (siehe nächste Seiten).

Schutzstufen

Bei den CPUs der S7-400 kann eine Schutzstufe vereinbart werden, über die die Programme in der CPU vor unbefugtem Zugriff geschützt werden können. Mit der Schutzstufe legen Sie fest, welche PG-Funktionen ein Benutzer ohne besondere Legitimation (Passwort) auf der betreffenden CPU ausführen kann. Mit Passwort sind alle PG-Funktionen erlaubt.

Einstellen der Schutzstufen

Die Schutzstufen (1 - 3) für eine CPU können Sie unter STEP 7 "Hardware konfigurieren einstellen".

Die unter STEP 7 "Hardware konfigurieren" eingestellte Schutzstufe können Sie durch manuelles Urlöschen mit dem Betriebsartenschalter entfernen.

Die Tabelle 1-3 zeigt die Schutzstufen einer CPU der S7-400.

Tabelle 1-3 Schutzstufen einer CPU der S7-400

Schutzstufe	Funktion
1	<ul style="list-style-type: none"> • Alle PG-Funktionen sind erlaubt (Default-Einstellung).
2	<ul style="list-style-type: none"> • Das Laden von Objekten aus der CPU ins PG ist erlaubt, d. h. nur lesende PG-Funktionen sind erlaubt. • Die Funktionen für Prozessführung, Prozessbeobachtung und Prozesskommunikation sind erlaubt. • Alle Auskunftsfunktionen sind erlaubt.
3	<ul style="list-style-type: none"> • Die Funktionen für Prozessführung, Prozessbeobachtung und Prozesskommunikation sind erlaubt. • Alle Auskunftsfunktionen sind erlaubt.

Bedienfolge beim Urlöschen

Fall A: Sie wollen ein neues komplettes Anwenderprogramm in die CPU übertragen.

1. Bringen Sie den Schalter in Stellung STOP.

Ergebnis: Die STOP-LED leuchtet.

2. Bringen Sie den Schalter in Stellung MRES und halten Sie ihn in dieser Stellung.

Ergebnis: Die STOP-LED ist eine Sekunde lang dunkel, eine Sekunde lang hell, eine Sekunde lang dunkel und geht dann in Dauerlicht.

3. Bringen Sie den Schalter zurück in Stellung STOP und dann innerhalb der nächsten 3 Sekunden erneut in Stellung MRES und wieder zurück nach STOP.

Ergebnis: Die STOP-LED blinkt für mindestens 3 Sekunden mit 2 Hz (Urlöschen wird durchgeführt) und geht danach in Dauerlicht.

Fall B: Die CPU fordert durch langsames Blinken der STOP-LED mit 0,5 Hz Urlöschen an (systemseitige Urlöschanforderung, z. B. nach Ziehen oder Stecken einer Memory Card).

Bringen Sie den Schalter in Stellung MRES und wieder zurück in Stellung STOP.

Ergebnis: Die STOP-LED blinkt für mindestens 3 Sekunden mit 2 Hz (Urlöschen wird durchgeführt) und geht danach in Dauerlicht.

Die komplette Beschreibung der Abläufe beim Urlöschen finden Sie im Handbuch *Automatisierungssystem S7-400 Aufbauen*, Kapitel 6.

Ablauf in der CPU beim Urlöschen

Beim Urlöschen läuft in der CPU folgender Prozess ab:

- Die CPU löscht das gesamte Anwenderprogramm im Arbeitsspeicher und im Ladespeicher (integrierter RAM-Speicher und ggf. RAM Card).
- Die CPU löscht alle Zähler, Merker und Zeiten (außer der Uhrzeit).
- Die CPU testet ihre Hardware.
- Die CPU initialisiert ihre Hardware- und Systemprogramm-Parameter, d.h. CPU-interne (Default-) Voreinstellungen. Einige parametrisierte Voreinstellungen werden berücksichtigt.
- Wenn eine FLASH Card gesteckt ist, kopiert die CPU im Anschluss an das Urlöschen das Anwenderprogramm und die auf der FLASH Card gespeicherten Systemparameter in den Arbeitsspeicher.

Was nach dem Urlöschen erhalten bleibt...

Nachdem die CPU urlöscht wurde, bleiben erhalten:

- der Inhalt des Diagnosepuffers
Der Inhalt kann mit dem PG mit STEP 7 ausgelesen werden.
- die Parameter der MPI-Schnittstelle (MPI-Adresse und höchste MPI-Adresse).
Beachten Sie die Besonderheiten in nachfolgender Tabelle.
- die Uhrzeit
- Zustand und Wert des Betriebsstundenzählers

Besonderheit: MPI-Parameter

Eine Sonderstellung beim Urlöschen haben die MPI-Parameter. Welche MPI-Parameter nach dem Urlöschen gültig sind, ist in nachfolgender Tabelle beschrieben.

Urlöschen ...	MPI-Parameter...
mit gesteckter FLASH Card	..., die sich auf der FLASH Card befinden, sind gültig
ohne gesteckte FLASH Card	...in der CPU bleiben erhalten und sind gültig

Kaltstart

- Beim Kaltstart werden alle Daten (Prozessabbild, Merker, Zeiten, Zähler und Datenbausteine) auf die im Programm (Ladespeicher) hinterlegten Startwerte zurückgesetzt - unabhängig davon, ob sie als remanent oder nicht remanent parametrisiert wurden.
- Die Programmbearbeitung wird wieder am Anfang (OB 100, OB 101, OB 102 oder OB 1) begonnen.

Neustart (Warmstart)

- Beim Neustart werden das Prozessabbild und die nicht remanenten Merker, Zeiten und Zähler zurückgesetzt.
Remanente Merker, Zeiten und Zähler behalten ihren zuletzt gültigen Wert.
Alle Datenbausteine, die mit der Eigenschaft "Non Retain" parametrisiert wurden, werden auf die Ladewerte zurückgesetzt. Die anderen Datenbausteine behalten ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird wieder am Anfang (Anlauf-OB oder OB 1) begonnen.
- Bei Unterbrechung der Stromversorgung steht der Warmstart nur bei gepufferter Betrieb zur Verfügung.

Wiederanlauf

- Beim Wiederanlauf behalten alle Daten inklusive des Prozessabbildes ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird genau mit dem Befehl fortgesetzt, bei dem die Unterbrechung eingetreten ist.
- Bis zum Ende des aktuellen Zyklusses werden die Ausgänge nicht verändert.
- Bei Unterbrechung der Stromversorgung steht der Wiederanlauf nur bei gepuffertem Betrieb zur Verfügung.

Bedienfolge beim Neustart (Warmstart)

1. Bringen Sie den Schalter in Stellung STOP.
Ergebnis: Die STOP-LED leuchtet.
2. Bringen Sie den Schalter in Stellung RUN.

Bedienfolge beim Wiederanlauf

1. Wählen Sie am PG die Anlaufart "Wiederanlauf".
Die entsprechende Schaltfläche ist nur dann freigegeben, wenn für diese CPU ein Wiederanlauf möglich ist.

Bedienfolge beim Kaltstart

Einen manuellen Kaltstart können Sie ausschließlich vom PG aus auslösen.

1.5 Aufbau und Funktion der Memory Cards

Bestellnummern

Die Bestellnummern der Memory Cards sind bei den technischen Daten in Kapitel 6 aufgelistet.

Aufbau

Die Memory Card ist etwas größer als eine Kreditkarte und durch ein robustes Metallgehäuse geschützt. Sie wird in einen Schacht auf der Frontseite der CPU gesteckt; die Einsteckrichtung ist durch den Aufbau der Memory Card zwingend vorgegeben.

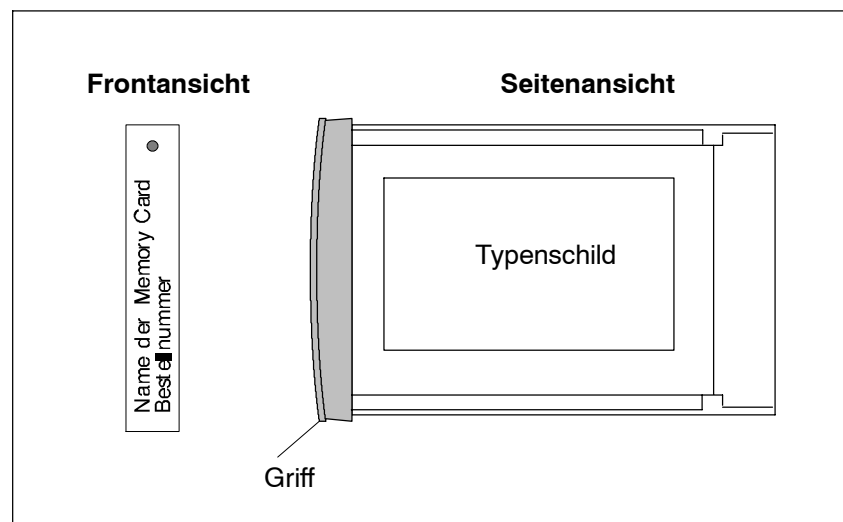


Bild 1-6 Aufbau der Memory Card

Funktion

Die Memory Card und ein integrierter Speicherbereich auf der CPU bilden zusammen den Ladespeicher der CPU. Im Betrieb enthält der Ladespeicher das komplette Anwenderprogramm einschließlich der Kommentare, der Symbolik und spezieller Zusatzinformation, die das Rückübersetzen des Anwenderprogramms erlaubt, sowie alle Baugruppenparameter (siehe Kapitel 4.1).

Was in der Memory Card gespeichert wird

In der Memory Card können folgende Daten gespeichert werden:

- Anwenderprogramm, d.h. Bausteine (OBs, FBs, FCs, DBs) und Systemdaten
- Parameter, die das Verhalten der CPU bestimmen
- Parameter, die das Verhalten von Peripheriebaugruppen bestimmen
- Ab STEP 7 V5.1 die kompletten Projektdateien in dafür geeignete Memory Cards

Arten von Memory Cards für S7-400

Bei der S7-400 werden zwei Arten von Memory Cards eingesetzt:

- RAM Cards
- FLASH Cards (FEPROM Cards)

Warnung

In der S7-400 können keine systemfremden Speicherkarten eingesetzt werden.

Welche Art von Memory Card verwenden?

Ob Sie eine RAM Card oder eine FLASH Card verwenden, hängt davon ab, wie Sie die Memory Card einsetzen wollen.

Tabelle 1-4 Arten von Memory Cards

Wenn Sie ...	dann ...
die Daten im RAM speichern und Ihr Programm auch während der Betriebsart RUN ändern wollen,	verwenden Sie eine RAM Card
auch im spannungslosen Zustand (ohne Pufferung oder außerhalb der CPU) Ihr Anwenderprogramm dauerhaft auf der Memory Card speichern wollen,	verwenden Sie eine FLASH Card

RAM Card

Wenn Sie eine RAM Card verwenden, muss diese zum Laden des Anwenderprogramms in der CPU stecken. Das Anwenderprogramm wird mit Hilfe des Programmiergeräts (PG) geladen.

Sie können das gesamte Anwenderprogramm oder einzelne Teile wie z. B. FBs, FCs, OBs, DBs oder SDBs im Zustand STOP oder im Zustand RUN in den Ladespeicher laden.

Wenn Sie die RAM Card aus der CPU entfernen, geht die darauf gespeicherte Information verloren. Die RAM Card besitzt keine eingebaute Pufferbatterie.

Enthält die Stromversorgung eine funktionsfähige Pufferbatterie oder wird bei der CPU eine externe Pufferspannung an der Buchse "EXT. BATT." eingespeist, bleibt der Speicherinhalt der RAM Card nach Ausschalten der Stromversorgung erhalten, solange die RAM Card in der CPU und die CPU im Baugruppenträger gesteckt bleiben.

FLASH Card

Wenn Sie eine FLASH Card verwenden, haben Sie zwei Möglichkeiten zum Laden des Anwenderprogramms:

- Sie bringen die CPU mit dem Betriebsartenschalter in den Zustand STOP, stecken die FLASH Card in die CPU und laden das Anwenderprogramm mit STEP 7 (Zielsystem -> Anwenderprogramm laden in Memory Card).
- Sie laden das Anwenderprogramm im Off-Line-Betrieb am Programmiergerät/ Programmieradapter in die FLASH Card und stecken dann die FLASH Card in die CPU.

Mit der FLASH Card können Sie nur Ihr vollständiges Anwenderprogramm nachladen. Kleinere Programmteile können Sie mit dem PG in den auf der CPU integrierten Ladespeicher nachladen. Bei größeren Programmänderungen müssen Sie die FLASH Card immer mit dem kompletten Anwenderprogramm neu laden.

Die FLASH Card benötigt zur Speicherung ihres Inhalts keine Spannung, d. h. die darauf enthaltene Information bleibt erhalten, wenn Sie die FLASH Card aus der CPU entfernen oder Ihr System S7-400 ungepuffert betreiben (ohne Pufferbatterie in der Stromversorgungsbaugruppe bzw. ohne externe Pufferspannung an der Buchse "EXT. BATT." der CPU).

Welche Memory Card-Kapazität verwenden?

Die Kapazität der von Ihnen benötigten Memory Card richtet sich nach dem Umfang des Anwenderprogramms und dem zusätzlichen Speicherbedarf, der sich aus dem Einsatz von Funktions- und Kommunikationsbaugruppen ergibt. Deren Speicherbedarf finden Sie in den Handbüchern dieser Baugruppen.

Um den Arbeitsspeicher (Code und Daten) Ihrer CPU optimal auszunutzen, sollten Sie den Ladespeicher der CPU mit einer Memory Card mindestens auf die Größe des Arbeitsspeichers erweitern.

Memory Card wechseln

Um die Memory Card zu wechseln, gehen Sie folgendermaßen vor:

1. Versetzen Sie die CPU in den STOP-Zustand.
2. Ziehen Sie die gesteckte Memory Card

Warnung

Wenn die Memory Card gezogen wird, dann fordert die CPU durch Blinken der STOP-Anzeige im 3-Sekunden-Intervall Urlöschen an! Dieser Ablauf kann nicht durch Fehler-OBs beeinflusst werden.

3. Stecken Sie die "neue" Memory Card in die CPU.
4. Urlöschen Sie die CPU.

1.6 Mehrpunktfähige Schnittstelle (MPI)

Anschließbare Geräte

An die MPI können Sie z. B. folgende Teilnehmer anschließen:

- Programmiergeräte (PG/PC)
- Bedien- und Beobachtungsgeräte (OPs und TDs)
- Weitere SIMATIC S7 Steuerungen

Einige anschließbare Geräte beziehen zur Versorgung 24 V aus der Schnittstelle. Dort wird diese Spannung potentialgebunden zur Verfügung gestellt.

PG/OP-CPU-Kommunikation

Bei der Kommunikation mit PGs/OPs kann eine CPU gleichzeitig mehrere Online-Verbindungen halten. Von diesen Verbindungen ist jedoch durch Voreinstellung immer eine Verbindung für ein PG und eine Verbindung für ein OP/BuB-Gerät reserviert.

CPU-spezifische Hinweise zu der Anzahl von Verbindungsressourcen bzw. der Anzahl anschließbarer OPs finden Sie in Kapitel 6 Technische Daten.

Kommunikation und Alarmreaktionszeiten

Achtung

Durch Lese- und Schreibaufträge mit maximaler Datenmenge (circa 460 Byte) können die Alarmreaktionszeiten erhöht werden.

CPU-CPU-Kommunikation

Für die CPU-CPU-Kommunikation stehen drei Verfahren zur Verfügung:

- Datenaustausch über S7-Basiskommunikation
- Datenaustausch über S7-Kommunikation
- Datenaustausch über Globaldaten-Kommunikation

Weitere Information hierzu finden Sie im Handbuch *“Programmieren mit STEP 7”*.

Stecker

Verwenden Sie ausschließlich Busstecker mit schrägem Kabelabgang für PROFIBUS DP bzw. PG-Kabel zum Anschluß von Geräten an die MPI (siehe Handbuch *Automatisierungssystem S7-400 Aufbauen*, Kapitel 7).

MPI-Schnittstelle als DP-Schnittstelle

Die MPI-Schnittstelle können Sie auch als DP-Schnittstelle parametrieren. Hierzu können Sie die MPI-Schnittstelle unter STEP 7 im SIMATIC-Manager umparametrieren. Damit können Sie einen DP-Strang mit maximal 32 Slaves aufbauen.

1.7 Profibus-DP-Schnittstelle

Anschließbare Geräte

An die Profibus-DP-Schnittstelle können Sie alle normkonformen DP-Slaves anschließen.

Die CPU ist dabei entweder DP-Master oder DP-Slave, der über den Feldbus PROFIBUS-DP mit den passiven Slavestationen oder weiteren DP-Mastern verbunden ist.

Einige anschließbare Geräte beziehen zur Versorgung 24 V aus der Schnittstelle. Dort wird diese Spannung potentialgebunden zur Verfügung gestellt.

Stecker

Verwenden Sie ausschließlich Busstecker für PROFIBUS DP bzw. PROFIBUS-Kabel zum Anschluß von Geräten an die Profibus-DP-Schnittstelle (siehe Handbuch *Automatisierungssystem S7-400 Aufbauen*, Kapitel 7).

1.8 Die Parameter für die S7-400 CPUs im Überblick

Defaultwerte

Sämtliche Parameter sind bei Lieferung auf Defaultwerte eingestellt. Mit diesen Defaultwerten, die für eine ganze Reihe von Standardanwendungen geeignet sind, kann die S7-400 direkt und ohne weitere Einstellungen benutzt werden.

Die CPU-spezifischen Defaultwerte können Sie mit STEP 7 "Hardware konfigurieren" ermitteln.

Parameterblöcke

Das Verhalten und die Eigenschaften der CPU werden über Parameter (die in Systemdatenbausteinen gespeichert werden) festgelegt. Die CPUs besitzen eine definierte Voreinstellung. Diese Voreinstellung können Sie modifizieren, indem Sie die Parameter in der Hardware-Konfiguration ändern.

Nachfolgende Liste gibt einen Überblick über die parametrierbaren Systemeigenschaften, die in den CPUs verfügbar sind.

- Allgemeine Eigenschaften (z. B. Name der CPU)
- Anlauf (z. B. Freigabe des Wiederanlaufs)
- Taktsynchronalarne
- Zyklus/Taktmerker (z. B. Zyklusüberwachungszeit)
- Remanenz (Anzahl der Merker, Timer und Zähler, die gehalten werden)
- Speicher (z.B. Lokaldaten)

Hinweis: Wenn Sie die Aufteilung des Arbeitsspeichers per Parametrierung ändern, dann wird beim Laden der Systemdaten in die CPU der Arbeitsspeicher reorganisiert. Das hat zur Folge, dass Datenbausteine, die per SFC erzeugt wurden, gelöscht werden und die übrigen Datenbausteine mit Initialwerten aus dem Ladespeicher vorbesetzt werden.

Die nutzbare Größe des Arbeitsspeichers für Code- bzw. Datenbausteine wird beim Laden der Systemdaten geändert, wenn Sie folgende Parameter ändern:

- Größe des Prozessabbildes (byteweise; im Register "Zyklus/Taktmerker")
- Kommunikationsressourcen (im Register "Speicher")
- Größe des Diagnosepuffers (im Register "Diagnose/Uhr")
- Anzahl Lokaldaten für alle Prioritätsklassen (Register "Speicher")
- Zuordnung der Alarne (Prozessalarne, Verzögerungsalarne, Asynchronfehleralarne) zu den Prioritätsklassen
- Uhrzeitalarne (z. B. Start, Intervalldauer, Priorität)
- Weckalarne (z. B. Priorität, Intervalldauer)
- Diagnose/Uhr (z. B. Uhrzeitsynchronisation)
- Schutzstufen

Warnung

In der Default-Einstellung sind 16 Merkerbytes und 8 Zähler remanent eingestellt, d. h. diese werden auch bei Neustart der CPU nicht gelöscht.

Parametrierungswerkzeug

Die einzelnen CPU-Parameter können Sie mit STEP 7 "Hardware konfigurieren" einstellen.

Warnung

Wenn Sie an folgenden Parametern Änderungen zur bisherigen Einstellung vornehmen, werden vom Betriebssystem Initialisierungen wie beim Kaltstart vorgenommen.

- Größe des Prozessabbilds der Eingänge
- Größe des Prozessabbilds der Ausgänge
- Größe der Lokaldaten
- Anzahl der Diagnosepuffereinträge
- Kommunikationsressourcen

Diese Initialisierungen sind:

- Datenbausteine werden mit den Ladewerten initialisiert
 - Merker, Zeiten, Zähler, Ein- und Ausgänge werden unabhängig von Remanenz-Einstellung gelöscht (0)
 - über SFC erzeugte DBs werden gelöscht
 - festprojektierte, Basiskommunikations-Verbindungen werden abgebaut
 - alle Ablaufebenen setzen von vorne auf
-

Spezielle Funktionen einer CPU 41x

2

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
2.1	Servicedaten auslesen	2-2
2.2	Multicomputing	2-3
2.3	Anlagenänderungen im laufenden Betrieb	2-7

2.1 Servicedaten auslesen

Voraussetzung

Um diese Funktion nutzen zu können, müssen Sie STEP 7 ab Version 5.3 installiert haben.

Anwendungsfall

Im Servicefall zu dessen Behebung Sie den Customer Support heranziehen, kann es notwendig sein, dass der Customer Support zu Diagnosezwecken spezielle Informationen über den Zustand einer CPU Ihrer Anlage benötigt. Diese Informationen sind im Diagnosepuffer und in den eigentlichen Servicedaten abgelegt.

Diese Informationen können Sie mit dem Menübefehl "Zielsystem -> Servicedaten speichern" auslesen und in zwei Dateien abspeichern. Diese können Sie dann dem Customer Support zukommen lassen.

Beachten Sie hierbei Folgendes:

- Speichern Sie die Servicedaten möglichst unmittelbar nachdem eine CPU in STOP gegangen ist bzw. nachdem in einem H-System ein Synchronisationsverlust aufgetreten ist.
- Speichern Sie in einem H-System immer die Servicedaten beider CPUs, also auch der CPU, die nach einem Synchronisationsverlust noch im RUN ist.

Die Servicedaten werden in der Datei <filename.ext> im Pfad <pfadname> gespeichert.

Vorgehensweise

1. Wählen Sie den Menübefehl "Zielsystem -> Servicedaten speichern"
Ein Dialogfeld wird geöffnet, in dem Sie Speicherort und Namen für die beiden Dateien festlegen können.
2. Speichern Sie die Datei ab.
3. Lassen Sie die Dateien auf Anfrage dem Customer Support zukommen.

2.2 Multicomputing

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
2.2.1	Besonderheiten	2-5
2.2.2	Multicomputingalarm	2-6
2.2.3	Konfigurieren und Programmieren des Multicomputing-Betriebs	2-6

Was ist Multicomputing-Betrieb?

Multicomputing-Betrieb ist der gleichzeitige Betrieb mehrerer (maximal 4) multicomputingfähiger CPUs in einem Zentralgerät der S7-400.

Die beteiligten CPUs wechseln automatisch synchron ihre Betriebszustände, d. h. die CPUs laufen gemeinsam an und gehen gemeinsam in den Betriebszustand STOP. Auf jeder CPU läuft das Anwenderprogramm unabhängig von den Anwenderprogrammen in den anderen CPUs. Dies ermöglicht eine Parallelisierung von Steuerungsaufgaben.

Welche Baugruppenträger sind für Multicomputing-Betrieb geeignet?

Die folgenden Baugruppenträger sind für Multicomputing-Betrieb geeignet:

- UR1 und UR 2
- UR2-H, der Multicomputing-Betrieb mehrerer CPUs ist nur möglich, wenn die CPUs im selben Teilgerät stecken.
- CR3, da der CR3 nur 4 Steckplätze hat, ist lediglich Multicomputing-Betrieb zweier CPUs möglich.

Unterschied zwischen Multicomputing-Betrieb und Betrieb im segmentierten Baugruppenträger

Im segmentierten Baugruppenträger CR2 (physikalisch segmentiert, nicht durch Parametrierung einstellbar) ist nur eine CPU pro Segment erlaubt. Hierbei handelt es sich jedoch nicht um Multicomputing. Die CPUs im segmentierten Baugruppenträger bilden jeweils ein unabhängiges Teilsystem und verhalten sich jeweils wie Einzelprozessoren. Einen gemeinsamen logischen Adressraum gibt es nicht.

Multicomputing-Betrieb ist im segmentierten Baugruppenträger nicht möglich (Siehe auch *Automatisierungssystem S7-400; Aufbauen.*).

Wann verwenden Sie Multicomputing?

In den folgenden Fällen ist es vorteilhaft, Multicomputing einzusetzen:

- Wenn Ihr Anwenderprogramm zu umfangreich für eine CPU ist und Speicherplatz knapp wird, verteilen Sie Ihr Programm auf mehrere CPUs.
- Wenn ein bestimmter Teil Ihrer Anlage schnell bearbeitet werden soll, trennen Sie den betreffenden Programmteil aus dem Gesamtprogramm heraus und lassen diesen von einer eigenen "schnellen" CPU bearbeiten.
- Wenn Ihre Anlage aus mehreren Teilen besteht, die gut voneinander abzugrenzen und damit relativ eigenständig zu steuern bzw. zu regeln sind lassen Sie Anlagenteil 1 von CPU1, Anlagenteil 2 von CPU 2 usw. bearbeiten.

Beispiel

Im folgenden Bild ist ein Automatisierungssystem dargestellt, das im Multicomputing-Betrieb arbeitet. Jede CPU kann auf die ihr zugewiesenen Baugruppen (FM, CP, SM) zugreifen.

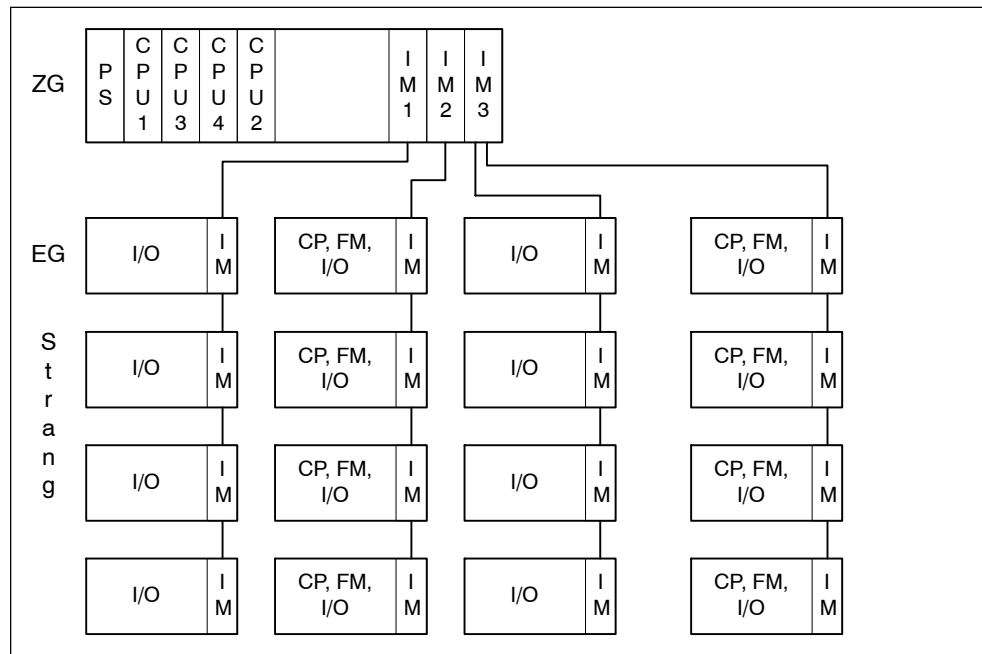


Bild 2-1 Beispiel für Multicomputing

2.2.1 Besonderheiten

Steckplatzregeln

Im Multicomputing-Betrieb können bis zu vier CPUs gleichzeitig in einem Zentralgerät (ZG) in beliebiger Reihenfolge gesteckt werden.

Busverbindung

Die CPUs sind über den K-Bus miteinander verbunden, d. h. alle CPUs sind bei entsprechender Projektierung über eine MPI-Schnittstelle vom PG erreichbar.

Verhalten im Anlauf und im Betrieb

Im Anlauf prüfen die am Multicomputing-Betrieb beteiligten CPUs automatisch, ob sie sich synchronisieren können. Eine Synchronisation ist nur in folgenden Fällen möglich:

- wenn alle (und nur die) konfigurierten CPUs gesteckt und nicht defekt sind
- wenn für alle gesteckten CPUs korrekte Konfigurationsdaten mit STEP 7 erstellt wurden und geladen sind

Trifft eine dieser Voraussetzungen nicht zu, wird das Ereignis mit der ID 0x49A4 in den Diagnosepuffer eingetragen. Erläuterungen zu Ereignis-IDs finden Sie in der Referenzhilfe zu Standard- und Systemfunktionen.

Beim Verlassen des Betriebszustandes STOP wird ein Vergleich der Anlaufarten KALTSTART/NEUSTART (WARMSTART)/WIEDERANLAUF durchgeführt. Bei unterschiedlicher Anlaufart gehen die CPUs **nicht** in den Betriebszustand RUN.

Adress- und Alarmzuordnung

Im Multicomputing-Betrieb können die einzelnen CPUs jeweils auf die Baugruppen zugreifen, die ihnen bei der Konfigurierung mit STEP 7 zugewiesen wurden. Der Adressbereich einer Baugruppe ist immer "exklusiv" einer CPU zugeordnet.

Insbesondere ist somit auch jede alarmfähige Baugruppe einer CPU zugeordnet. Alarmer, die von einer solchen Baugruppe ausgehen, können nicht von den anderen CPUs empfangen werden.

Alarmverarbeitung

Für die Alarmverarbeitung gilt:

- Prozessalarme und Diagnosealarme werden nur an eine CPU gesendet.
- Bei Ausfall bzw. beim Ziehen und Stecken einer Baugruppe, wird der Alarm von der CPU bearbeitet, die der Baugruppe bei der Parametrierung mit STEP 7 zugeordnet wurde.
Ausnahme: Ein Ziehen/Stecken-Alarm, der von einem CP ausgeht, erreicht alle CPUs, auch wenn der CP bei der Konfigurierung mit STEP 7 einer CPU zugeordnet wurde.
- Bei Ausfall eines Baugruppenträgers wird der OB 86 auf jeder CPU aufgerufen, also auch auf den CPUs, denen keine Baugruppe im ausgefallenen Baugruppenträger zugeordnet war.

Nähere Informationen zum OB 86 finden Sie in der Referenzhilfe zu Organisationsbausteinen.

E/A-Mengengerüst

Das E/A-Mengengerüst eines Automatisierungssystems entspricht im Multicomputing-Betrieb dem Mengengerüst derjenigen CPU mit den meisten Ressourcen. In den einzelnen CPUs dürfen die jeweiligen CPU-spezifischen bzw. DP Master-spezifischen Mengengerüste nicht überschritten werden.

2.2.2 Multicomputingalarm

Mit Hilfe des Multicomputingalarms (OB 60) können Sie beim Multicomputing auf den zugehörigen CPUs synchron auf ein Ereignis reagieren. Im Gegensatz zu den Prozessalarmen, die von Signalbaugruppen ausgelöst werden, kann der Multicomputingalarm ausschließlich von CPUs ausgegeben werden. Der Multicomputingalarm wird durch Aufruf der SFC 35 "MP_ALM" ausgelöst.

Näheres entnehmen Sie bitte dem Handbuch *Systemsoftware für S7-300/400, System- und Standardfunktionen*.

2.2.3 Konfigurieren und Programmieren des Multicomputing-Betriebs

Die Vorgehensweise zum Konfigurieren und Programmieren der CPUs und der Baugruppen entnehmen Sie bitte dem Handbuch *Hardware konfigurieren und Verbindungen projektieren mit STEP 7*.

2.3 Anlagenänderungen im laufenden Betrieb

Mit Hilfe einer Anlagenänderung im laufenden Betrieb mittels CiR (Configuration in RUN) ist es möglich, bestimmte Konfigurationsänderungen im RUN durchzuführen. Dabei wird die Prozessbearbeitung für eine kleine Zeitspanne angehalten. Die Obergrenze dieser Zeitspanne ist auf 1 s voreingestellt, kann aber von Ihnen geändert werden. Während dieser Zeit behalten die Prozesseingänge ihren letzten Wert
 Siehe auch Handbuch *“Anlagenänderungen im laufenden Betrieb mittels CiR”*

Sie finden dieses Handbuch zum kostenlosen Download im Internet über die Adresse: <http://www.siemens.com/automation/service&support>

Anlagenänderungen im laufenden Betrieb mittels CiR können Sie in Anlagenteilen mit Dezentraler Peripherie durchführen. Sie setzen die im folgenden Bild dargestellte Konfiguration voraus. Dabei werden aus Gründen der Übersichtlichkeit nur ein einziges DP-Mastersystem und nur ein einziges PA-Mastersystem betrachtet. Diese Einschränkungen bestehen in der Realität nicht.

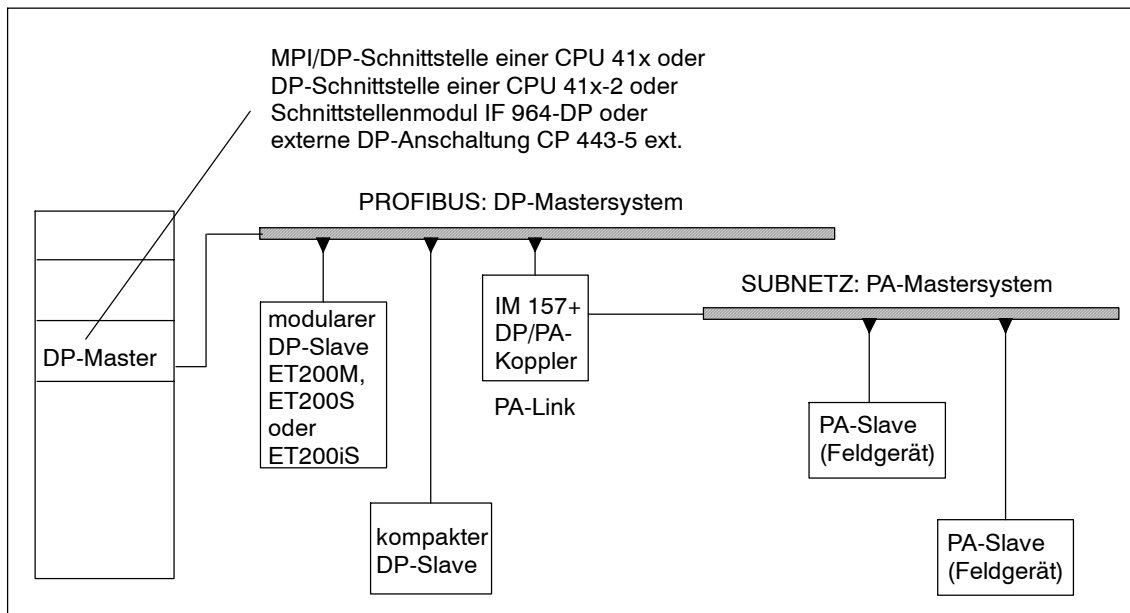


Bild 2-2 Übersicht: Systemstruktur für Anlagenänderungen im laufenden Betrieb

Hardware-Voraussetzungen Anlagenänderungen im laufenden Betrieb

Um eine Anlagenänderung im laufenden Betrieb durchführen zu können, müssen folgende Hardware-Voraussetzungen bereits bei der Inbetriebnahme erfüllt sein:

- Einsatz einer S7-400-Standard-CPU (CPU 412, CPU 414, CPU 416 oder CPU 417) ab Firmwarestand V3.1 oder einer S7-400-H-CPU (CPU 414-4H oder CPU 417-4H) im Einzelbetrieb ab Firmwarestand V3.1
- Falls Sie Anlagenänderungen im laufenden Betrieb an einem DP-Mastersystem mit externem DP-Master (CP 443-5 extended) vornehmen wollen, dann muss dieser mindestens den Firmware-Stand V5.0 aufweisen.
- Falls Sie Baugruppen bei ET 200M hinzufügen wollen: Einsatz der IM 153-2 ab MLFB 6ES7153-2BA00-0XB0 oder der IM 153-2FO ab MLFB 6ES7 153-2BB00-0XB0. Darüber hinaus müssen Sie die ET 200M mit aktiven Buselementen aufbauen und ausreichend freien Platz für die geplante Erweiterung vorsehen. Die ET 200M dürfen Sie nicht als DPV0-Slave (über GSD-Datei) einbinden.
- Falls Sie ganze Stationen hinzufügen wollen: Halten Sie die entsprechenden Busstecker, Repeater, etc vor.
- Falls Sie PA-Slaves (Feldgeräte) hinzufügen wollen: Einsatz der IM 157 ab MLFB 6ES7157-0AA82-0XA00 im zugehörigen DP/PA-Link.
- Der Einsatz des Baugruppenträgers CR2 ist nicht zulässig.
- Der Einsatz einer oder mehrerer der im Folgenden genannten Baugruppen innerhalb einer Station, in der Sie Anlagenänderungen im laufenden Betrieb mittels CiR durchführen wollen, ist nicht zulässig: CP 444, IM 467.
- kein Multicomputing
- kein takt synchroner Betrieb am gleichen DP-Mastersystem

Warnung

Sie können Komponenten, die Anlagenänderungen im laufenden Betrieb beherrschen, und solche, die es nicht beherrschen, beliebig mischen (mit Ausnahme der oben ausgeschlossenen Baugruppen). Sie können Anlagenänderungen aber nur an CiR-fähigen Komponenten durchführen.

Software-Voraussetzungen Anlagenänderungen im laufenden Betrieb

Um eine Konfigurationsänderung im RUN durchführen zu können, muss das Anwenderprogramm folgende Voraussetzung erfüllen: Es muss so geschrieben sein, dass z. B. Stationsausfälle, Baugruppenstörungen oder Zykluszeitüberschreitungen nicht zum CPU-STOP führen.

Folgende OBs müssen auf Ihrer CPU vorhanden sein:

- Prozessalarm-OBs (OB 40 bis OB 47)
- Zeitfehler-OB (OB 80)
- Diagnosealarm-OB (OB 82)
- Ziehen/Stecken-OB (OB 83)
- CPU-Hardwarefehler-OB (OB 84)
- Programmablauffehler-OB (OB 85)
- Baugruppenträgerausfall-OB (OB 86)
- Peripheriezugriffsfehler-OB (OB 122)

Zulässige Anlagenänderungen im laufenden Betrieb: Übersicht

Im laufenden Betrieb können Sie folgende Anlagenänderungen durchführen:

- Hinzufügen von Baugruppen beim modularen DP-Slave ET 200M, sofern Sie ihn nicht als DPV0-Slave (über GSD-Datei) eingebunden haben.
- Das Umparametrieren von ET 200M-Baugruppen, z. B. die Wahl anderer Alarmgrenzen oder das Nutzen bisher unbenutzter Kanäle.
- Bisher unbenutzte Kanäle in einer Baugruppe bzw. in einem Modul bei den modularen Slaves ET 200M, ET 200S, ET 200iS nutzen.
- DP-Slaves zu einem bestehenden DP-Mastersystem hinzufügen.
- PA-Slaves (Feldgeräten) zu einem bestehenden PA-Mastersystem hinzufügen
- DP/PA-Kopplern hinter einer IM157 hinzufügen.
- PA-Links (inklusive PA-Mastersysteme) zu einem bestehenden DP-Mastersystem hinzufügen.
- Hinzugefügte Baugruppen einem Teilprozessabbild zuordnen.
- Das Umparametrieren vorhandener Baugruppen in ET 200M-Stationen (Standardbaugruppen und fehlersichere Signalbaugruppen im Standardbetrieb).
- Änderungen rückgängig machen: Hinzugefügte Baugruppen, Module, DP-Slaves und PA-Slaves (Feldgeräte) können wieder entfernt werden.

Warnung

Wenn Sie Slaves oder Baugruppen hinzufügen oder entfernen oder eine Änderung in der bestehenden Teilprozessabbildzuordnung vornehmen wollen, so ist dies an maximal vier DP-Mastersystemen möglich.

Alle oben nicht ausdrücklich erlaubten Änderungen sind im Rahmen einer Anlageänderung im laufenden Betrieb nicht zulässig und werden hier nicht weiter betrachtet.

S7-400 im Profibus DP-Betrieb

3

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
3.1	CPU 41x als DP-Master/DP-Slave	3-2
3.2	Direkter Datenaustausch	3-32
3.3	Konsistente Daten	3-36

3.1 CPU 41x als DP-Master/DP-Slave

Einleitung

In diesem Kapitel finden Sie die Eigenschaften und technischen Daten, welche Sie benötigen, wenn Sie eine CPU 41x als DP-Master bzw. als DP-Slave einsetzen und für Direkten Datenaustausch projektieren.

Vereinbarung: Da das DP-Master-/DP-Slave-Verhalten für alle CPUs gleich ist, werden im Folgenden die CPUs als CPU 41x bezeichnet.

Weitere Literatur

Beschreibungen und Hinweise zur Projektierung, Konfigurierung eines PROFIBUS-Subnetzes und der Diagnose im PROFIBUS-Subnetz finden Sie in der *STEP 7-Online-Hilfe*.

3.1.1 DP-Adressbereiche der CPUs 41x

Adressbereiche der CPUs 41x

Tabelle 3-1 CPUs 41x (MPI/DP-Schnittstelle als Profibus-DP)

Adressbereich	412-1	412-2	414-2	416-2
MPI-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	2048	2048	2048	2048
DP-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	-	4096	6144	8192
davon im Prozessabbild jeweils Ein- und Ausgänge bis x Byte einstellbar	4096	4096	8192	16384

Tabelle 3-2 CPUs 41x (MPI/DP-Schnittstelle und DP-Modul als Profibus-DP)

Adressbereich	414-3	416-3	417-4
MPI-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	2048	2048	2048
DP-Schnittstelle als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	6144	8192	8192
DP-Modul-als PROFIBUS DP jeweils Ein- und Ausgänge (Byte)	6144	8192	8192
davon im Prozessabbild jeweils Ein- und Ausgänge bis x Byte einstellbar	8192	16384	16384

DP-Diagnoseadressen belegen im Adressbereich für die Eingänge jeweils mindestens 1 Byte für den DP-Master und jeden DP-Slave. Unter diesen Adressen ist z. B. die DP-Normdiagnose der jeweiligen Teilnehmer abrufbar (Parameter LADDR des SFC 13). Die DP-Diagnoseadressen legen Sie bei der Projektierung fest. Wenn Sie keine DP-Diagnoseadressen festlegen, vergibt *STEP 7* die Adressen ab der höchsten Byteadresse abwärts als DP-Diagnoseadressen.

Im DPV1-Modus des Masters bekommen die Slaves in der Regel zwei Diagnoseadressen.

3.1.2 CPU 41x als Profibus-DP-Master

Einleitung

In diesem Kapitel finden Sie die Eigenschaften und technischen Daten der CPU, wenn Sie diese als Profibus-DP-Master betreiben.

Die Eigenschaften und technischen Daten der CPUs 41x finden Sie ab Kapitel 6.1.

Voraussetzung

Sie müssen die entsprechende CPU-Schnittstelle als DP-Master konfigurieren. Das heißt, Sie müssen in *STEP 7* folgendes tun:

- die CPU als DP-Master projektieren
- eine PROFIBUS-Adresse zuweisen
- eine Betriebsart auswählen (S7-kompatibel oder DPV1)
- eine Diagnoseadresse zuweisen
- DP-Slaves an das DP-Mastersystem anbinden

Warnung

Ist einer der PROFIBUS-DP-Slaves eine CPU 31x oder eine CPU 41x?

Dann finden Sie diesen DP-Slave im PROFIBUS-DP-Katalog als "bereits projektierte Station". Dieser DP-Slave-CPU weisen Sie im DP-Master eine Slavediagnoseadresse zu. Den DP-Master müssen Sie mit der DP-Slave-CPU koppeln und die Adressbereiche für den Datenaustausch zur DP-Slave-CPU festlegen.

Von EN 50170 nach DPV1

Die Norm zur Dezentralen Peripherie EN 50170 wurde weiterentwickelt. Die Ergebnisse der Weiterentwicklung sind in die IEC 61158 / IEC 61784-1:2002 Ed1 CP 3/1 eingeflossen. In der SIMATIC-Dokumentation wird hierfür die Bezeichnung DPV1 verwendet. Die neue Version weist einige Erweiterungen und Vereinfachungen auf.

Einige Automatisierungskomponenten der Firma SIEMENS verfügen bereits über DPV1-Funktionalität. Damit Sie diese neuen Funktionalitäten nutzen können, müssen Sie an Ihrem System einige wenige Modifikationen vornehmen. Die komplette Beschreibung des Umstiegs von EN 50170 auf DPV1 finden Sie als FAQ mit dem Titel "Umstieg von EN 50170 auf DPV1", FAQ-Beitrags ID 7027576 auf der Internet-Site des Customer Supports.

Komponenten, die die Profibus DPV1-Funktionalität unterstützen

DPV1-Master

- Die S7-400 CPUs mit integrierter DP-Schnittstelle ab Firmware-Version 3.0.
- Der CP 443-5 mit der Bestellnummer 6GK7 443-5DX03-0XE0, wenn er mit einer dieser S7-400 CPUs eingesetzt wird.

DPV1-Slaves

- DP-Slaves, die im Hardware-Katalog von STEP 7 unter ihrem Familiennamen zu finden sind, sind im Info-Text als DPV1-Slaves zu erkennen.
- DP-Slaves, die in STEP 7 über GSD-Dateien eingebracht werden, ab GSD-Revision 3.

STEP 7

Ab STEP 7 V5.1, Servicepack 2.

Welche Betriebsmodi für DPV1-Komponenten gibt es?

- S7-kompatibler Modus
In diesem Modus ist die Komponente zu EN 50170 kompatibel. Allerdings können Sie dann nicht die volle DPV1-Funktionalität nutzen.
- DPV1-Modus
In diesem Modus können Sie die volle DPV1-Funktionalität nutzen. Die Automatisierungskomponenten in der Station, die kein DPV1 unterstützen, können Sie wie gewohnt weiterhin nutzen.

Kompatibilität zwischen DPV1 und EN 50170?

Sie können auch nach der Umstellung auf DPV1 alle bisherigen Slaves weiterhin nutzen. Diese unterstützen allerdings die erweiterten Funktionen von DPV1 nicht.

Sie können auch ohne die Umstellung auf DPV1 die DPV1-Slaves einsetzen. Diese verhalten sich dann wie herkömmliche Slaves. DPV1-Slaves der Firma SIEMENS können Sie dazu im S7-kompatiblen Modus betreiben. Für DPV1-Slaves anderer Hersteller benötigen Sie eine GSD-Datei nach EN 50170 kleiner Revision 3.

Umstieg auf DPV1

Wenn Sie auf DPV1 umsteigen, dann müssen Sie die ganze Station auf DPV1 umstellen. Dieses können Sie in STEP 7 in der Hardwarekonfiguration (DP-Mode) einstellen.

Weitere Informationen

Beschreibungen und Hinweise zum Umstieg von PROFIBUS DP auf PROFIBUS DPV1 finden Sie im Internet über die Adresse:

<http://www.siemens.com/automation/service&support>

unter Beitragsnummer 7027576

Status/Steuern, Programmieren über PROFIBUS

Alternativ zur MPI-Schnittstelle können Sie über die PROFIBUS-DP-Schnittstelle die CPU programmieren oder die PG-Funktionen Status und Steuern ausführen.

Warnung

Die Anwendungen Programmieren oder Status und Steuern über die PROFIBUS-DP-Schnittstelle verlängert den DP-Zyklus.

Äquidistanz

Äquidistanz ist die Eigenschaft des PROFIBUS-DP, die exakt gleichlange Buszyklen gewährleistet. "Gleichlange Buszyklen" bedeutet, dass der DP-Master den DP-Buszyklus immer wieder nach dem gleichen Zeitabstand beginnt. Dies bedeutet aus Sicht der angeschlossenen Slaves, dass diese ebenfalls ihre Daten vom Master in exakt gleichbleibenden Zeitabständen erhalten.

Ab STEP7 V 5.2 können Sie für PROFIBUS-Subnetze gleichlange (äquidistante) Buszyklen parametrieren.

Teilprozessabbilder taktsynchron aktualisieren

Mit der SFC 126 "SYNC_PI" aktualisieren Sie ein Teilprozessabbild der Eingänge taktsynchron. Ein an einen DP-Takt angebundenes Anwenderprogramm kann mit dieser SFC die erfassten Eingangsdaten in einem Teilprozessabbild der Eingänge synchron mit diesem Takt und konsistent aktualisieren. Die SFC 126 ist unterbrechbar und kann nur in den OBs 61, 62, 63 und 64 aufgerufen werden.

Mit der SFC 127 "SYNC_PO" aktualisieren Sie ein Teilprozessabbild der Ausgänge taktsynchron. Ein an einen DP-Takt angebundenes Anwenderprogramm kann mit dieser SFC die berechneten Ausgangsdaten eines Teilprozessabbildes der Ausgänge synchron mit diesem Takt und konsistent in die Peripherie übertragen. Die SFC 127 ist unterbrechbar und kann nur in den OBs 61, 62, 63 und 64 aufgerufen werden.

Damit Teilprozessabbilder taktsynchron aktualisiert werden können müssen alle Eingangsadressen bzw. Ausgangsadressen eines Slaves demselben Teilprozessabbild zugeordnet werden.

Damit während jedem Takt die Konsistenz in einem Teilprozessabbild sichergestellt ist, müssen bei den einzelnen CPUs folgende Bedingungen erfüllt sein:

- CPU 412: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 100 < 16$
- CPU 414: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 100 < 26$
- CPU 416: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 100 < 40$
- CPU 417: $\text{Anzahl der Slaves} + \text{Anzahl Byte} / 100 < 44$

Die SFC 126 und 127 werden in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

Konsistente Nutzdaten

Daten, die inhaltlich zusammengehören und einen Prozesszustand zu einem bestimmten Zeitpunkt beschreiben, bezeichnet man als konsistente Daten. Damit Daten konsistent sind, dürfen sie während der Verarbeitung oder Übermittlung nicht verändert oder aktualisiert werden.

Ein ausführliche Beschreibung hierzu finden Sie in Kapitel 3.3.

Sync/Freeze

Mit dem Steuerkommando SYNC werden die DP-Slaves einer Gruppen in den Sync-Modus geschaltet, d. h. der DP-Master überträgt die aktuellen Ausgangsdaten und veranlasst die betroffenen DP-Slaves, die Ausgänge einzufrieren. Bei den folgenden Ausgabetelegrammen speichern die DP-Slaves die Ausgangsdaten in einem internen Puffer; der Zustand der Ausgänge bleibt unverändert.

Nach jedem Steuerkommando SYNC legen die DP-Slaves der selektierten Gruppen die Ausgangsdaten ihres internen Puffers auf die Ausgänge an den Prozess.

Die Ausgänge werden erst dann wieder zyklisch aktualisiert, wenn Sie mit Hilfe der SFC 11 "DPSYC_FR" das Steuerkommando UNSYNC absetzen.

Mit dem Steuerkommando FREEZE werden die betroffenen DP-Slaves in den Freeze-Modus geschaltet, d. h. der DP-Master veranlasst die betroffenen DP-Slaves, den aktuellen Zustand der Eingänge einzufrieren. Anschließend überträgt er die eingefrorenen Daten in den Eingangsbereich der CPU.

Nach jedem Steuerkommando FREEZE frieren die DP-Slaves den Zustand der Eingänge erneut ein.

Der DP-Master erhält erst dann wieder zyklisch den aktuellen Zustand der Eingänge, wenn Sie mit Hilfe der SFC 11 "DPSYC_FR" das Steuerkommando UNFREEZE absetzen

Die SFC 11 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

Hochlauf des DP-Mastersystems

Mit folgenden Parametern stellen Sie die Hochlaufzeitüberwachung des DP-Master ein:

- Übertragung der Parameter an Baugruppen
- Fertigmeldung durch Baugruppe

D.h., in der eingestellten Zeit müssen die DP-Slaves hochlaufen und von der CPU (als DP-Master) parametrierbar sein.

PROFIBUS-Adresse des DP-Masters

Es sind alle PROFIBUS-Adressen zulässig.

3.1.3 Diagnose der CPU 41x als DP-Master

Diagnose durch LED-Anzeigen

Die Tabelle 3-3 erläutert die Bedeutung der BUSF-LED.

Bei einer Anzeige wird immer die BUSF-LED leuchten oder blinken, die der als PROFIBUS-DP-Schnittstelle projektierten Schnittstelle zugeordnet ist.

Tabelle 3-3 Bedeutung der LED "BUSF" der CPU 41x als DP-Master

BUSF	Bedeutung	Abhilfe
aus	Projektion in Ordnung; alle projektierten Slaves sind ansprechbar	-
leuchtet	<ul style="list-style-type: none"> Busfehler (physikalischer Fehler) DP-Schnittstellenfehler verschiedene Baudraten im Multi-DP-Master-Betrieb 	<ul style="list-style-type: none"> Überprüfen Sie das Buskabel auf Kurzschluss oder Unterbrechung. Werten Sie die Diagnose aus. Projektieren Sie neu oder korrigieren Sie die Projektierung.
blinkt	<ul style="list-style-type: none"> Stationsausfall mindestens einer der zugeordneten Slaves ist nicht ansprechbar 	<ul style="list-style-type: none"> Überprüfen Sie, ob das Buskabel an der CPU 41x angeschlossen ist bzw. der Bus unterbrochen ist. Warten Sie ab, bis die CPU 41x hochgelaufen ist. Wenn die LED nicht aufhört zu blinken, überprüfen Sie die DP-Slaves oder werten Sie die Diagnose der DP-Slaves aus.
blinkt kurzzeitig INTF leuchtet kurzzeitig	CiR Synchronisation läuft	-

Ermittlung der Bustopologie in einem DP-Mastersystem mit der SFC 103 "DP_TOPOL" anstoßen

Um die Möglichkeiten zu verbessern, bei Störungen im laufenden Betrieb festzustellen, welche Baugruppe gestört ist bzw. wo auf dem DP-Kabel eine Unterbrechung etc. vorliegt, gibt es den Diagnose-Repeater. Diese Baugruppe arbeitet als Slave, und kann die Topologie eines DP-Strangs ermitteln und davon ausgehend Störungen erfassen.

Mit der SFC 103 "DP_TOPOL" stoßen Sie die Ermittlung der Bustopologie eines DP-Mastersystems durch den Diagnose-Repeater an. Die SFC 103 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben. Der Diagnose-Repeater ist beschrieben im Handbuch "Diagnose-Repeater für PROFIBUS-DP", Bestellnummer 6ES7972-0AB00-8AA0.

Auslesen der Diagnose mit STEP 7

Tabelle 3-4 Auslesen der Diagnose mit STEP 7

DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
CPU 41x	Register "DP-Slave-Diagnose"	Slave-Diagnose als Klartext an STEP 7-Oberfläche anzeigen	siehe "Hardware diagnostizieren" in der STEP 7-Onlinehilfe und im Handbuch <i>Programmieren mit STEP 7</i>
	SFC 13 "DPNRM_DG"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau für CPU 41x siehe Kapitel 3.1.5; SFC siehe Referenzhandbuch <i>Systemsoftware für S7-300/400 System- und Standardfunktionen</i> Aufbau für andere Slaves siehe deren Beschreibung
	SFC 59 "RD_REC"	Datensätze der S7-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Referenzhandbuch <i>Systemsoftware für S7-300/400 System- und Standardfunktionen</i>
	SFC 51 "RDSYSST"	SZL-Teillisten auslesen. Im Diagnosealarm mit der SZL-ID W#16#00B3 den SFC 51 aufrufen und SZL der Slave-CPU auslesen.	
	SFB 52 "RDREC"	für DPV1-Slaves Datensätze der S7-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	
	SFB 54 "RALRM"	für DPV1-Slaves: Alarminformation auslesen innerhalb des zugehörigen Alarm-OBS	
	SFC 103 "DP_TOPOL"	Ermittlung der Bustopologie eines DP-Mastersystems durch die dort vorhandenen Diagnoserepeater anstoßen.	

Diagnose im Anwenderprogramm auswerten

Das folgende Bild zeigt Ihnen, wie Sie vorgehen müssen, um die Diagnose im Anwenderprogramm auswerten zu können.

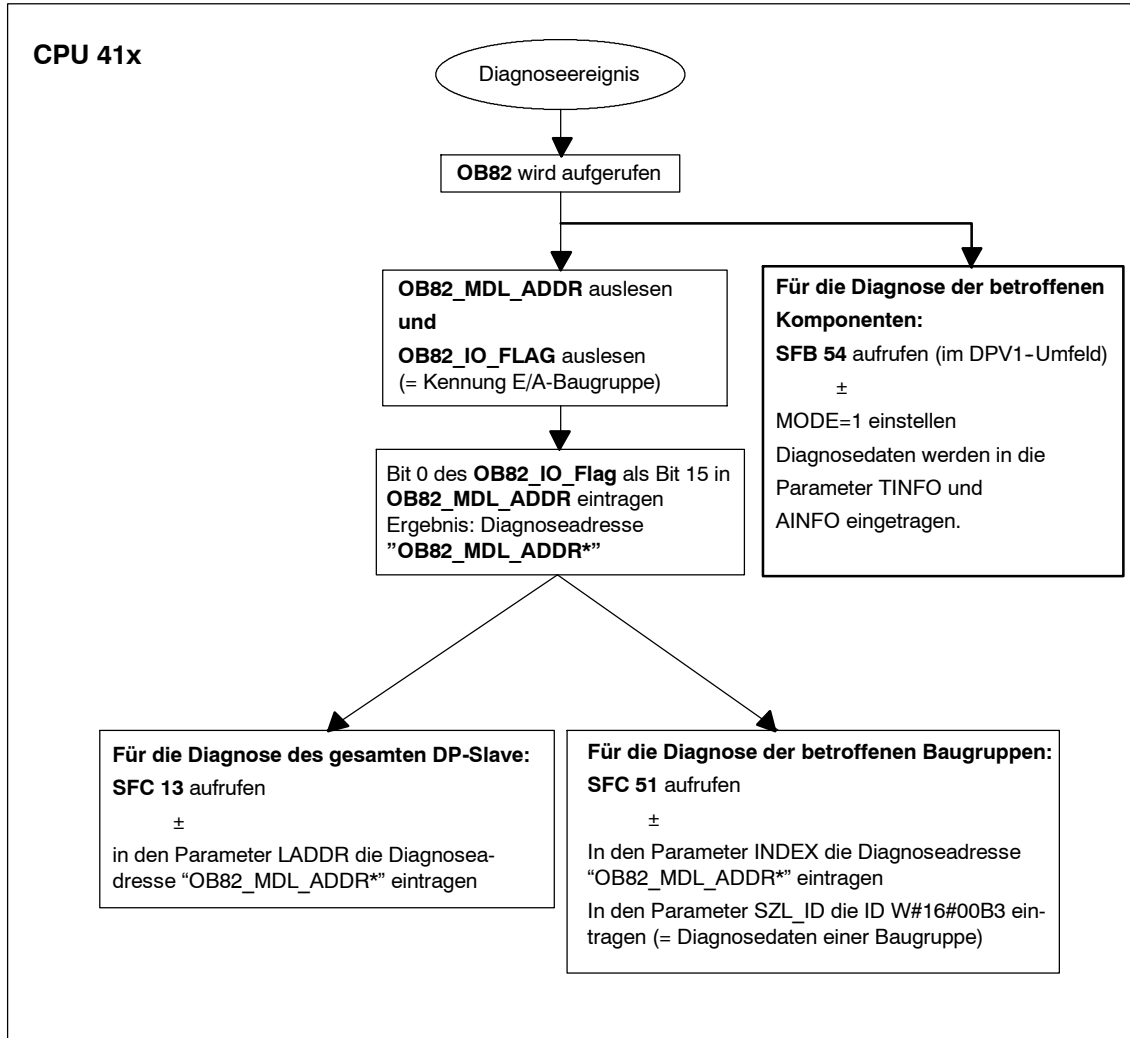


Bild 3-1 Diagnose mit CPU 41x

Diagnoseadressen in Verbindung mit DP-Slave-Funktionalität

Sie vergeben bei der CPU 41x Diagnoseadressen für den PROFIBUS-DP. Beachten Sie bei der Projektierung, daß DP-Diagnoseadressen einmal dem DP-Master und einmal dem DP-Slave zugeordnet sind.

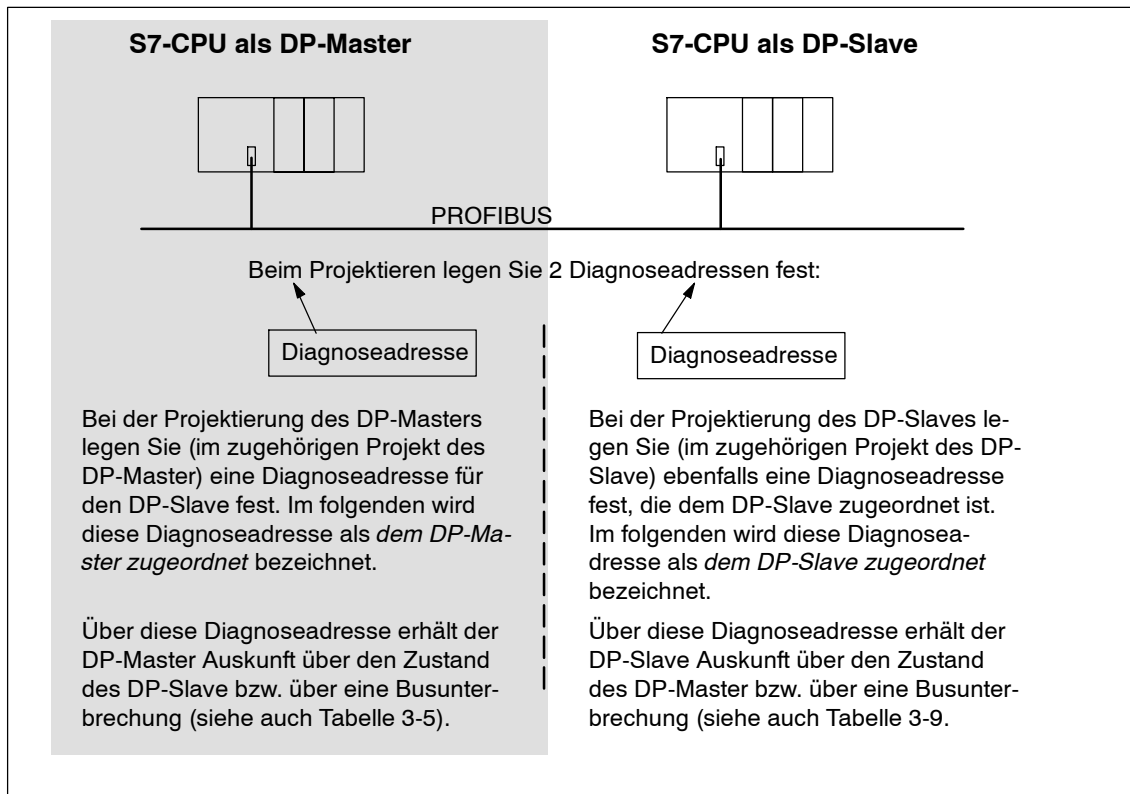


Bild 3-2 Diagnoseadressen für DP-Master und DP-Slave

Ereigniserkennung

Die Tabelle 3-5 zeigt, wie die CPU 41x als DP-Master Betriebszustandsänderungen einer CPU als DP-Slave bzw. Unterbrechungen des Datentransfers erkennt.

Tabelle 3-5 Ereigniserkennung der CPUs 41x als DP-Master

Ereignis	was passiert im DP-Master
Busunterbrechung (Kurzschluss, Stecker gezogen)	<ul style="list-style-type: none"> Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist) bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)
DP-Slave: RUN → STOP	<ul style="list-style-type: none"> Aufruf des OB 82 mit der Meldung <i>Baugruppe gestört</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist; Variable OB82_MDL_STOP=1)
DP-Slave: STOP → RUN	<ul style="list-style-type: none"> Aufruf des OB 82 mit der Meldung <i>Baugruppe ok.</i> (gehendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Master zugeordnet ist; Variable OB82_MDL_STOP=0)

Auswertung im Anwenderprogramm

Die folgende Tabelle zeigt Ihnen, wie Sie zum Beispiel RUN-STOP-Übergänge des DP-Slaves im DP-Master auswerten können (siehe auch Tabelle 3-5).

im DP-Master	im DP-Slave (CPU 41x)
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Mastersystem= 1022	Diagnoseadressen: (Beispiel) Slavediagnoseadresse= 422 Masterdiagnoseadresse=nicht relevant
<p>Die CPU ruft den OB 82 auf mit u. a. folgenden Informationen:</p> <ul style="list-style-type: none"> OB 82_MDL_ADDR:=1022 OB82_EV_CLASS:=B#16#39 (kommendes Ereignis) OB82_MDL_DEFECT:=Baugruppenstörung <p>Tip: Diese Informationen stehen auch im Diagnosepuffer der CPU</p> <p>Im Anwenderprogramm sollten Sie auch den SFC 13 "DPNRM_DG" zum Auslesen der DP-Slave-Diagnosedaten programmieren.</p> <p>Im DPV1-Umfeld empfehlen wir den SFB54 zu verwenden. Er gibt die komplette Alarminformation aus.</p>	<p>CPU: RUN → STOP</p> <p>CPU erzeugt ein DP-Slave-Diagnosetelegramm (siehe Kapitel 3.1.5).</p>

3.1.4 CPU 41x als DP-Slave

Einleitung

In diesem Kapitel beschreiben wir die Eigenschaften und technischen Daten der CPU, wenn Sie sie als DP-Slave betreiben.

Die Eigenschaften und technischen Daten der CPUs 41x finden Sie ab Kapitel 6.1.

Voraussetzungen

1. Es darf immer nur eine DP-Schnittstelle einer CPU als DP-Slave projiziert werden.
2. Soll die MPI/DP-Schnittstelle eine DP-Schnittstelle sein? Dann müssen Sie die Schnittstelle als DP-Schnittstelle projektieren.

Vor der Inbetriebnahme müssen Sie die CPU als DP-Slave konfigurieren. Das heißt, Sie müssen in *STEP 7*

- die CPU als DP-Slave "einschalten",
- eine PROFIBUS-Adresse zuweisen,
- eine Slavediagnoseadresse zuweisen
- die Adressbereiche für den Datenaustausch zum DP-Master festlegen.

GSD-Dateien

Sie benötigen eine GSD-Datei, um bei einem Fremdsystem die CPU als DP-Slave projektieren zu können.

Die GSD-Datei steht Ihnen im Internet unter http://www.ad.siemens.de/csi_e/gsd kostenlos zum Download zur Verfügung.

Außerdem können Sie die GSD-Datei von der Mailbox des Schnittstellen-Centers in Fürth unter der Nummer +49 (911) 737972 herunterladen.

Konfigurier- und Parametriertelegramm

Beim Konfigurieren/Parametrieren der CPU 41x werden Sie durch *STEP 7* unterstützt. Sollten Sie eine Beschreibung des Konfigurier- und Parametriertelegramms benötigen, zum Beispiel zur Kontrolle mit einem Busmonitor, dann finden Sie die Beschreibung des Konfigurier- und Parametriertelegramms im Internet unter <http://www.ad.siemens.de/simatic-cs> unter der Beitrags-ID 1452338.

Status/Steuern, Programmieren über PROFIBUS

Alternativ zur MPI-Schnittstelle können Sie über die PROFIBUS-DP-Schnittstelle die CPU programmieren oder die PG-Funktionen Status und Steuern ausführen. Dazu müssen Sie bei der Konfiguration der CPU als DP-Slave in *STEP 7* diese Funktionen freischalten.

Warnung

Die Anwendungen von Programmieren oder Status und Steuern über die PROFIBUS-DP-Schnittstelle verlängert den DP-Zyklus.

Datentransfer über einen Übergabespeicher

Die CPU 41x stellt als DP-Slave einen Übergabespeicher zum PROFIBUS DP zur Verfügung. Der Datentransfer zwischen der CPU als DP-Slave und dem DP-Master erfolgt immer über diesen Übergabespeicher. Dazu projektieren Sie bis zu 32 Adressbereiche.

D.h., der DP-Master schreibt seine Daten in diese Adressbereiche des Übergabespeichers und die CPU liest im Anwenderprogramm diese Daten aus und umgekehrt.

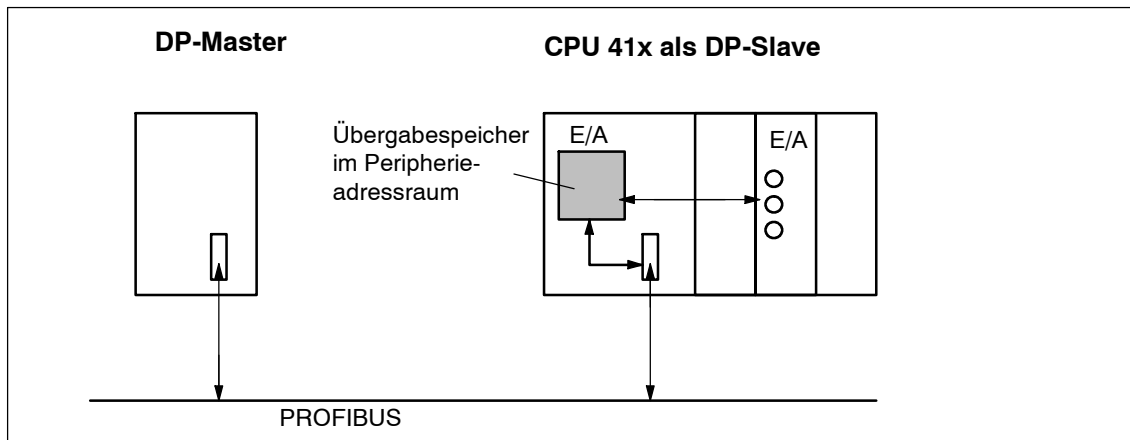


Bild 3-3 Übergabespeicher in der CPU 41x als DP-Slave

Adressbereiche des Übergabespeichers

In *STEP 7* projektieren Sie Ein- und Ausgangsadressbereiche:

- Sie können bis zu 32 Ein- bzw. Ausgangsadressbereiche projektieren
- Jeder dieser Adressbereiche kann bis zu 32 Byte groß sein
- Sie können insgesamt maximal 244 Byte Eingänge und 244 Byte Ausgänge projektieren

Ein Projektierungsbeispiel für die Adressvergabe des Übergabespeichers finden Sie in nachfolgender Tabelle. Diese finden Sie auch in der Hilfe zur *STEP 7* Projektierung.

Tabelle 3-6 Projektierungsbeispiel für die Adressbereiche des Übergabespeichers

	Typ	Master- adresse	Typ	Slave- adresse	Länge	Einheit	Konsistenz
1	E	222	A	310	2	Byte	Einheit
2	A	0	E	13	10	Wort	gesamte Länge
:							
32							
Adressbereiche in der DP-Master-CPU			Adressbereiche in der DP-Slave-CPU		Diese Parameter der Adressbereiche müssen für DP-Master und DP-Slave gleich sein		

Regeln

Folgende Regeln müssen Sie beim Arbeiten mit dem Übergabespeicher beachten:

- Zuordnung der Adressbereiche:
 - Eingangsdaten des DP-Slave sind **immer** Ausgangsdaten des DP-Masters
 - Ausgangsdaten des DP-Slaves sind **immer** Eingangsdaten des DP-Masters
- Die Adressen können Sie frei vergeben. Im Anwenderprogramm greifen Sie mit Lade-/Transferbefehlen bzw. mit den SFCs 14 und 15 auf die Daten zu. Sie können ebenso Adressen aus dem Prozessabbild der Eingänge bzw. Ausgänge angeben (siehe auch Kapitel 3.1.1).

Warnung

Für den Übergabespeicher vergeben Sie Adressen aus dem DP-Adressbereich der CPU 41x.

Die für den Übergabespeicher vergebenen Adressen dürfen Sie nicht noch einmal für die Peripheriebaugruppen an der CPU 41x vergeben!

- Die niedrigste Adresse der einzelnen Adressbereiche ist die Anfangsadresse des jeweiligen Adressbereichs.
- Die Länge, Einheit und die Konsistenz der zusammengehörenden Adressbereiche für DP-Master und DP-Slave muss gleich sein.

S5-DP-Master

Wenn Sie eine IM 308 C als DP-Master und die CPU 41x als DP-Slave einsetzen, gilt für den Austausch von konsistenten Daten:

Sie müssen den FB 192 in der IM 308-C programmieren, damit zwischen DP-Master und DP-Slave konsistente Daten übertragen werden. Nur mit dem FB 192 werden die Daten der CPU 41x nur zusammenhängend in einem Block ausgegeben bzw. ausgelesen!

S5-95 als DP-Master

Wenn Sie ein AG S5-95 als DP-Master einsetzen, dann müssen Sie dessen Busparameter auch für die CPU 41x als DP-Slave einstellen.

Beispielprogramm

Im Folgenden sehen Sie in einem kleinen Beispielprogramm den Datenaustausch zwischen DP-Master und DP-Slave. Sie finden in diesem Beispiel die Adressen aus Tabelle 3-6 wieder.

in der DP-Slave-CPU				in der DP-Master-CPU			
L	2		Datenvorverarbeitung im DP-Slave				
T	MB	6					
L	EB	0					
T	MB	7					
L	MW	6	Daten weiterreichen an DP-Master				
T	PAW	310					
				L	PEB	222	empfangene Daten im DP-Master
				T	MB	50	weiterverarbeiten
				L	PEB	223	
				L	B#16#3		
				+	I		
				T	MB	51	
				L	10		Datenvorverarbeitung im DP-Master
				+	3		
				T	MB	60	
				CALL	SFC	15	Daten senden an DP-Slave
				LADDR:=	W#16#0		
				RECORD:=	P#M60.0	Byte20	
				RET_VAL:=	MW 22		
CALL	SFC	14	Daten empfangen vom DP-Master				
LADDR:=	W#16#D						
RET_VAL:=	MW 20						
RECORD:=	P#M30.0	Byte20					
L	MB	30	empfangene Daten weiterverarbeiten				
L	MB	7					
+	I						
T	MW	100					

Datentransfer im STOP

Die DP-Slave-CPU geht in STOP: Die Daten im Übergabespeicher der CPU werden mit "0" überschrieben, das heißt der DP-Master liest "0".

Der DP-Master geht in STOP: Die aktuellen Daten im Übergabespeicher der CPU bleiben erhalten und können weiterhin von der CPU ausgelesen werden.

PROFIBUS-Adresse

Die 126 dürfen Sie nicht als PROFIBUS-Adresse für die CPU 41x als DP-Slave einstellen.

3.1.5 Diagnose der CPU 41x als DP-Slave

Diagnose durch LED-Anzeigen - CPU 41x

Die Tabelle 3-7 erläutert die Bedeutung der BUSF-LEDs.

Es wird immer die BUSF-LED leuchten oder blinken, die der als PROFIBUS-DP-Schnittstelle projektierten Schnittstelle zugeordnet ist.

Tabelle 3-7 Bedeutung der LEDs "BUSF" der CPU 41x als DP-Slave

BUSF	Bedeutung	Abhilfe
aus	Projektierung in Ordnung	-
blinkt	Die CPU 41x ist falsch parametrierung. Es findet kein Datenaustausch zwischen DP-Master und der CPU 41x statt. Ursachen: <ul style="list-style-type: none"> die Ansprechüberwachungszeit ist abgelaufen die Buskommunikation über PROFIBUS ist unterbrochen PROFIBUS-Adresse ist falsch 	<ul style="list-style-type: none"> Überprüfen Sie die CPU 41x. Überprüfen Sie, ob der Busanschluss-Stecker richtig steckt. Überprüfen Sie, ob das Buskabel zum DP-Master unterbrochen ist. Überprüfen Sie die Konfiguration und Parametrierung.
an	<ul style="list-style-type: none"> Buskurzschluss 	<ul style="list-style-type: none"> Überprüfen Sie den Busaufbau.

Ermittlung der Bustopologie in einem DP-Mastersystem mit der SFC 103 "DP_TOPOL" anstoßen

Um die Möglichkeiten zu verbessern, bei Störungen im laufenden Betrieb festzustellen, welche Baugruppe gestört ist bzw. wo auf dem DP-Kabel eine Unterbrechung etc. vorliegt, gibt es den Diagnose-Repeater. Diese Baugruppe arbeitet als Slave, und kann die Topologie eines DP-Strangs ermitteln und davon ausgehend Störungen erfassen.

Mit der SFC 103 "DP_TOPOL" stoßen Sie die Ermittlung der Bustopologie eines DP-Mastersystems durch den Diagnose-Repeater an. Die SFC 103 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben. Der Diagnose-Repeater ist beschrieben im Handbuch "Diagnose-Repeater für PROFIBUS-DP", Bestellnummer 6ES7972-0AB00-8AA0.

Diagnose mit STEP 5 oder STEP 7 Slave-Diagnose

Die Slave-Diagnose verhält sich nach Norm EN 50170, Volume 2, PROFIBUS. Sie kann in Abhängigkeit vom DP-Master für alle DP-Slaves, die sich nach Norm verhalten, mit STEP 5 oder STEP 7 ausgelesen werden.

Das Auslesen und der Aufbau der Slave-Diagnose ist in den folgenden Kapiteln beschrieben.

S7-Diagnose

S7-Diagnose kann von allen diagnosefähigen Baugruppen des Baugruppenspektrums SIMATIC S7 im Anwenderprogramm angefordert werden. Die Baugruppen, welche diagnosefähig sind, können Sie den Informationen zur Baugruppe oder im Katalog entnehmen. Der Aufbau der S7-Diagnose ist für zentral und dezentral gesteckte Baugruppen gleich.

Die Diagnosedaten einer Baugruppe stehen in den Datensätzen 0 und 1 des Systemdatenbereichs der Baugruppe. Der Datensatz 0 enthält 4 Bytes Diagnosedaten, die den aktuellen Zustand einer Baugruppe beschreiben. Der Datensatz 1 enthält außerdem baugruppenspezifische Diagnosedaten.

Den Aufbau der Diagnosedaten finden Sie im Referenzhandbuch *Standard- und Systemfunktionen*.

Auslesen der Diagnose

Tabelle 3-8 Auslesen der Diagnose mit STEP 5 und STEP 7 im Mastersystem

Automatisierungssystem mit DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
SIMATIC S7	Register "DP-Slave-Diagnose"	Slave-Diagnose als Klartext an STEP 7-Oberfläche anzeigen	siehe "Hardware diagnostizieren" in der STEP 7-Onlinehilfe und im Handbuch <i>Programmieren mit STEP 7</i>
	SFC 13 "DP NRM_DG"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau siehe Kapitel 3.1.5; SFC siehe Referenzhandbuch <i>Systemsoftware für S7-300/400 System- und Standardfunktionen</i>
	SFC 51 "RDSYSST"	SZL-Teillisten auslesen. Im Diangosealarm mit der SZL-ID W#16#00B3 den SFC 51 aufrufen und SZL der Slave-CPU auslesen.	Referenzhandbuch <i>Systemsoftware für S7-300/400 System- und Standardfunktionen</i>
	SFB 54 "RDREC"	für DPV1-Umfeld gilt: Alarminformation auslesen innerhalb des zugehörigen Alarm-OBs	
	FB 125/FC 125	Slave-Diagnose auswerten	im Internet unter http://www.ad.siemens.de/simatic-cs ID 387 257

Tabelle 3-8 Auslesen der Diagnose mit STEP 5 und STEP 7, Fortsetzung im Mastersystem

Automatisierungs-system mit DP-Master	Baustein oder Register in STEP 7	Anwendung	Siehe ...
SIMATIC S5 mit IM 308-C als DP-Master	FB 192 "IM308C"	Slave-Diagnose auslesen (in Datenbereich des Anwenderprogramms ablegen)	Aufbau siehe Kapitel 3.1.5; FBs siehe Handbuch <i>Dezentrales Peripheriesystem ET 200</i>
SIMATIC S5 mit Automatisierungs-gerät S5-95U als DP-Master	SFB 230 "S_DIAG"		

Beispiel für Auslesen der Slave-Diagnose mit FB 192 "IM 308C"

Sie finden hier ein Beispiel, wie Sie mit dem FB 192 die Slave-Diagnose für einen DP-Slave im STEP 5-Anwenderprogramm auslesen.

Annahmen

Für dieses STEP 5-Anwenderprogramm gelten die folgenden Annahmen:

- Die IM 308-C belegt als DP-Master die Kacheln 0 ... 15 (Nummer 0 der IM 308-C).
- Der DP-Slave hat die PROFIBUS-Adresse 3.
- Die Slave-Diagnose soll im DB 20 abgelegt werden. Sie können auch jeden anderen Datenbaustein dafür verwenden.
- Die Slave-Diagnose besteht aus 26 Bytes.

STEP 5-Anwenderprogramm

AWL	Erläuterung
:A DB 30	
:SPA FB 192	
Name :IM308C	
DPAD : KH F800	Default-Adressbereich der IM 308-C
IMST : KY 0, 3	IM-Nr. = 0, PROFIBUS-Adresse des DP-Slaves = 3
FCT : KC SD	Funktion: Slave-Diagnose lesen
GCGR : KM 0	wird nicht ausgewertet
TYP : KY 0, 20	S5-Datenbereich: DB 20
STAD : KF +1	Diagnosedaten ab Datenwort 1
LENG : KF 26	Diagnoselänge = 26 Bytes
ERR : DW 0	Fehlercode-Ablage in DW 0 des DB 30

Diagnoseadressen in Verbindung mit DP-Master-Funktionalität

Sie vergeben bei der CPU 41x Diagnoseadressen für den PROFIBUS-DP. Beachten Sie bei der Projektierung, dass DP-Diagnoseadressen einmal dem DP-Master und einmal dem DP-Slave zugeordnet sind.

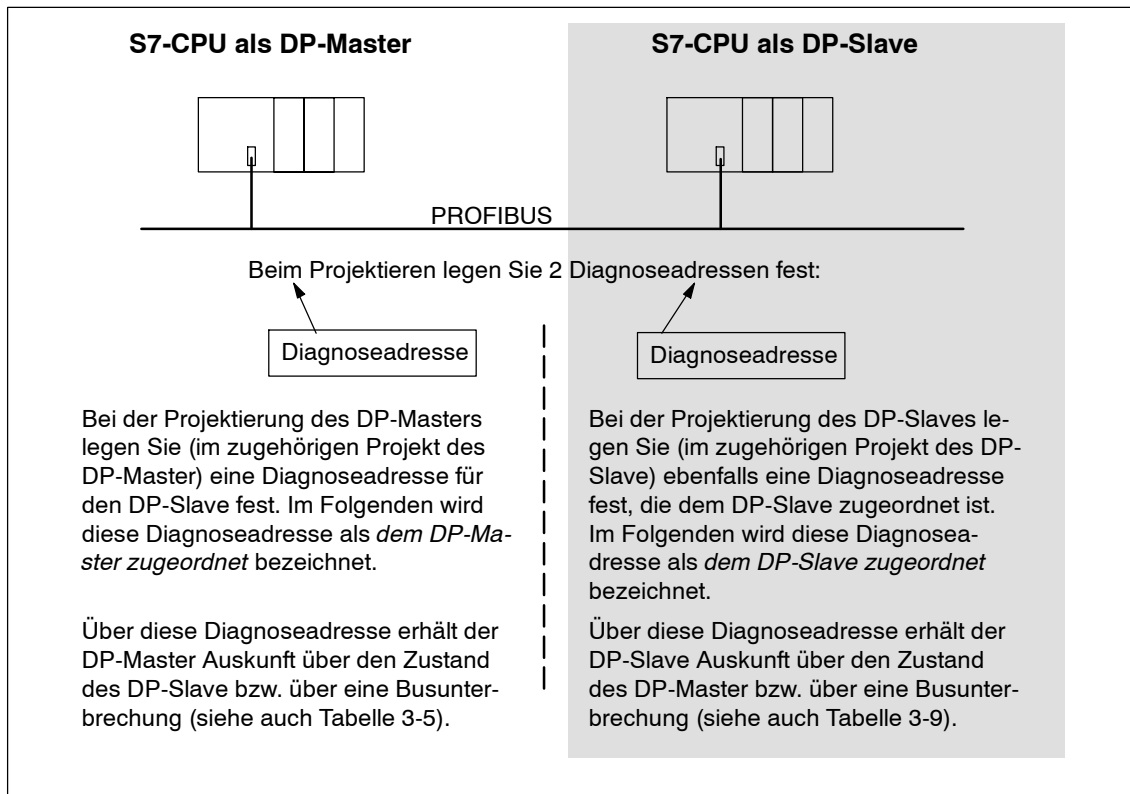


Bild 3-4 Diagnoseadressen für DP-Master und DP-Slave

Ereigniserkennung

Die Tabelle 3-9 zeigt, wie die CPU 41x als DP-Slave Betriebszustandsänderungen bzw. Unterbrechungen des Datentransfers erkennt.

Tabelle 3-9 Ereigniserkennung der CPUs 41x als DP-Slave

Ereignis	was passiert im DP-Slave
Busunterbrechung (Kurzschluss, Stecker gezogen)	<ul style="list-style-type: none"> Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist) bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)
DP-Master: RUN → STOP	<ul style="list-style-type: none"> Aufruf des OB 82 mit der Meldung <i>Baugruppe gestört</i> (kommendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist; Variable OB82_MDL_STOP=1)
DP-Master: STOP → RUN	<ul style="list-style-type: none"> Aufruf des OB 82 mit der Meldung <i>Baugruppe ok.</i> (gehendes Ereignis; Diagnoseadresse des DP-Slave, die dem DP-Slave zugeordnet ist; Variable OB82_MDL_STOP=0)

Auswertung im Anwenderprogramm

Die folgende Tabelle 3-10 zeigt Ihnen, wie Sie zum Beispiel RUN-STOP-Übergänge des DP-Masters im DP-Slave auswerten können (siehe auch Tabelle 3-9).

Tabelle 3-10 Auswertung von RUN-STOP-Übergängen im DP-Master/DP-Slave

im DP-Master	im DP-Slave
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Mastersystem= 1022	Diagnoseadressen: (Beispiel) Slavediagnoseadresse= 422 Masterdiagnoseadresse=nicht relevant
CPU: RUN → STOP	<p>Die CPU ruft den OB 82 auf mit u. a. folgenden Informationen:</p> <ul style="list-style-type: none"> OB 82_MDL_ADDR:=422 OB82_EV_CLASS:=B#16#39 (kommendes Ereignis) OB82_MDL_DEFECT:=Baugruppenstörung <p>Tip: diese Informationen stehen auch im Diagnosepuffer der CPU</p>

Aufbau der Slave-Diagnose

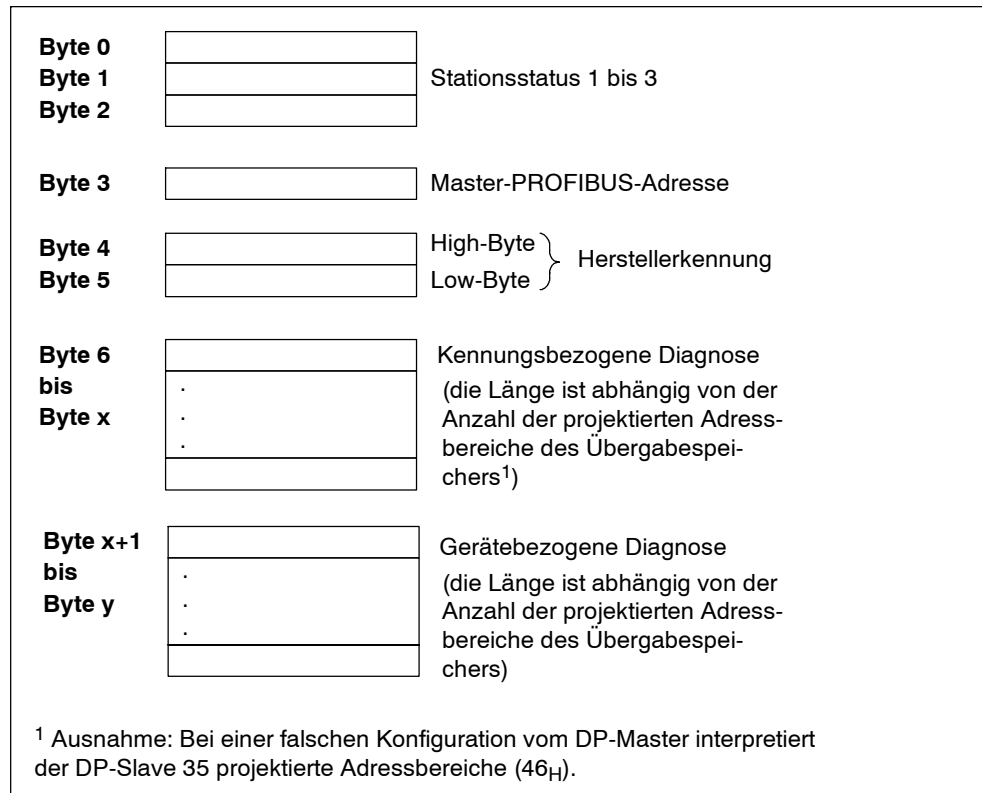


Bild 3-5 Aufbau der Slave-Diagnose

3.1.6 CPU 41x als DP-Slave: Stationsstatus 1 bis 3

Stationsstatus 1 bis 3

Der Stationsstatus 1 bis 3 gibt einen Überblick über den Zustand eines DP-Slaves.

Tabelle 3-11 Aufbau von Stationsstatus 1 (Byte 0)

Bit	Bedeutung	Abhilfe
0	1:DP-Slave kann von DP-Master nicht angesprochen werden.	<ul style="list-style-type: none"> • Richtige DP-Adresse am DP-Slave eingestellt? • Busanschluss-Stecker angeschlossen? • Spannung am DP-Slave? • RS 485-Repeater richtig eingestellt? • Reset am DP-Slave durchführen
1	1:DP-Slave ist für Datenaustausch noch nicht bereit.	<ul style="list-style-type: none"> • Abwarten, da DP-Slave gerade im Hochlauf ist.
2	1: Die vom DP-Master an den DP-Slave gesendeten Konfigurationsdaten stimmen nicht mit dem Aufbau des DP-Slaves überein.	<ul style="list-style-type: none"> • Richtiger Stationstyp oder richtiger Aufbau des DP-Slaves in der Software eingegeben?
3	1:Diagnosealarm, erzeugt durch RUN-STOP-Übergang der CPU 0:Diagnosealarm, erzeugt durch STOP-RUN-Übergang der CPU	<ul style="list-style-type: none"> • Sie können die Diagnose auslesen.
4	1:Funktion wird nicht unterstützt, z. B. Ändern der DP-Adresse über Software	<ul style="list-style-type: none"> • Überprüfen Sie die Projektierung.
5	0:Das Bit ist immer "0".	-
6	1:DP-Slave-Typ stimmt nicht mit der Software-Projektierung überein.	<ul style="list-style-type: none"> • Richtiger Stationstyp in der Software eingegeben? (Parametrierfehler)
7	1:DP-Slave ist von einem anderen DP-Master parametrierbar worden als dem DP-Master, der im Augenblick Zugriff auf den DP-Slave hat.	<ul style="list-style-type: none"> • Bit ist immer 1, wenn Sie z. B. gerade mit dem PG oder einem anderen DP-Master auf den DP-Slave zugreifen. Die DP-Adresse des Parametriermasters befindet sich im Diagnosebyte "Master-PROFIBUS-Adresse".

Tabelle 3-12 Aufbau von Stationsstatus 2 (Byte 1)

Bit	Bedeutung
0	1:DP-Slave muss neu parametrierung und konfiguriert werden.
1	1:Es liegt eine Diagnosemeldung vor. Der DP-Slave kann nicht weiterlaufen, solange der Fehler nicht behoben ist (statische Diagnosemeldung).
2	1:Bit ist immer auf "1", wenn DP-Slave mit dieser DP-Adresse vorhanden ist.
3	1:Es ist bei diesem DP-Slave die Ansprechüberwachung aktiviert.
4	0:Bit ist immer auf "0".
5	0:Bit ist immer auf "0".
6	0:Bit ist immer auf "0".
7	1:DP-Slave ist deaktiviert, d. h. er ist aus der zyklischen Bearbeitung herausgenommen.

Tabelle 3-13 Aufbau von Stationsstatus 3 (Byte 2)

Bit	Bedeutung
0 bis 6	0:Bits sind immer auf "0"
7	1: <ul style="list-style-type: none"> • Es liegen mehr Diagnosemeldungen vor, als der DP-Slave speichern kann. • Der DP-Master kann nicht alle vom DP-Slave gesendeten Diagnosemeldungen in seinem Diagnosepuffer eintragen.

Master-PROFIBUS Adresse

Im Diagnosebyte Master-PROFIBUS-Adresse ist die DP-Adresse des DP-Masters hinterlegt:

- der den DP-Slave parametrierung hat und
- der lesenden und schreibenden Zugriff auf den DP-Slave hat

Tabelle 3-14 Aufbau der Master-PROFIBUS-Adresse (Byte 3)

Bit	Bedeutung
0 bis 7	DP-Adresse des DP-Masters, der den DP-Slave parametrierung hat und lesenden und schreibenden Zugriff auf den DP-Slave hat.
	FF _H : DP-Slave wurde von keinem DP-Master parametrierung.

Herstellerkennung

In der Herstellerkennung ist ein Code hinterlegt, der den Typ des DP-Slaves beschreibt.

Tabelle 3-15 Aufbau der Herstellerkennung (Byte 4, 5)

Byte 4	Byte 5	Herstellerkennung für CPU
80 _H	C5 _H	412-1
80 _H	C6 _H	412-2
80 _H	C7 _H	414-2
80 _H	C8 _H	414-3
80 _H	CA _H	416-2
80 _H	CB _H	416-3
80 _H	CC _H	417-4

Kennungsbezogene Diagnose

Die kennungsbezogene Diagnose sagt aus, für welchen der projektierten Adressbereiche des Übergabespeichers ein Eintrag erfolgt ist.

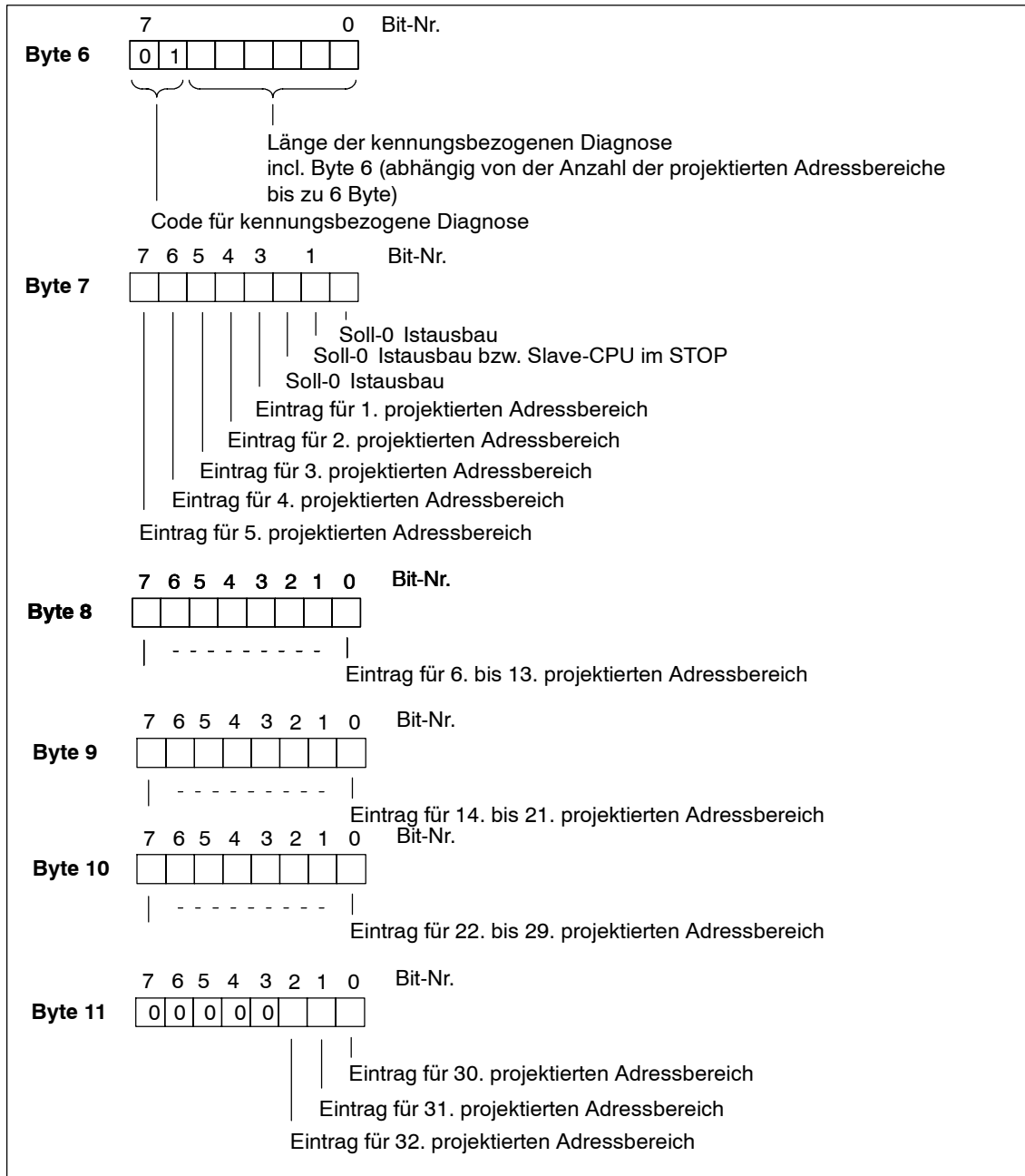


Bild 3-6 Aufbau der kennungsbezogenen Diagnose der CPU 41x

Gerätebezogene Diagnose

Die gerätebezogene Diagnose gibt detaillierte Auskunft über einen DP-Slave. Die gerätebezogene Diagnose beginnt ab Byte x und kann maximal 20 Bytes umfassen.

Im folgenden Bild sind Aufbau und Inhalt der Bytes für einen projektierten Adressbereich des Übergabespeichers beschrieben.

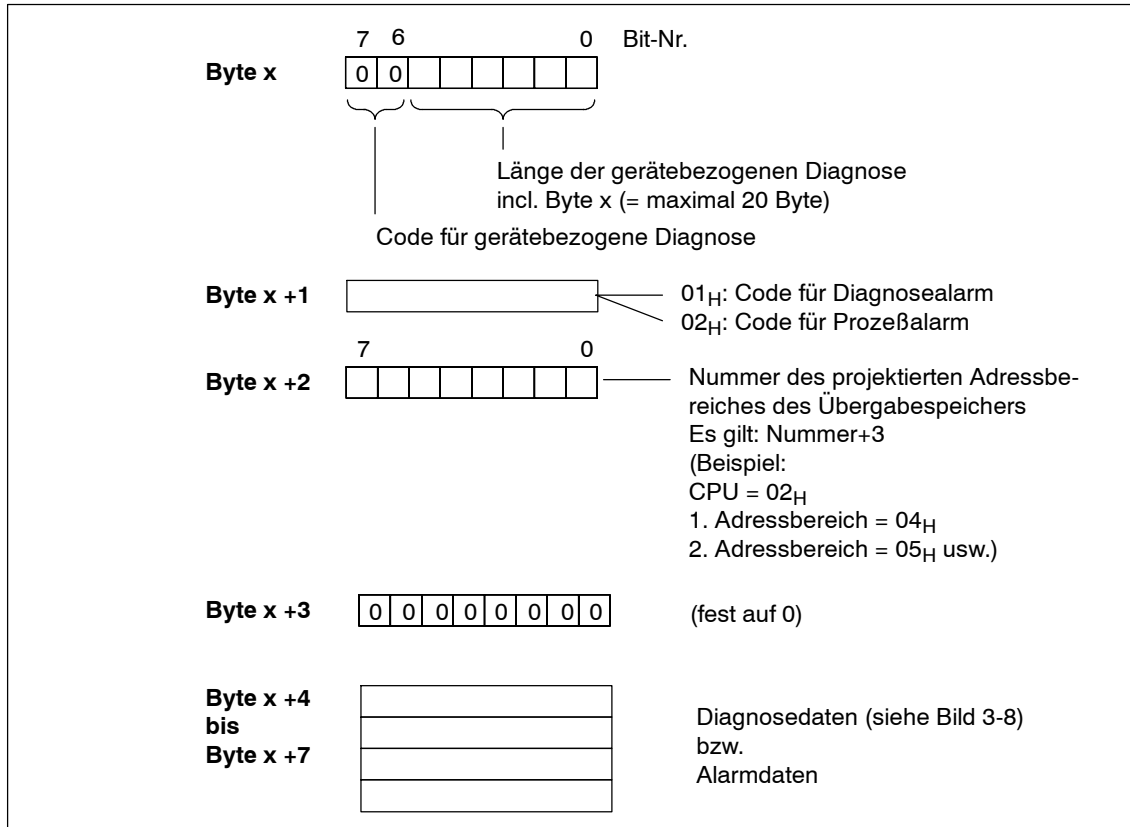


Bild 3-7 Aufbau der gerätebezogenen Diagnose

ab Byte x +4

Die Bedeutung der Bytes ab Byte x+4 ist abhängig von Byte x +1 (siehe Bild 3-7).

Im Byte x +1 steht der Code für ...	
Diagnosealarm (01 _H)	Prozessalarm (02 _H)
Die Diagnosedaten enthalten die 16 Byte Zustandsinformation der CPU. Im Bild 3-8 zeigen wir Ihnen die Belegung der ersten 4 Byte der Diagnosedaten. Die folgenden 12 Byte sind immer 0.	Für den Prozessalarm können Sie 4 Byte Alarminformation frei programmieren. Diese 4 Byte übergeben Sie in <i>STEP 7</i> mit dem SFC 7 "DP_PRAL" an den DP-Master.

Byte x +4 bis x +7 für Diagnosealarm

Bild 3-8 zeigt Aufbau und Inhalt der Bytes x +4 bis x +7 für Diagnosealarm. Die Inhalte dieser Bytes entsprechen dem Inhalt des Datensatzes 0 der Diagnose in *STEP 7* (in diesem Fall sind nicht alle Bits belegt).

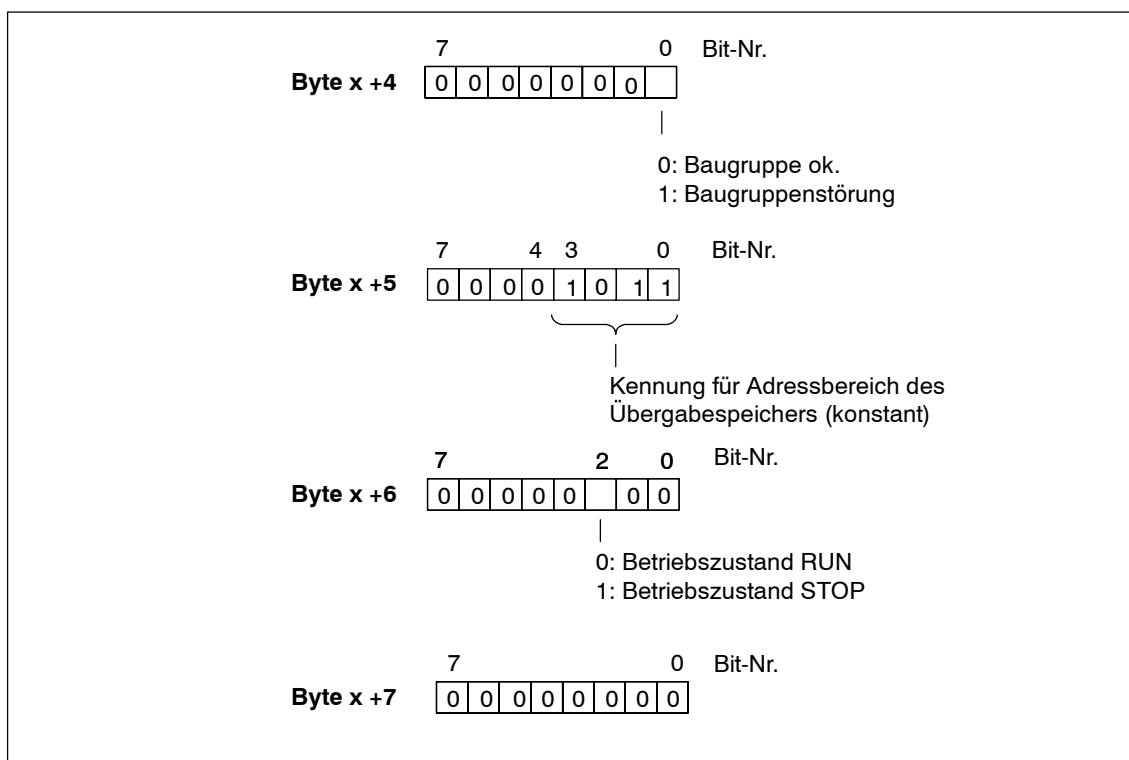


Bild 3-8 Byte x +4 bis x +7 für Diagnose- und Prozessalarm

Alarmer mit S7 DP-Master

In der CPU 41x als DP-Slave können Sie aus dem Anwenderprogramm heraus einen Prozessalarm beim DP-Master auslösen. Mit dem Aufruf des SFC 7 "DP_PRAL" lösen Sie im Anwenderprogramm des DP-Master einen OB 40 aus. Mit dem SFC 7 können Sie in einem Doppelwort eine Alarminformation zum DP-Master weiterleiten, die Sie im OB 40 in der Variable OB40_POINT_ADDR auswerten können. Die Alarminformation können Sie frei programmieren. Eine ausführliche Beschreibung des SFC 7 "DP_PRAL" finden Sie im Referenzhandbuch *Systemsoftware für S7-300/400 - System- und Standardfunktionen*.

Alarmer mit einem anderen DP-Master

Falls Sie die CPU 41x mit einem anderen DP-Master betreiben, werden diese Alarmer innerhalb der gerätebezogenen Diagnose der CPU 41x nachgebildet. Die entsprechenden Diagnoseereignisse müssen Sie im Anwenderprogramm des DP-Master weiterverarbeiten.

Warnung

Um Diagnosealarm und Prozessalarm über die gerätebezogene Diagnose mit einem anderen DP-Master auswerten zu können, müssen Sie beachten:

- Der DP-Master sollte die Diagnosemeldungen speichern können, d. h., die Diagnosemeldungen sollten innerhalb des DP-Masters in einem Ringpuffer hinterlegt werden. Wenn der DP-Master die Diagnosemeldungen nicht speichern kann, würde z. B. immer nur die zuletzt eingegangene Diagnosemeldung hinterlegt.
 - Sie müssen in Ihrem Anwenderprogramm regelmäßig die entsprechenden Bits in der gerätebezogenen Diagnose abfragen. Dabei müssen Sie die Buslaufzeit von PROFIBUS-DP mit berücksichtigen, damit Sie z. B. synchron zur Buslaufzeit mindestens einmal die Bits abfragen.
 - Mit einer IM 308-C als DP-Master können Sie Prozessalarmer innerhalb der gerätebezogenen Diagnose nicht nutzen, da nur kommende - und nicht gehende - Alarmer gemeldet werden.
-

3.2 Direkter Datenaustausch

Ab *STEP 7 V 5.0* können Sie für PROFIBUS-Teilnehmer "Direkten Datenaustausch" projektieren. Die CPUs 41x können am Direkten Datenaustausch als Sender und Empfänger teilnehmen.

"Direkter Datenaustausch" ist eine spezielle Kommunikationsbeziehung zwischen PROFIBUS-DP-Teilnehmern.

3.2.1 Prinzip des Direkten Datenaustauschs

Der Direkte Datenaustausch ist dadurch gekennzeichnet, dass PROFIBUS-DP-Teilnehmer "mithören", welche Daten ein DP-Slave seinem DP-Master zurückschickt.

Durch diesen Mechanismus kann der "Mithörer" (Empfänger) direkt auf Änderungen von Eingangsdaten entfernter DP-Slaves zugreifen.

Bei der Projektierung in *STEP 7* legen Sie über die jeweiligen Peripherieeingangsdressen fest, auf welchen Adressbereich des Empfängers die gewünschten Daten des Senders gelesen werden sollen.

Eine CPU 41x kann sein:

Sender als DP-Slave

Empfänger als DP-Slave oder DP-Master oder als CPU, die nicht in ein Mastersystem eingebunden ist (siehe Bild 3-9).

Beispiel

Das Bild 3-9 zeigt an einem Beispiel, welche Direkter Datenaustausch-„Beziehungen“ Sie projektieren können. Im Bild sind alle DP-Master und DP-Slave eine CPUs 41x. Beachten Sie, dass andere DP-Slaves (ET 200M, ET 200X, ET 200S) nur Sender sein können.

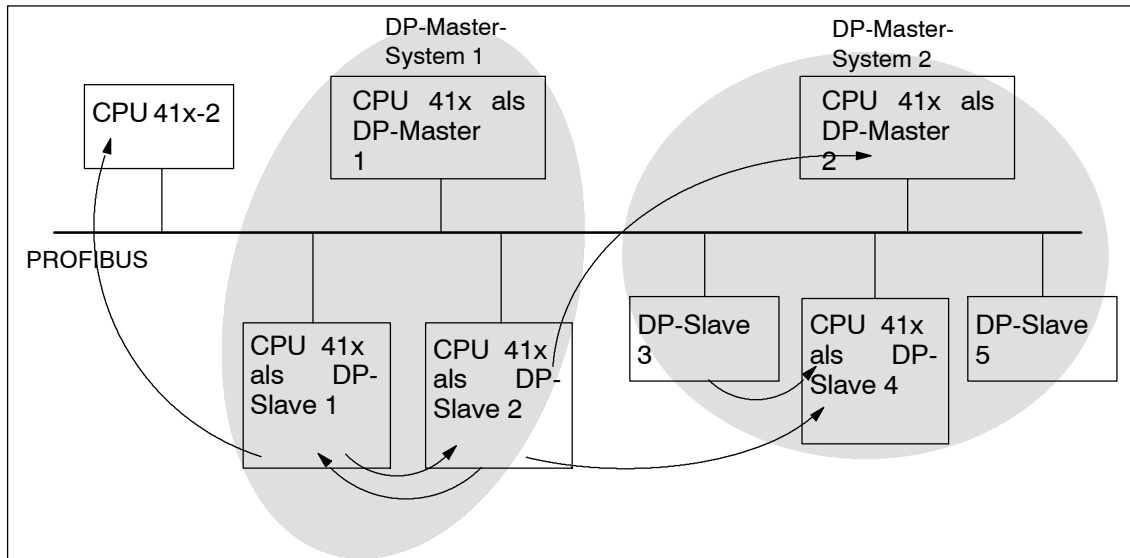


Bild 3-9 Direkter Datenaustausch mit CPUs 41x

3.2.2 Diagnose bei Direktem Datenaustausch

Diagnoseadressen

Sie vergeben beim Direkten Datenaustausch eine Diagnoseadresse im Empfänger:

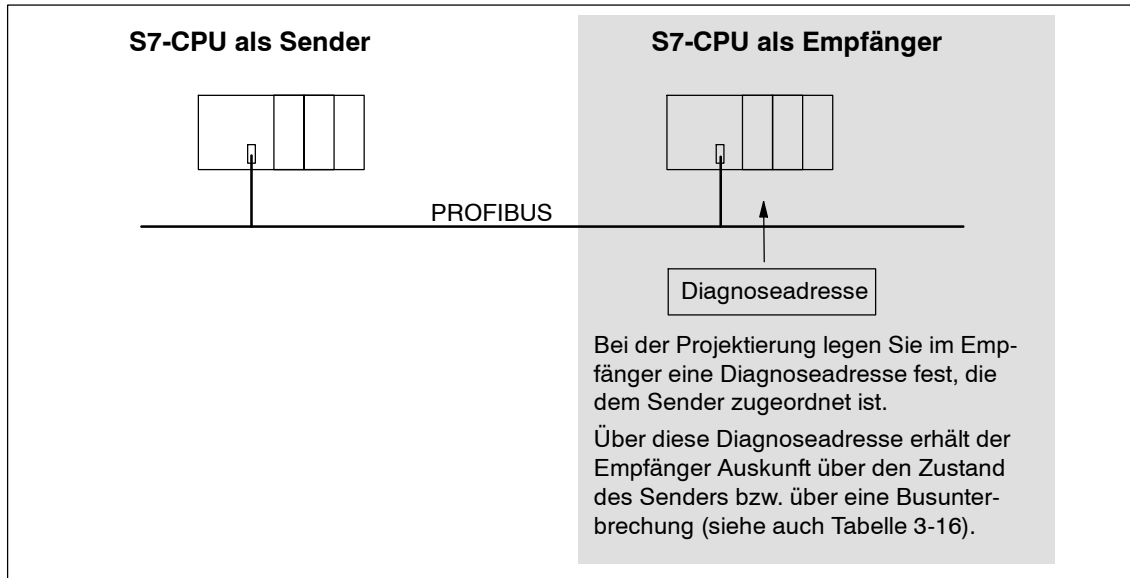


Bild 3-10 Diagnoseadresse für den Empfänger beim Direkten Datenaustausch

Ereigniserkennung

Die Tabelle 3-16 zeigt, wie die CPU 41x als Empfänger Unterbrechungen des Datentransfers erkennt.

Tabelle 3-16 Ereigniserkennung der CPUs 41x als Empfänger beim Direkten Datenaustausch

Ereignis	was passiert im Empfänger
Busunterbrechung (Kurzschluss, Stecker gezogen)	<ul style="list-style-type: none"> Aufruf des OB 86 mit der Meldung <i>Stationsausfall</i> (kommendes Ereignis; Diagnoseadresse des Empfängers, die dem Sender zugeordnet ist) bei Peripheriezugriff: Aufruf des OB 122 (Peripheriezugriffsfehler)

Auswertung im Anwenderprogramm

Die folgende Tabelle 3-17 zeigt Ihnen, wie Sie zum Beispiel Stationsausfall des Senders im Empfänger auswerten können (siehe auch Tabelle 3-16).

Tabelle 3-17 Auswertung des Stationsausfall des Senders beim Direkten Datenaustausch

im Sender	im Empfänger
Diagnoseadressen: (Beispiel) Masterdiagnoseadresse= 1023 Slavediagnoseadresse im Master-system= 1022	Diagnoseadresse: (Beispiel) Diagnoseadresse= 444
Stationsausfall	Die CPU ruft den OB 86 auf mit u. a. folgenden Informationen: <ul style="list-style-type: none"> • OB 86_MDL_ADDR:=444 • OB86_EV_CLASS:=B#16#38 (kommendes Ereignis) • OB86_FLT_ID:=B#16#C4 (Ausfall einer DP-Station) Tip: Diese Informationen stehen auch im Diagnosepuffer der CPU

3.3 Konsistente Daten

Daten, die inhaltlich zusammengehören und einen Prozesszustand zu einem bestimmten Zeitpunkt beschreiben, bezeichnet man als konsistente Daten. Damit Daten konsistent sind, dürfen sie während der Verarbeitung oder Übermittlung nicht verändert oder aktualisiert werden.

Beispiel

Damit der CPU für die Dauer der zyklischen Programmbearbeitung ein konsistentes Abbild der Prozess-Signale zur Verfügung steht, werden die Prozess-Signale vor der Programmbearbeitung in das Prozessabbild der Eingänge gelesen bzw. nach der Programmbearbeitung in das Prozessabbild der Ausgänge geschrieben. Anschließend greift das Anwenderprogramm während der Programmbearbeitung beim Ansprechen der Operandenbereiche Eingänge (E) und Ausgänge (A) nicht direkt auf die Signalbaugruppen zu, sondern auf den internen Speicherbereich der CPU, in dem sich das Prozessabbild befindet.

Die SFC 81 "UBLKMOV"

Mit der SFC 81 "UBLKMOV" kopieren Sie den Inhalt eines Speicherbereichs (= Quellbereich) konsistent in einen anderen Speicherbereich (= Zielbereich). Der Kopiervorgang kann nicht durch andere Tätigkeiten des Betriebssystems unterbrochen werden.

Mit der SFC 81 "UBLKMOV" können Sie die folgenden Speicherbereiche kopieren:

- Merker
- DB-Inhalte
- Prozessabbild der Eingänge
- Prozessabbild der Ausgänge

Die maximale Datenmenge, die Sie kopieren können, beträgt 512 Byte. Beachten Sie die CPU-spezifischen Einschränkungen, die Sie beispielsweise der Operationsliste entnehmen können.

Da der Kopiervorgang nicht unterbrochen werden kann, kann sich die Alarmreaktionszeit Ihrer CPU bei Einsatz der SFC 81 "UBLKMOV" erhöhen.

Quell- und Zielbereich dürfen sich nicht überlappen. Ist der angegebene Zielbereich größer als der Quellbereich, dann werden auch nur so viele Daten in den Zielbereich kopiert, wie im Quellbereich stehen. Ist der angegebene Zielbereich kleiner als der Quellbereich, dann werden nur so viele Daten kopiert, wie der Zielbereich aufnehmen kann.

Die SFC 81 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

3.3.1 Konsistenz bei den Kommunikationsbausteinen und -funktionen

Bei der S7-400 werden Kommunikationsaufträge nicht im Zykluskontrollpunkt, sondern in festen Zeitscheiben während des Programmzyklusses bearbeitet.

Systemseitig können immer die Datenformate Byte, Wort und Doppelwort in sich konsistent bearbeitet werden, d.h. die Übertragung bzw. Verarbeitung von 1 Byte, 1 Wort (= 2 Byte) oder 1 Doppelwort (= 4 Byte) kann nicht unterbrochen werden.

Werden im Anwenderprogramm Kommunikationsbausteine (z.B. SFB 12 "BSEND") aufgerufen, die nur paarweise eingesetzt werden (z.B. SFB 12 "BSEND" und SFB 13 "BRCV") und welche auf gemeinsame Daten zugreifen, so kann der Zugriff auf diesen Datenbereich z.B. über den Parameter "DONE" selbst koordiniert werden. Die Konsistenz der Daten, welche lokal mit diesen Kommunikationsbausteinen übertragen werden, kann deshalb im Anwenderprogramm sichergestellt werden.

Anders verhält es sich bei S7-Kommunikationsfunktionen, bei denen im Zielgerät kein Baustein im Anwenderprogramm erforderlich ist (z.B. SFB 14 "GET", SFB 15 "PUT"). Hier müssen Sie bereits bei der Programmierung die Größe der konsistenten Daten berücksichtigen.

3.3.2 Zugriff auf den Arbeitsspeicher der CPU

Die Kommunikationsfunktionen des Betriebssystems greifen in Blöcken fester Größe auf den Arbeitsspeicher der CPU zu. Die Blockgröße ist die Variablenlänge bis maximal 462 Byte.

3.3.3 Daten konsistent von einem DP-Normslave lesen und konsistent auf einen DP-Normslave schreiben

Daten konsistent von einem DP-Normslave lesen mit der SFC 14 "DPRD_DAT"

Mit der SFC 14 "DPRD_DAT" (read consistent data of a DP-normslave) lesen Sie die Daten eines DP-Normslaves konsistent aus.

Falls bei der Datenübertragung kein Fehler auftrat, werden die gelesenen Daten in den durch RECORD aufgespannten Zielbereich eingetragen.

Der Zielbereich muss dieselbe Länge aufweisen, die Sie für die selektierte Baugruppe mit STEP 7 projiziert haben.

Sie können mit einem Aufruf der SFC 14 jeweils nur auf die Daten einer Baugruppe/ DP-Kennung unter der projizierten Anfangsadresse zugreifen.

Die SFC 14 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

3.3.4 Daten konsistent auf einen DP-Normslave schreiben mit der SFC 15 "DPWR_DAT"

Mit der SFC 15 "DPWR_DAT" (write consistent data to a DP-normslave) übertragen Sie die Daten in RECORD konsistent zum adressierten DP-Normslave.

Der Quellbereich muss dieselbe Länge aufweisen, die Sie für die selektierte Baugruppe mit STEP 7 projiziert haben.

Warnung

Die Profibus DP-Norm legt Obergrenzen für die Übertragung konsistenter Nutzdaten fest (siehe nächsten Abschnitt). Gängige DP-Normslaves halten diese Obergrenzen ein. Bei älteren CPUs (<1999) bestanden CPU-spezifische Einschränkungen für die Übertragung konsistenter Nutzdaten. Bei diesen CPUs finden Sie die Maximallänge der Daten, die die CPU konsistent von einem DP-Normslave auslesen kann bzw. konsistent auf einen DP-Normslave schreiben kann, bei ihren technischen Daten unter dem Stichwort "DP-Master – Nutzdaten pro DP-Slave" angeben. Neuere CPUs übertreffen mit diesem Wert die die Länge der Daten, die ein DP-Normslave bereitstellt bzw. aufnimmt.

Obergrenzen für die Übertragung konsistenter Nutzdaten auf einen DP-Slave

Für die Übertragung konsistenter Nutzdaten auf einen DP-Slave werden durch die Profibus DP-Norm Obergrenzen festgelegt. Deshalb können in einen DP Normslave maximal 64 Worte = 128 Byte Nutzdaten konsistent in einem Block übertragen werden.

Bei der Projektierung legen Sie fest, wie groß der konsistente Bereich ist. Dazu ist im speziellem Kennungsformat (SKF) eine maximale Länge der konsistenten Daten von 64 Worten = 128 Byte einstellbar (128 Byte für Ein- und 128 Byte für Ausgänge) eine größere Länge ist nicht möglich.

Diese Obergrenze gilt nur für reine Nutzdaten. Diagnose- und Parameterdaten werden zusammengefasst zu ganzen Datensätzen und somit grundsätzlich konsistent übertragen.

Im allgemeinen Kennungsformat (AKF) ist eine maximale Länge der konsistenten Daten von 16 Worten = 32 Byte einstellbar (32 Byte für Ein- und 32 Byte für Ausgänge) eine größere Länge ist nicht möglich.

Beachten Sie in diesem Zusammenhang auch, dass eine CPU 41x als DP-Slave im allgemeinen Kontext an einem Fremd-Master (Anbindung über GSD) über das allgemeine Kennungsformat konfigurierbar sein muss. Aus diesem Grund ist der Übergabespeicher einer CPU 41x als DP-Slave zum PROFIBUS DP maximal 16 Worte = 32 Byte groß.

Die SFC 15 wird in der zugehörigen Online-Hilfe und im Handbuch "System- und Standardfunktionen" beschrieben.

3.3.5 Konsistenter Datenzugriff ohne Einsatz der SFC 14 oder SFC 15

Ein konsistenter Datenzugriff > 4 Bytes ist bei den in diesem Handbuch beschriebenen CPUs auch ohne die SFC 14 bzw. SFC 15 möglich. Der Datenbereich eines DP-Slaves, der konsistent übertragen werden soll, wird auf ein Teilprozessabbild übertragen. Die Informationen in diesem Bereich sind dann immer konsistent. Sie können danach über Lade-/Transferbefehle (z.B. L EW 1) auf das Prozessabbild zugreifen. Dies bietet eine besonders komfortable und performante (geringe Laufzeitbelastung) Zugriffsmöglichkeit auf konsistente Daten. Somit ist eine effiziente Einbindung und Parametrierung von z.B. Drives oder anderen DP-Slaves möglich.

Bei einem direkten Zugriff (z.B. L PEW oder T PAW) erfolgt **kein** Peripheriezugriffsfehler.

Wichtig für die Umstellung von der SFC14/15-Lösung auf die Prozessabbild-Lösung:

- Bei der Umstellung von der SFC14/15-Lösung auf die Prozessabbild-Lösung ist die gleichzeitige Nutzung über Systemfunktionen und über das Prozessabbild nicht empfehlenswert. Grundsätzlich wird zwar das Prozessabbild beim Schreiben mit der Systemfunktion SFC15 nachgeführt, aber beim Lesen jedoch nicht. Das heißt, dass die Konsistenz zwischen Prozessabbildwerten und den Werten der Systemfunktion SFC14 nicht gewährleistet ist.
- Die SFC 50 "RD_LGADR" gibt bei der SFC 14/15-Lösung andere Adressbereiche aus als bei der Prozessabbild-Lösung.
- Wenn Sie eine CP 443-5 ext einsetzen führt die gleichzeitige Nutzung über die SFC 14/15 und über das Prozessabbild dazu, dass kein Lesen/Schreiben ins Prozessabbild bzw. dass kein Lesen/Schreiben durch die SFC 14/15 mehr möglich ist.

Beispiel:

Das folgende Beispiel (für das Teilprozessabbild 3 "TPA 3") zeigt eine mögliche Projektierung in HW-Konfig:

- TPA 3 bei Ausgang: Diese 50 Bytes liegen konsistent im Teilprozessabbild 3 (Klappliste "Konsistent über -> gesamte Länge") und können somit über normale "Ladeeingang xy"- Befehle gelesen werden.
- Die Auswahl in der Klappliste "Teilprozessabbild -> ---" unter Eingang bedeutet: keine Ablage in einem Prozessabbild. Es ist nur das Handling mit den Systemfunktionen SFC14/15 möglich.

Eigenschaften - DP-Slave

Adresse / Kennung

E/A Typ: Aus- Eingang Direkteingabe...

Ausgang

Adresse:	Länge:	Einheit:	Konsistent über:
Anfang: 0	50	Byte	gesamte Länge
Ende: 49			

Teilprozessabbild: TPA 3

Eingang

Adresse:	Länge:	Einheit:	Konsistent über:
Anfang: 0	20	Byte	gesamte Länge
Ende: 19			

Teilprozessabbild: ---

OK Abbrechen Hilfe

Speicherkonzept und Anlaufarten

4

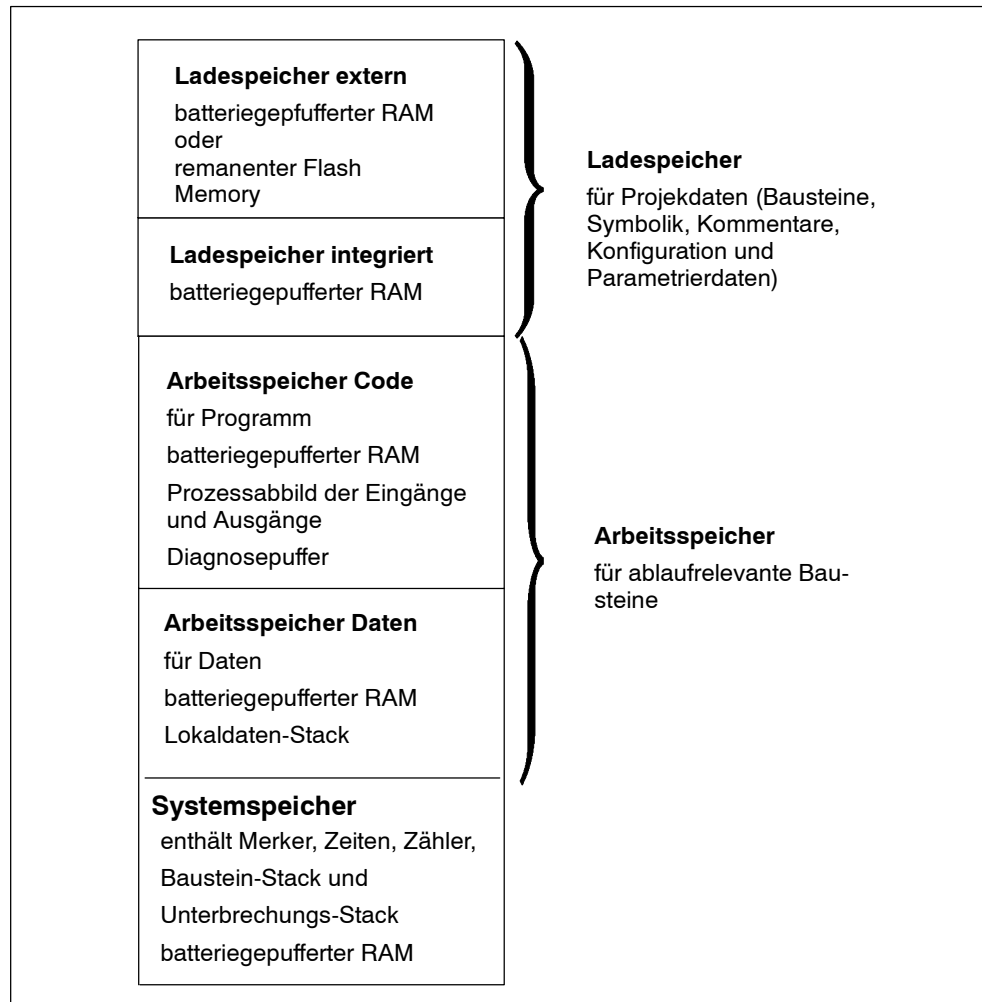
Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
4.1	Überblick Speicherkonzept der S7-400-CPU's	4-2
4.2	Überblick Anlaufarten der S7-400-CPU's	4-5

4.1 Überblick Speicherkonzept der S7-400-CPU

Aufteilung der Speicherbereiche

Der Speicher der S7-CPU lässt sich in folgende Bereiche aufteilen:



Wichtiger Hinweis für CPUs mit parametrierbarer Aufteilung des Arbeitsspeichers

Wenn Sie die Aufteilung des Arbeitsspeichers per Parametrierung ändern, dann wird beim Laden der Systemdaten in die CPU der Arbeitsspeicher reorganisiert. Das hat zur Folge, dass Datenbausteine, die per SFC erzeugt wurden, gelöscht werden und die übrigen Datenbausteine mit Initialwerten aus dem Ladespeicher vorbesetzt werden.

Die nutzbare Größe des Arbeitsspeichers für Code- bzw. Datenbausteine wird beim Laden der Systemdaten geändert, wenn Sie folgende Parameter ändern:

- Größe des Prozessabbildes (byteweise; im Register "Zyklus/Taktmerker")
- Kommunikationsressourcen (nur S7-400; im Register "Speicher")
- Größe des Diagnosepuffers (im Register "Diagnose/Uhr")
- Anzahl Lokaldaten für alle Prioritätsklassen (Register "Speicher")

Berechnungsgrundlage für die Abschätzung des benötigten Arbeitsspeichers

Damit Sie die zur Verfügung stehende Größe des Arbeitsspeichers der CPU nicht überschreiten, müssen Sie bei der Parametrierung folgenden Speicherbedarf berücksichtigen:

Tabelle 4-1 Speicherbedarf

Parameter	Benötigter Arbeitsspeicher	In Code-/Datenspeicher
Größe des Prozessabbildes (Eingänge)	12 Byte je Byte im Prozessabbild der Eingänge	Codespeicher
Größe des Prozessabbildes (Ausgänge)	12 Byte je Byte im Prozessabbild der Ausgänge	Codespeicher
Kommunikationsressourcen (Kommunikationsaufträge)	72 Byte je Kommunikationsauftrag	Codespeicher
Größe des Diagnosepuffers	32 Byte je Eintrag im Diagnosepuffer	Codespeicher
Anzahl Lokaldaten	1 Byte je Byte Lokaldaten	Datenspeicher

Speichertypen bei S7-400-CPU

- Ladespeicher für die Projektdaten, z.B. Bausteine, Konfiguration und Parameterdaten, sowie ab Version 5.1 komplett inklusive Symbolik und Kommentare.
- Arbeitsspeicher für die ablaufrelevanten Bausteine (Codebausteine und Datenbausteine).
- Systemspeicher (RAM) enthält die Speicherelemente, die jede CPU dem Anwenderprogramm zur Verfügung stellt, wie z. B.: Merker, Zeiten und Zähler. Außerdem enthält der Systemspeicher den Baustein-Stack und den Unterbrechungs-Stack.
- Systemspeicher der CPU stellt außerdem temporären Speicher (Lokaldaten-Stack, Diagnosepuffer und Kommunikationsressourcen) zur Verfügung, der dem Programm beim Aufrufen eines Bausteins für dessen temporäre Daten zugeordnet wird. Diese Daten sind nur solange gültig, solange der Baustein aktiv ist.

Durch Veränderung der Defaultwerte für Prozessabbild, Lokaldaten, Diagnosepuffer und Kommunikationsressourcen (siehe Objekteigenschaften der CPU in HW-Konfig) können Sie den für ablaufrelevante Bausteine verfügbaren Arbeitsspeicher beeinflussen.

Achtung

Beachten Sie folgendes, wenn Sie das Prozessabbild einer CPU vergrößern. Projektieren Sie Baugruppen, die nur oberhalb des Prozessabbilds betrieben werden dürfen, so um, dass sie auch oberhalb des vergrößerten Prozessabbildes liegen. Besonders gilt dies für IP- und WF-Baugruppen, die Sie in der S5-Adaptionskapsel in einer S7 400 betreiben.

Flexible Speichergröße

- Arbeitsspeicher:
Die Größe des Arbeitsspeichers ist durch die Auswahl der passenden CPU aus dem abgestuften CPU-Spektrum bestimmt.
- Ladespeicher:
Für kleine und mittlere Programme reicht der integrierte Ladespeicher aus.
Für größere Programme kann der Ladespeicher durch Zustecken von RAM-Memory-Card vergrößert werden.
Zusätzlich stehen Flash Memory Cards zur Verfügung, um Programme auch ohne Pufferbatterie bei Spannungsausfall zu erhalten. Außerdem eignen sich solche Flash Memory Cards (ab 4 MB) zum Versenden und Durchführen von Betriebssystem-Updates.

Pufferung

- Die Pufferbatterie puffert den integrierten und externen Teil des Ladespeichers, den Datenteil des Arbeitsspeichers und den Codeteil.

4.2 Überblick Anlaufarten der S7-400-CPU's

Kaltstart

- Beim Kaltstart werden alle Daten (Prozessabbild, Merker, Zeiten, Zähler und Datenbausteine) auf die im Programm (Ladespeicher) hinterlegten Startwerte zurückgesetzt - unabhängig davon, ob sie als remanent oder nicht remanent parametrierung wurden.
- Die Programmbearbeitung wird wieder am Anfang (Anlauf-OB oder OB 1) begonnen.

Neustart (Warmstart)

- Beim Neustart werden das Prozessabbild und die nicht remanenten Merker, Zeiten und Zähler zurückgesetzt.
Remanente Merker, Zeiten und Zähler behalten ihren zuletzt gültigen Wert.
Alle Datenbausteine, die mit der Eigenschaft "Non Retain" parametrierung wurden, werden auf die Ladewerte zurückgesetzt. Die anderen Datenbausteine behalten ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird wieder am Anfang (Anlauf-OB oder OB 1) begonnen.
- Bei Unterbrechung der Stromversorgung steht der Warmstart nur bei gepufferem Betrieb zur Verfügung.

Wiederanlauf

- Beim Wiederanlauf behalten alle Daten inklusive des Prozessabbildes ihren zuletzt gültigen Wert.
- Die Programmbearbeitung wird genau mit dem Befehl fortgesetzt, bei dem die Unterbrechung eingetreten ist.
- Bis zum Ende des aktuellen Zyklusses werden die Ausgänge nicht verändert.
- Bei Unterbrechung der Stromversorgung steht der Wiederanlauf nur bei gepufferem Betrieb zur Verfügung.

Zyklus- und Reaktionszeiten der S7-400

5

In diesem Kapitel erfahren Sie, woraus sich die Zyklus- und Reaktionszeiten der S7-400 zusammensetzen.

Die Zykluszeit Ihres Anwenderprogramms auf der entsprechenden CPU können Sie mit dem PG auslesen (siehe Handbuch *Hardware konfigurieren und Verbindungen projektieren mit STEP 7 V5.3* oder höher).

An Beispielen zeigen wir Ihnen die Berechnung der Zykluszeit.

Wichtig für die Betrachtung eines Prozesses ist die Reaktionszeit. Wie Sie diese berechnen, zeigen wir Ihnen ausführlich in diesem Kapitel. Wenn Sie eine CPU 41x-2 DP als Master im PROFIBUS-DP-Netz einsetzen, dann müssen Sie zusätzlich noch DP-Zykluszeiten berücksichtigen (siehe Kapitel 5.5).

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
5.1	Zykluszeit	5-2
5.2	Berechnung der Zykluszeit	5-4
5.3	Unterschiedliche Zykluszeiten	5-7
5.4	Kommunikationslast	5-9
5.5	Reaktionszeit	5-12
5.6	Berechnung von Zyklus- und Reaktionszeiten	5-17
5.6	Berechnungsbeispiele für die Zyklus- und Reaktionszeit	5-17
5.8	Alarmreaktionszeit	5-21
5.9	Berechnungsbeispiel für die Alarmreaktionszeit	5-23
5.10	Reproduzierbarkeit von Verzögerungs- und Weckalarmen	5-24

Weitere Informationen

Weitere Informationen zu den folgenden Bearbeitungszeiten finden Sie in der Operationsliste S7-400. Dort finden Sie alle von den jeweiligen CPUs verarbeitbaren *STEP 7*-Anweisungen mit ihrer Ausführungszeit sowie alle in den CPUs integrierten SFCs/SFBs bzw. die in *STEP 7* aufrufbaren IEC-Funktionen mit ihren Bearbeitungszeiten.

5.1 Zykluszeit

In diesem Kapitel erfahren Sie, wie sich die Zykluszeit zusammensetzt und wie Sie die Zykluszeit berechnen können.

Definition Zykluszeit

Die Zykluszeit ist die Zeit, die das Betriebssystem für die Bearbeitung eines Programmdurchlaufes – d.h. eines OB 1-Durchlaufes – sowie aller diesen Durchlauf unterbrechenden Programmteile und Systemtätigkeiten benötigt.

Diese Zeit wird überwacht.

Zeitscheibenmodell

Die zyklische Programmbearbeitung und damit auch die Bearbeitung des Anwenderprogramms erfolgt in Zeitscheiben. Um Ihnen die Abläufe besser vor Augen zu führen, gehen wir im Folgenden davon aus, dass jede Zeitscheibe exakt 1 ms lang ist.

Prozessabbild

Damit der CPU für die Dauer der zyklischen Programmbearbeitung ein konsistentes Abbild der Prozess-Signale zur Verfügung steht, werden die Prozess-Signale vor der Programmbearbeitung gelesen bzw. geschrieben. Anschließend greift die CPU während der Programmbearbeitung beim Ansprechen der Operandenbereiche Eingänge (E) und Ausgänge (A) nicht direkt auf die Signalbaugruppen zu, sondern auf den internen Speicherbereich der CPU, in dem sich das Abbild der Ein-/Ausgänge befindet.

Ablauf der zyklischen Programmbearbeitung

Die nachfolgende Tabelle mit Bild zeigt die Phasen der zyklischen Programmbearbeitung.

Tabelle 5-1 Zyklische Programmbearbeitung

Schritt	Ablauf
1	Das Betriebssystem startet die Zyklusüberwachungszeit.
2	Die CPU schreibt die Werte aus dem Prozessabbild der Ausgänge in die Ausgabebaugruppen.
3	Die CPU liest den Zustand der Eingänge an den Eingabebaugruppen aus und aktualisiert das Prozessabbild der Eingänge.
4	Die CPU bearbeitet das Anwenderprogramm in Zeitscheiben und führt die im Programm angegebenen Operationen aus.
5	Am Ende eines Zyklus führt das Betriebssystem anstehende Aufgaben aus, z. B. Laden und Löschen von Bausteinen.
6	Anschließend kehrt die CPU ggf. nach Ablauf der projektierten Mindestzykluszeit zum Zyklusanfang zurück und startet erneut die Zykluszeitüberwachung.

Teile der Zykluszeit

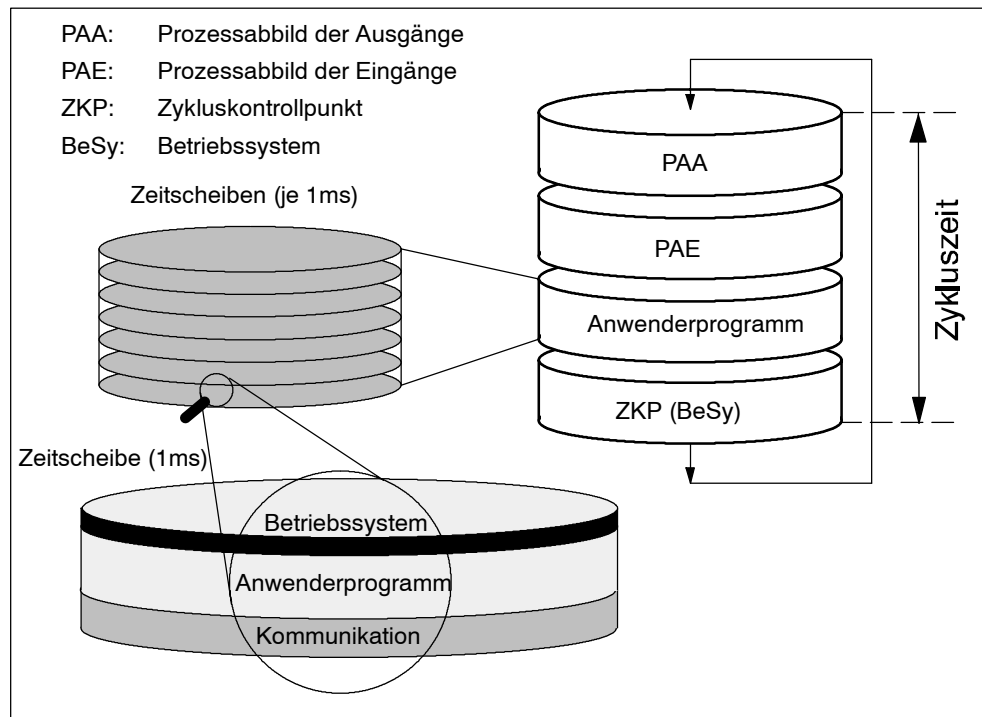


Bild 5-1 Teile und Zusammensetzung der Zykluszeit

5.2 Berechnung der Zykluszeit

Verlängerung der Zykluszeit

Die Zykluszeit eines Anwenderprogramms verlängert sich durch folgende Faktoren:

- Zeitgesteuerte Alarmbearbeitung
- Prozessalarmbearbeitung (siehe auch Kapitel 5.8)
- Diagnose und Fehlerbearbeitung (siehe auch Kapitel 5.9)
- Kommunikation über MPI und über den K-Bus angeschlossene CPs (z.B.: Ethernet, Profibus, DP); enthalten in der Kommunikationslast
- Sonderfunktionen wie Steuern und Beobachten von Variablen oder Bausteinstatus
- Übertragen und Löschen von Bausteinen, Komprimieren des Anwenderprogrammspeichers
- Interner Speichertest

Einflussfaktoren

Folgende Tabelle zeigt die Faktoren, die die Zykluszeit beeinflussen.

Tabelle 5-2 Einflussfaktoren der Zykluszeit

Faktoren	Bemerkung
Transferzeit für das Prozessabbild der Ausgänge (PAA) und das Prozessabbild der Eingänge (PAE)	... siehe Tabelle 5-3
Anwenderprogrammbearbeitungszeit	... errechnen Sie aus den Ausführungszeiten der einzelnen Operationen, siehe <i>Operationsliste S7-400</i> .
Betriebssystembearbeitungszeit im Zykluskontrollpunkt	... siehe Tabelle 5-4
Verlängerung der Zykluszeit durch Kommunikation	Sie parametrieren die maximal zulässige Zyklusbelastung durch die Kommunikation in % in <i>STEP 7</i> , siehe Handbuch <i>Programmieren mit STEP 7</i> , siehe auch Kapitel 5.4.
Belastung der Zykluszeit durch Alarmer	Alarmer können das Anwenderprogramm jederzeit unterbrechen. ... siehe Tabelle 5-5

Prozessabbild-Aktualisierung

Nachfolgende Tabelle enthält die CPU-Zeiten für die Prozessabbild-Aktualisierung (Prozessabbild-Transferzeit). Die angegebenen Zeiten sind "Idealwerte", die sich durch auftretende Alarmer oder durch Kommunikation der CPU verlängern können.

Die Transferzeit für die Prozessabbild-Aktualisierung berechnet sich wie folgt:

K + Anteil im Zentralgerät (aus Zeile A der folgenden Tabelle) + Anteil im Erweiterungsgerät mit Nahkopplung (aus Zeile B) + Anteil im Erweiterungsgerät mit Fernkopplung (aus Zeile C) + Anteil über integrierte DP-Schnittstelle (aus Zeile D) + Anteil konsistente Daten über integrierte DP-Schnittstelle (aus Zeile E1) + Anteil konsistente Daten über externe DP-Schnittstelle (aus Zeile E2)
= Transferzeit für die Prozessabbild-Aktualisierung

Nachfolgende Tabellen enthalten die einzelnen Anteile der Transferzeit für die Prozessabbild-Aktualisierung (Prozessabbild-Transferzeit). Die angegebenen Zeiten sind "Idealwerte", die sich durch auftretende Alarmer oder durch Kommunikation der CPU verlängern können.

Tabelle 5-3 Anteile der Prozessabbild-Transferzeit

	Anteile	CPU 412	CPU 414	CPU 416	CPU 417
	n = Anzahl Bytes im Prozessabbild k = Anzahl Konsistenzbereiche ^{***}) im Prozessabbild				
K	Grundlast	22 µs	18 µs	10 µs	7 µs
A	Im Zentralgerät ^{*)}	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs
B	Im Erweiterungsgerät mit Nahkopplung ^{*)}	n * 5 µs	n * 5 µs	n * 5 µs	n * 5 µs
C	Im Erweiterungsgerät mit Fernkopplung ^{*) **)}				
	lesen	n * 12 µs	n * 12 µs	n * 12 µs	n * 12 µs
	schreiben	n * 11 µs	n * 11 µs	n * 11 µs	n * 11 µs
D	Im DP-Bereich für die integrierte DP-Schnittstelle	13 µs + n * 0,4 µs	4,0 µs + n * 0,25 µs	2,0 µs + n * 0,1 µs	1,5 µs + n * 0,1 µs
E	Im DP-Bereich für die externe DP-Schnittstelle (CP 443-5 extended)	2,3 µs + n * 2,3 µs	1,3 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs
F 1	Konsistente Daten im Prozessabbild für die integrierte DP-Schnittstelle	k * 45 µs + n * 0,25 µs	k * 4,0 µs + n * 0,25 µs	k * 2,0 µs + n * 0,15 µs	k * 1,5 µs + n * 0,21 µs
F 2	Konsistente Daten im Prozessabbild für die externe DP-Schnittstelle (CP 443-5 extended)	k * 33 µs + n * 2,0 µs	k * 2,1 µs + n * 0,5 µs	k * 2,0 µs + n * 0,5 µs	k * 2,0 µs + n * 1,9 µs

^{*)} Bei Peripherie, die in das Zentralgerät oder in ein Erweiterungsgerät gesteckt wird, enthält der angegebene Wert die Laufzeit zur Peripheriebaugruppe

^{**)} Gemessen mit IM460-3 und IM461-3 bei einer Kopplungslänge von 100 m

^{***)} Die in HW-Konfig eingestellten Bereiche, die auf einmal - und somit konsistent - auf die Peripherie geschrieben bzw. von der Peripherie gelesen werden.

Betriebssystembearbeitungszeit im Zykluskontrollpunkt

Nachfolgende Tabelle enthält die Betriebssystembearbeitungszeiten im Zykluskontrollpunkt der CPUs.

Tabelle 5-4 Betriebssystembearbeitungszeit im Zykluskontrollpunkt

Ablauf	CPU 412-1	CPU 412-2	CPU 414-2	CPU 414-3	CPU 416-2	CPU 416-3	CPU 417-4
Zyklussteuerung im ZKP	331 µs bis 545 µs Ø 339 µs	381 µs bis 560 µs Ø 391 µs	222 µs bis 348 µs Ø 228 µs	270 µs bis 391 µs Ø 276 µs	140 µs bis 220 µs Ø 144 µs	179 µs bis 260 µs Ø 184 µs	164 µs bis 233 µs Ø 168 µs

Zyklusverlängerung durch Einschachtelung von Alarmen

Tabelle 5-5 Zyklusverlängerung durch Einschachtelung von Alarmen

CPU	Prozessalarm	Diagnosealarm	Uhrzeitalarm	Verzögerungsalarm	Weckalarm	Programmier-/Peripheriezugriffsfehler
CPU 412-1/-2	696 µs	752 µs	584 µs	504 µs	504 µs	224 µs / 232 µs
CPU 414-2/-3	420 µs	450 µs	350 µs	300 µs	300 µs	135 µs / 140 µs
CPU 416-2/-3	280 µs	305 µs	230 µs	200 µs	200 µs	90 µs / 90 µs
CPU 417-4	260 µs	280 µs	210 µs	185 µs	185 µs	80 µs / 90 µs

Zu dieser Verlängerung müssen Sie die Programmlaufzeit in der Alarmebene addieren.

Werden mehrere Alarme eingeschachtelt, dann addieren sich die entsprechenden Zeiten.

5.3 Unterschiedliche Zykluszeiten

Die Zykluszeit (T_{zyk}) ist nicht für jeden Zyklus gleich lang. Das folgende Bild zeigt unterschiedliche Zykluszeiten T_{zyk1} und T_{zyk2} . T_{zyk2} ist größer als T_{zyk1} , weil der zyklisch bearbeitete OB 1 durch einen Uhrzeitalarm-OB (hier: OB 10) unterbrochen wird.

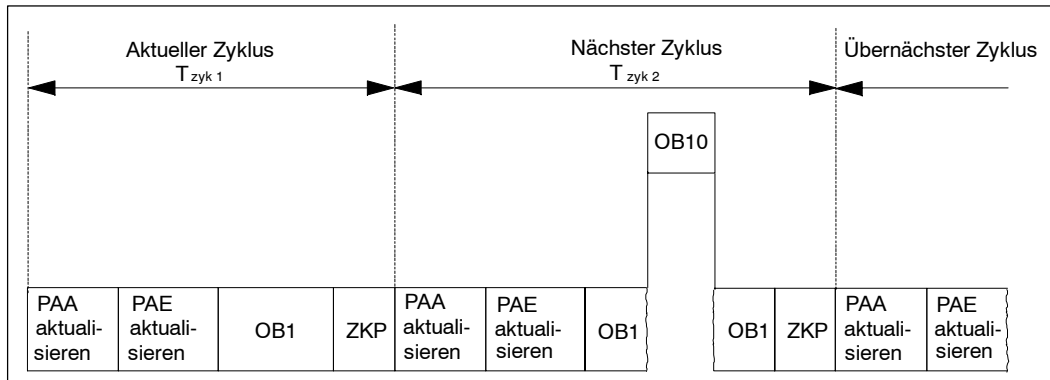


Bild 5-2 Unterschiedliche Zykluszeiten

Ein weiterer Grund für unterschiedlich lange Zykluszeiten ist auch die Tatsache, dass die Bearbeitungszeit von Bausteinen (z.B. OB 1) variieren kann wegen:

- bedingter Befehle,
- bedingter Bausteinaufrufe,
- unterschiedlicher Programmpfade,
- Schleifen etc.

Maximalzykluszeit

Sie können mit STEP 7 die voreingestellte Maximalzykluszeit (Zyklusüberwachungszeit) ändern. Ist diese Zeit abgelaufen, wird der OB 80 aufgerufen, in dem Sie festlegen können, wie die CPU auf den Zeitfehler reagieren soll. Wenn Sie die Zykluszeit nicht mit der SFC 43 nachtriggern, verdoppelt der OB 80 beim ersten Aufruf die Zykluszeit. In diesem Fall geht beim zweiten Aufruf des OB 80 die CPU in STOP.

Wenn im Speicher der CPU kein OB 80 vorhanden ist, geht die CPU in STOP.

Mindestzykluszeit

Für eine CPU können Sie mit STEP 7 eine Mindestzykluszeit einstellen. Dies ist sinnvoll, wenn

- die Zeitabstände zwischen den Starts der Programmbearbeitung des OB1 (Freier Zyklus) etwa gleich lang sein sollen oder
- bei zu kurzer Zykluszeit die Aktualisierung der Prozessabbilder unnötig oft erfolgen würde oder
- Sie im Hintergrund mit dem OB 90 ein Programm bearbeiten wollen.

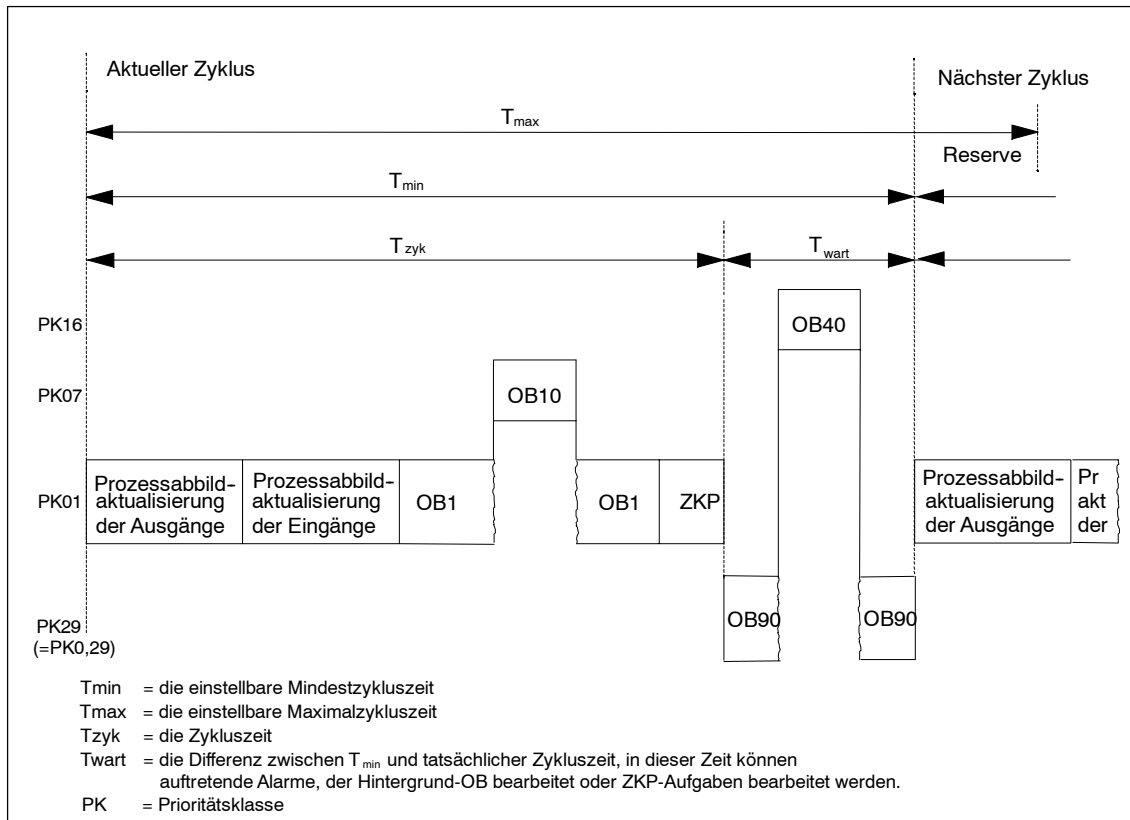


Bild 5-3 Mindestzykluszeit

Die tatsächliche Zykluszeit ist die Summe aus T_{zyk} und T_{wart} . Sie ist damit immer größer oder gleich T_{min} .

5.4 Kommunikationslast

Das Betriebssystem der CPU stellt laufend der Kommunikation den von Ihnen projektierten Prozentsatz der gesamten CPU-Verarbeitungsleistung zur Verfügung (Zeitscheiben-Technik). Wird diese Verarbeitungsleistung für die Kommunikation nicht benötigt, steht sie der übrigen Verarbeitung zur Verfügung.

In der Hardwarekonfiguration können Sie die Belastung durch die Kommunikation zwischen 5 % und 50 % einstellen. Voreingestellt ist der Wert 20 %.

Dieser Prozentsatz ist als Mittelwert zu sehen, d.h. in einer Zeitscheibe kann der Kommunikationsanteil wesentlich größer als 20 % sein. Dafür beträgt der Kommunikationsanteil in der nächsten Zeitscheibe nur wenige oder 0 %.

Den Einfluss der Kommunikationslast auf die Zykluszeit drückt folgende Formel aus:

$$\text{Tatsächliche Zykluszeit} = \text{Zykluszeit} \cdot \frac{100}{100 - \text{"projektierte Kommunikationsbelastung in \%"}}$$

Ergebnis auf nächste ganze Zahl aufrunden !

Bild 5-4 Formel: Einfluss der Kommunikationslast

Datenkonsistenz

Das Anwenderprogramm wird zur Kommunikationsbearbeitung unterbrochen. Die Unterbrechung kann nach jedem Befehl erfolgen. Diese Kommunikationsaufträge können die Anwenderdaten verändern. Dadurch kann die Datenkonsistenz nicht über mehrere Zugriffe gewährleistet werden.

Wie Sie eine Konsistenz gewährleisten können, die mehr als nur einen Befehl umfasst, erfahren Sie im Kapitel 3.3 Konsistente Daten.

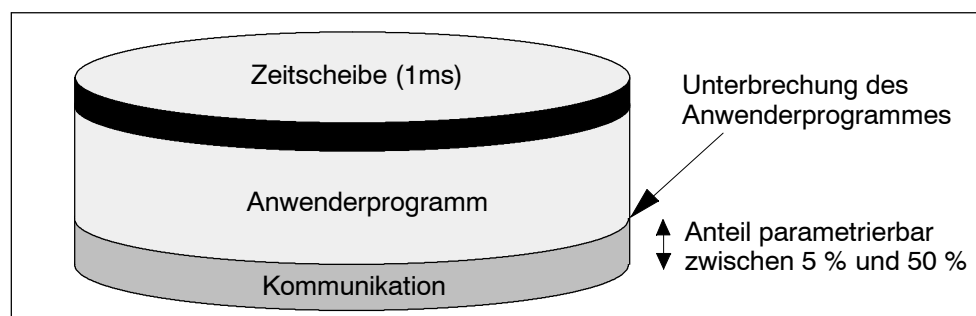


Bild 5-5 Aufteilung einer Zeitscheibe

Vom verbleibenden Anteil benötigt das Betriebssystem der S7-400 nur einen vernachlässigbar geringen Teil für interne Aufgaben.

Beispiel: 20 % Kommunikationslast

Im der Hardwarekonfiguration haben sie eine Kommunikationsbelastung von 20 % projiziert.

Die errechnete Zykluszeit beträgt 10 ms.

20 % Kommunikationslast bedeuten damit, dass durchschnittlich von jeder Zeitscheibe 200 μ s für Kommunikation und 800 μ s für das Anwenderprogramm verbleiben. Die CPU benötigt daher $10 \text{ ms} / 800 \mu\text{s} = 13$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 13 mal 1 ms-Zeitscheibe = 13 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

Das heißt 20 % Kommunikation verlängert den Zyklus nicht linear um 2 ms sondern um 3 ms.

Beispiel: 50 % Kommunikationslast

Im der Hardwarekonfiguration haben sie eine Kommunikationsbelastung von 50 % projiziert.

Die errechnete Zykluszeit beträgt 10 ms.

Das bedeutet, dass von jeder Zeitscheibe 500 μ s für den Zyklus verbleiben. Die CPU benötigt daher $10 \text{ ms} / 500 \mu\text{s} = 20$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 20 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

50 % Kommunikationslast bedeuten damit, dass von jeder Zeitscheibe 500 μ s für Kommunikation und 500 μ s für das Anwenderprogramm verbleiben. Die CPU benötigt daher $10 \text{ ms} / 500 \mu\text{s} = 20$ Zeitscheiben, um einen Zyklus abzuarbeiten. Damit beträgt die tatsächliche Zykluszeit 20 mal 1 ms-Zeitscheibe = 20 ms, wenn die CPU die projizierte Kommunikationsbelastung voll ausnutzt.

Das heißt 50 % Kommunikation verlängert den Zyklus nicht linear um 5 ms sondern um 10 ms (=Verdopplung der errechneten Zykluszeit).

Abhängigkeit der tatsächlichen Zykluszeit von der Kommunikationslast

Das folgende Bild beschreibt die nicht lineare Abhängigkeit der tatsächlichen Zykluszeit von der Kommunikationslast. Als Beispiel haben wir eine Zykluszeit von 10 ms gewählt.

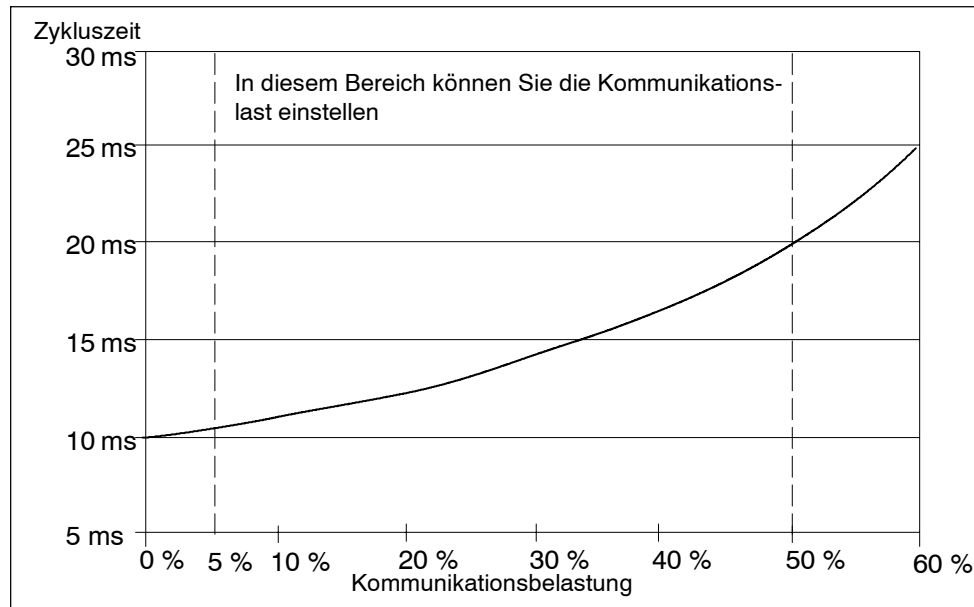


Bild 5-6 Abhängigkeit der Zykluszeit von der Kommunikationslast

Weitere Auswirkung auf die tatsächliche Zykluszeit

Durch die Verlängerung der Zykluszeit durch den Kommunikationsanteil treten statistisch gesehen auch mehr asynchrone Ereignisse innerhalb eines OB 1-Zyklus wie zum Beispiel Alarmer auf. Dies verlängert den OB 1-Zyklus zusätzlich. Diese Verlängerung ist abhängig davon, wieviele Ereignisse pro OB 1-Zyklus auftreten und wie lange die Ereignisbearbeitung dauert.

Hinweise

- Überprüfen Sie die Auswirkungen einer Wertänderung des Parameters "Zyklusbelastung durch Kommunikation" im Anlagenbetrieb.
- Die Kommunikationslast muss beim Einstellen der maximalen Zykluszeit berücksichtigt werden, da es sonst zu Zeitfehlern kommt.

Empfehlungen

- Übernehmen Sie nach Möglichkeit den voreingestellten Wert.
- Vergrößern Sie den Wert nur dann, wenn die CPU hauptsächlich zu Kommunikationszwecken eingesetzt wird und das Anwenderprogramm zeitunkritisch ist! In allen anderen Fällen den Wert nur verringern!

5.5 Reaktionszeit

Definition Reaktionszeit

Die Reaktionszeit ist die Zeit vom Erkennen eines Eingangssignals bis zur Änderung eines damit verknüpften Ausgangssignals.

Schwankungsbreite

Die tatsächliche Reaktionszeit liegt zwischen einer kürzesten und einer längsten Reaktionszeit. Zur Projektierung Ihrer Anlage müssen Sie immer mit der längsten Reaktionszeit rechnen.

Im Folgenden werden kürzeste und längste Reaktionszeit betrachtet, damit Sie sich ein Bild von der Schwankungsbreite der Reaktionszeit machen können.

Faktoren

Die Reaktionszeit hängt von der Zykluszeit und von folgenden Faktoren ab:

- Verzögerung der Eingänge und Ausgänge
- Zusätzliche DP-Zykluszeiten im PROFIBUS-DP-Netz
- Bearbeitung im Anwenderprogramm

Verzögerung der Ein-/Ausgänge

Sie müssen je nach Baugruppe folgende Verzögerungszeiten beachten:

- für Digitaleingänge: die Eingangsverzögerungszeit
- für alarmfähige Digitaleingänge: die Eingangsverzögerungszeit + baugruppeninterne Aufbereitungszeit
- für Digitalausgänge: vernachlässigbare Verzögerungszeiten
- für Relaisausgänge: typische Verzögerungszeiten von 10 ms bis 20 ms. Die Verzögerung der Relaisausgänge ist u. a. abhängig von der Temperatur und der Spannung.
- für Analogeingänge: Zykluszeit der Analogeingabe
- für Analogausgänge: Antwortzeit der Analogausgabe

Die Verzögerungszeiten finden Sie in den technischen Daten der Signalbaugruppen.

DP-Zykluszeiten im PROFIBUS DP-Netz

Wenn Sie Ihr PROFIBUS-DP-Netz mit *STEP 7* konfiguriert haben, berechnet *STEP 7* die zu erwartende typische DP-Zykluszeit. Sie können sich dann die DP-Zykluszeit Ihrer Konfiguration am PG bei den Busparametern anzeigen lassen.

Einen Überblick über die DP-Zykluszeit erhalten Sie in nachfolgendem Bild. Wir nehmen in diesem Beispiel an, dass jeder DP-Slave im Durchschnitt 4 Byte Daten hat.

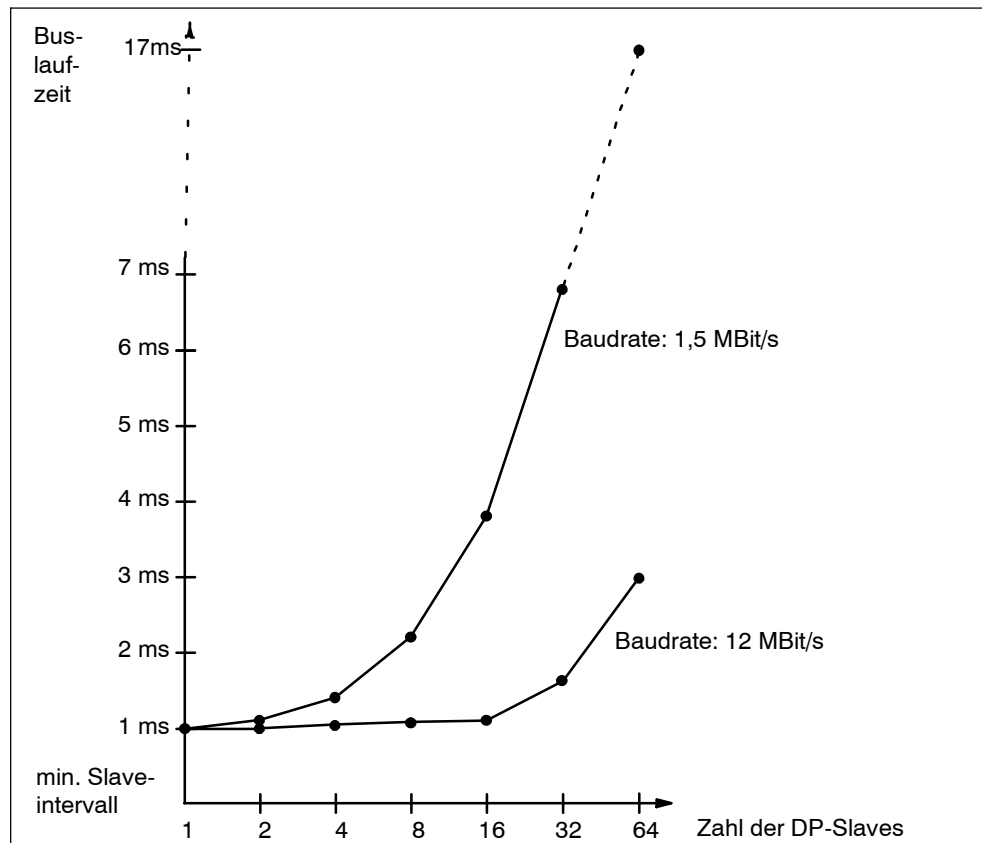


Bild 5-7 DP-Zykluszeiten im PROFIBUS DP-Netz

Wenn Sie ein PROFIBUS-DP-Netz mit mehreren Mastern betreiben, dann müssen Sie die DP-Zykluszeit für jeden Master berücksichtigen. D. h., die Rechnung für jeden Master getrennt erstellen und addieren.

Kürzeste Reaktionszeit

Nachfolgendes Bild zeigt Ihnen, unter welchen Bedingungen die kürzeste Reaktionszeit erreicht wird.

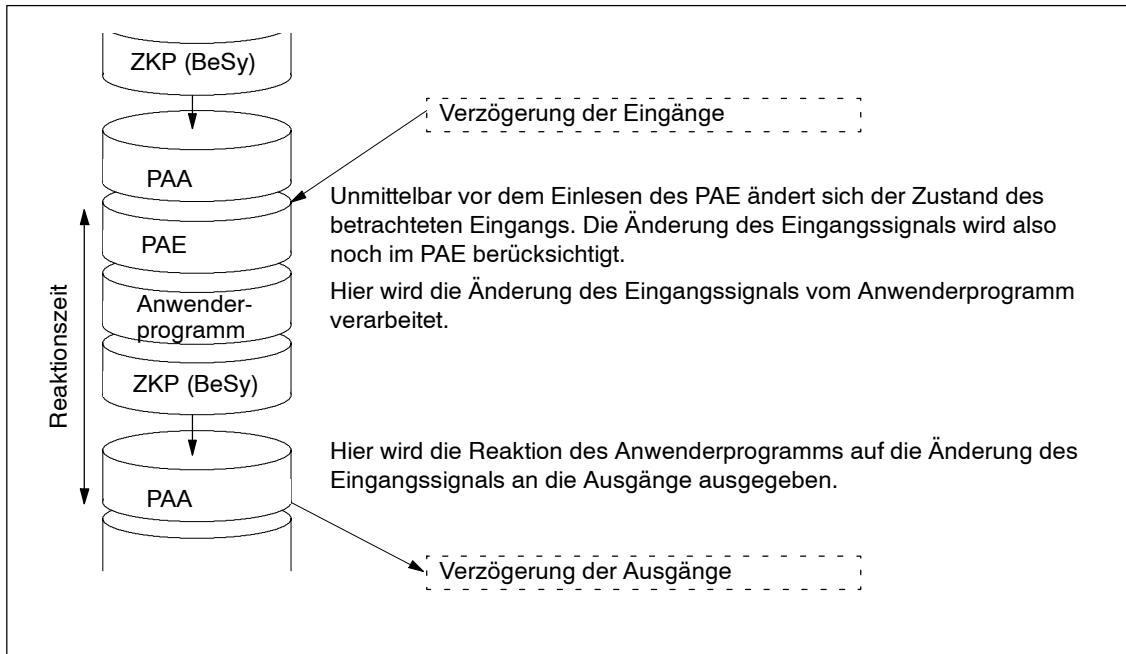


Bild 5-8 Kürzeste Reaktionszeit

Berechnung

Die (kürzeste) Reaktionszeit setzt sich wie folgt zusammen:

- 1 × Prozessabbild-Transferzeit der Eingänge +
- 1 × Prozessabbild-Transferzeit der Ausgänge +
- 1 × Programmbearbeitungszeit +
- 1 × Betriebssystembearbeitungszeit im ZKP +
- Verzögerung der Eingänge und Ausgänge

Dies entspricht der Summe aus Zykluszeit und Verzögerung der Eingänge und Ausgänge.

Warnung

Wenn sich CPU und Signalbaugruppe nicht im Zentralgerät befinden, müssen Sie noch die doppelte Laufzeit des DP-Slavetelegramms (inkl. Bearbeitung im DP-Master) addieren.

Längste Reaktionszeit

Nachfolgendes Bild zeigt Ihnen, wodurch die längste Reaktionszeit zustande kommt.

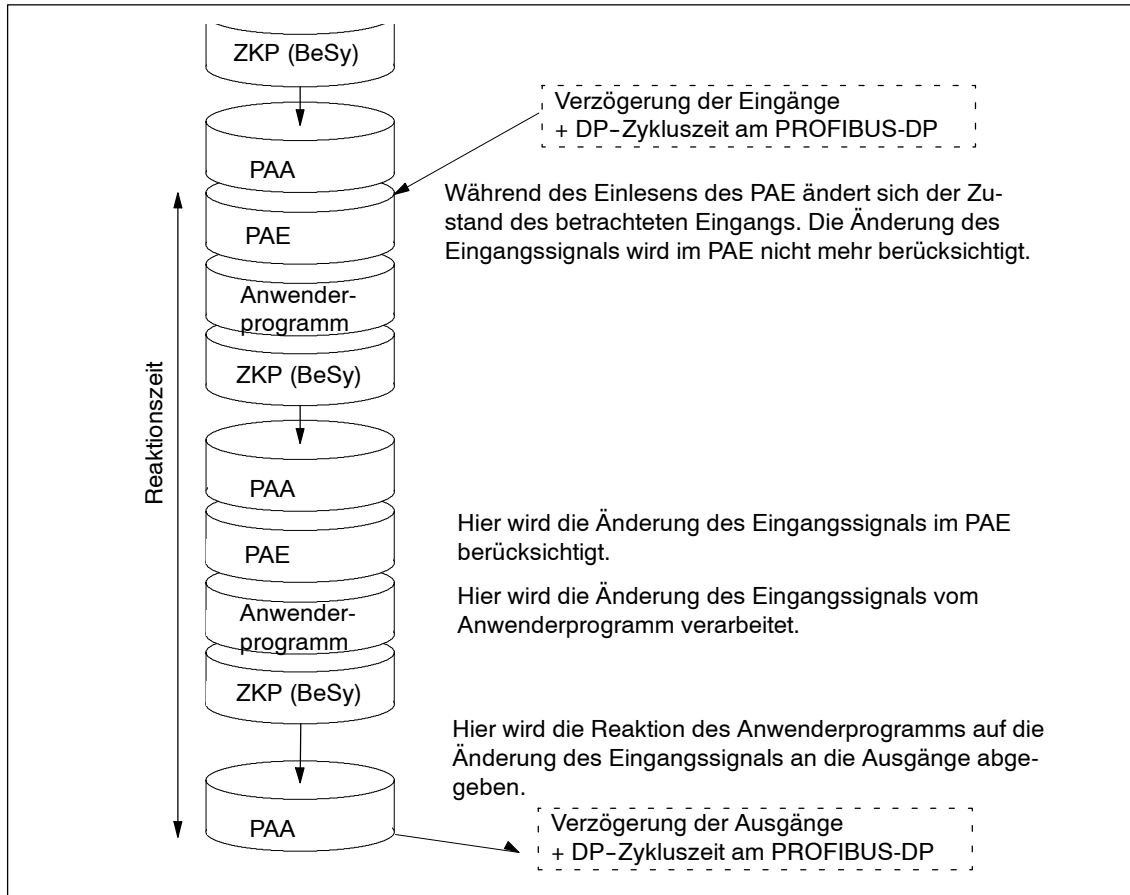


Bild 5-9 Längste Reaktionszeit

Berechnung

Die (längste) Reaktionszeit setzt sich wie folgt zusammen:

- 2 × Prozessabbild-Transferzeit der Eingänge +
- 2 × Prozessabbild-Transferzeit der Ausgänge +
- 2 × Betriebssystembearbeitungszeit +
- 2 × Programmbearbeitungszeit +
- 2 × Laufzeit des DP-Slavetelegramms (inkl. Bearbeitung im DP-Master) +
- Verzögerung der Eingänge und Ausgänge

Dies entspricht der Summe aus doppelter Zykluszeit und Verzögerung der Eingänge und Ausgänge zuzüglich der doppelten DP-Zykluszeit.

Peripheriedirektzugriffe

Sie erreichen schnellere Reaktionszeiten durch Direktzugriffe auf die Peripherie im Anwenderprogramm. Z. B. mit

- L PEB oder
- T PAW.

können Sie die Reaktionszeiten wie oben beschrieben teilweise umgehen.

Verkürzung der Reaktionszeit

Dadurch verkürzt sich die maximale Reaktionszeit auf

- Verzögerung der Eingänge und Ausgänge
- Laufzeit des Anwenderprogramm (kann durch höherpriorie Alarmbearbeitung unterbrochen werden)
- Laufzeit der Direktzugriffe
- 2x Buslaufzeit von DP

Nachfolgende Tabelle listet die Ausführungszeiten der Direktzugriffe der CPUs auf Peripheriebaugruppen auf. Die angegebenen Zeiten sind "Idealwerte".

Tabelle 5-6 Verkürzung der Reaktionszeit

Zugriffsart	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4
Peripheriebaugruppe				
Byte lesen	3,0 µs	2,7 µs	2,4 µs	2,3 µs
Wort lesen	4,7 µs	4,4 µs	3,9 µs	3,8 µs
Doppelwort lesen	7,6 µs	7,2 µs	6,9 µs	6,7 µs
Byte schreiben	3,2 µs	2,8 µs	2,4 µs	2,3 µs
Wort schreiben	4,7 µs	4,5 µs	4,1 µs	4,0 µs
Doppelwort schreiben	8,1 µs	7,7 µs	7,3 µs	7,2 µs
Erweiterungsgerät mit Nahkopplung				
Byte lesen	6,4 µs	6,2 µs	5,8 µs	5,7 µs
Wort lesen	11,8 µs	11,3 µs	10,9 µs	10,8 µs
Doppelwort lesen	21,7 µs	21,3 µs	20,9 µs	20,8 µs
Byte schreiben	7,9 µs	5,8 µs	5,6 µs	5,5 µs
Wort schreiben	11,2 µs	11,0 µs	10,6 µs	10,5 µs
Doppelwort schreiben	21,1 µs	20,7 µs	20,4 µs	20,2 µs

Tabelle 5-6 Verkürzung der Reaktionszeit

Zugriffsart	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4
Byte lesen im Erweiterungsgerät mit Fernkopplung				
Byte lesen	11,4 µs	11,4 µs	11,3 µs	11,3 µs
Wort lesen	22,9 µs	22,9 µs	22,8 µs	22,8 µs
Doppelwort lesen	45,9 µs	45,9 µs	45,9 µs	45,9 µs
Byte schreiben	11,0 µs	10,9 µs	10,8 µs	10,8 µs
Wort schreiben	22,0 µs	22,0 µs	21,9 µs	21,9 µs
Doppelwort schreiben	44,0 µs	44,0 µs	44,0 µs	44,0 µs

Die angegebenen Zeiten sind reine CPU-Bearbeitungszeiten und gelten, soweit nicht anders angegeben, für Signalbaugruppen im Zentralgerät.

Warnung

Sie können schnelle Reaktionszeiten auch durch Verwendung von Prozessalarmen erreichen, siehe Kapitel 5.8.

5.6 Berechnung von Zyklus- und Reaktionszeiten

Zykluszeit

1. Bestimmen Sie mit Hilfe der Operationsliste die Laufzeit des Anwenderprogrammes.
2. Berechnen und addieren Sie die Transferzeit für das Prozessabbild. Richtwerte dazu finden Sie in Tabelle 5-3 .
3. Addieren Sie dazu die Bearbeitungszeit im Zykluskontrollpunkt. Richtwerte dazu finden Sie in Tabelle 5-3.

Als Ergebnis erhalten Sie nun die **Zykluszeit**.

Verlängerung der Zykluszeit durch Kommunikation und Alarme

4. Multiplizieren Sie das Ergebnis mit folgendem Faktor:

$$\frac{100}{100 - \text{"projektierte Kommunikationsbelastung in \%"}}$$

5. Berechnen Sie mit Hilfe der Operationsliste die Laufzeit der alarmverarbeitenden Programmteile. Dazu addieren Sie den entsprechenden Wert aus Tabelle 5-5.

Multiplizieren Sie diesen Wert mit dem Faktor aus Schritt 4.

Addieren Sie diesen Wert so oft zur theoretische Zykluszeit, wie oft der Alarm während der Zykluszeit ausgelöst wird/voraussichtlich ausgelöst wird.

Als Ergebnis erhalten Sie angenähert die **tatsächliche Zykluszeit**. Notieren Sie sich das Ergebnis.

Tabelle 5-7 Berechnungsbeispiel Reaktionszeit

Kürzeste Reaktionszeit	Längste Reaktionszeit
6.Rechnen Sie nun die Verzögerungen der Aus- und Eingänge und ggf. die DP-Zykluszeiten im PROFIBUS DP-Netz mit ein.	6.Multiplizieren Sie die tatsächliche Zykluszeit mit dem Faktor 2.
	7.Rechnen Sie nun die Verzögerungen der Aus- und Eingänge und die DP-Zykluszeiten im PROFIBUS DP-Netz mit ein.
7.Als Ergebnis erhalten Sie die kürzeste Reaktionszeit .	8.Als Ergebnis erhalten Sie die längste Reaktionszeit .

5.7 Berechnungsbeispiele für die Zyklus- und Reaktionszeit

Beispiel I

Sie haben eine S7-400 mit folgenden Baugruppen im Zentralgerät aufgebaut:

- eine CPU 414-2
- 2 Digitaleingabebaugruppen SM 421; DI 32×DC 24 V (je 4 Byte im PA)
- 2 Digitalausgabebaugruppen SM 422; DO 32×DC 24 V/0,5A (je 4 Byte im PA)

Anwenderprogramm

Ihr Anwenderprogramm hat laut Operationsliste eine Laufzeit von 12 ms.

Berechnung der Zykluszeit

Für das Beispiel ergibt sich die Zykluszeit aus folgenden Zeiten:

- Prozessabbild-Transferzeit

$$\text{Prozessabbild: } 13 \mu\text{s} + 16 \text{ Byte} \times 1,5 \mu\text{s} = \text{ca. } \mathbf{0,037 \text{ ms}}$$
- Betriebssystemlaufzeit im Zykluskontrollpunkt:
ca. **0,23 ms**

Die Zykluszeit ergibt sich aus der Summe der aufgeführten Zeiten:

$$\mathbf{\text{Zykluszeit} = 12,0 \text{ ms} + 0,037 \text{ ms} + 0,23 \text{ ms} = \mathbf{12,27 \text{ ms.}}$$

Berechnung der tatsächlichen Zykluszeit

- Berücksichtigung Kommunikationslast (Defaultwert: 20%):

$$12,27 \text{ ms} * 100 / (100-20) = \mathbf{15,24 \text{ ms.}}$$
- Es findet keine Alarmbearbeitung statt.

Die tatsächliche Zykluszeit beträgt damit gerundet **15,3 ms**.

Berechnung der längsten Reaktionszeit

- Längste Reaktionszeit

$$15,3 \text{ ms} * 2 = \mathbf{30,6 \text{ ms.}}$$
- Die Verzögerung der Ein- und Ausgänge ist vernachlässigbar.
- Alle Komponenten stecken im Zentralrack, daher müssen keine DP-Zykluszeiten berücksichtigt werden.
- Es findet keine Alarmbearbeitung statt.

Die längste Reaktionszeit beträgt damit gerundet = **31 ms**.

Beispiel II

Sie haben eine S7-400 mit folgenden Baugruppen aufgebaut:

- eine CPU 414-2
- 4 Digitaleingabebaugruppen SM 421; DI 32×DC 24 V (je 4 Byte im PA)
- 3 Digitalausgabebaugruppen SM 422; DO 16×DC 24 V/2A (je 2 Byte im PA)
- 2 Analogeingabebaugruppen SM 431; AI 8×13Bit (nicht im PA)
- 2 Analogausgabebaugruppen SM 432; AO 8×13Bit (nicht im PA)

Parameter der CPU

Die CPU wurde wie folgt parametrier:

- Zyklusbelastung durch Kommunikation: 40 %

Anwenderprogramm

Das Anwenderprogramm hat laut Operationsliste eine Laufzeit von 10,0 ms.

Berechnung der Zykluszeit

Für das Beispiel ergibt sich die theoretische Zykluszeit aus folgenden Zeiten:

- Prozessabbild-Transferzeit

$$\text{Prozessabbild: } 13 \mu\text{s} + 22 \text{ Byte} \times 1,5 \mu\text{s} = \text{ca. } \mathbf{0,049 \text{ ms}}$$

- Betriebssystemlaufzeit im Zykluskontrollpunkt:
ca. **0,23 ms**

Die Zykluszeit ergibt sich aus der Summe der aufgeführten Zeiten:

$$\mathbf{\text{Zykluszeit}} = 10,0 \text{ ms} + 0,049 \text{ ms} + 0,23 \text{ ms} = \mathbf{10,28 \text{ ms.}}$$

Berechnung der tatsächlichen Zykluszeit

- Berücksichtigung Kommunikationslast:
 $10,28 \text{ ms} * 100 / (100-40) = \mathbf{17,1 \text{ ms.}}$
- Alle 100 ms wird ein Uhrzeitalarm mit einer Laufzeit von 0,5 ms ausgelöst. Der Alarm kann während eines Zyklus maximal einmal ausgelöst werden:
 $0,5 \text{ ms} + 0,35 \text{ ms (aus Tabelle 5-5)} = \mathbf{0,85 \text{ ms.}}$
Berücksichtigung der Kommunikationslast:
 $0,85 \text{ ms} * 100 / (100-40) = \mathbf{1,42 \text{ ms.}}$
- $17,1 \text{ ms} + 1,42 \text{ ms} = \mathbf{18,52 \text{ ms.}}$

Die tatsächliche Zykluszeit beträgt damit unter Berücksichtigung der Zeitscheiben **18,5 ms.**

Berechnung der längsten Reaktionszeit

- Längste Reaktionszeit
 $18,5 \text{ ms} * 2 = \mathbf{37 \text{ ms}}$.
- Verzögerungszeiten der Ein- und Ausgänge
 - die Digitaleingabebaugruppe SM 421; DI 32×DC 24 V hat eine Eingangsverzögerung von maximal **4,8 ms** je Kanal
 - die Digitalausgabebaugruppe SM 422; DO 16×DC 24 V/2A hat eine vernachlässigbare Ausgangsverzögerung.
 - die Analogeingabebaugruppe SM 431; AI 8×13Bit wurde parametrier für eine Störfrequenzunterdrückung von 50 Hz. Damit ergibt sich eine Wandlungszeit von 25 ms je Kanal. Da 8 Kanäle aktiv sind, ergibt sich eine Zykluszeit der Analogeingabebaugruppe von **200 ms**.
 - Die Analogausgabebaugruppe SM 432; AO 8×13Bit wurde parametrier für den Messbereich 0 bis 10V. Damit ergibt sich eine Wandlungszeit von **0,3 ms** pro Kanal. Da 8 Kanäle aktiv sind, ergibt sich eine Zykluszeit von 2,4 ms. Dazu muss noch addiert werden die Einschwingzeit für eine ohmsche Last, die 0,1 ms beträgt. Damit ergibt sich für einen Analogausgang eine Antwortzeit von **2,5 ms**.
- Alle Komponenten stecken im Zentralgerät, daher müssen keine DP-Zykluszeiten berücksichtigt werden.
- **Fall 1:** Mit dem Einlesen eines Digitaleingabesignals wird ein Ausgabekanal der Digitalausgabebaugruppe gesetzt. Damit ergibt sich eine Reaktionszeit von:
 Reaktionszeit = $37 \text{ ms} + 4,8 \text{ ms} = \mathbf{41,8 \text{ ms}}$.
- **Fall 2:** Ein Analogwert wird eingelesen und ein Analogwert ausgegeben. Damit ergibt sich eine Reaktionszeit von:
 Reaktionszeit = $37 \text{ ms} + 200 \text{ ms} + 2,5 \text{ ms} = \mathbf{239,5 \text{ ms}}$.

5.8 Alarmreaktionszeit

Definition Alarmreaktionszeit

Die Alarmreaktionszeit ist die Zeit vom ersten Auftreten eines Alarmsignals bis zum Aufruf der ersten Anweisung im Alarm-OB.

Generell gilt: Höherprioritäre Alarmer haben Vorrang. Das heißt, die Alarmreaktionszeit verlängert sich um die Programmbearbeitungszeit der höherprioritären und der noch nicht bearbeiteten gleichprioritären vorher aufgetretenen Alarm-OBs (Warteschlange).

Warnung

Durch Lese- und Schreibaufträge mit maximaler Datenmenge (ca. 460 Byte) können die Alarmreaktionszeiten verzögert werden.
 Bei Übermittlung der Alarme zwischen CPU und DP-Master kann derzeit von einem DP-Strang zu einer Zeit nur ein Diagnose- **oder** Prozessalarm gemeldet werden.

Berechnung

minimale Alarmreaktionszeit der CPU	maximale Alarmreaktionszeit der CPU
+ minimale Alarmreaktionszeit der Signalbaugruppen	+ maximale Alarmreaktionszeit der Signalbaugruppen
+ DP-Zykluszeit am PROFIBUS-DP	+ 2 * DP-Zykluszeit am PROFIBUS-DP
= Kürzeste Alarmreaktionszeit	= Längste Alarmreaktionszeit

Bild 5-10 Berechnung der Alarmreaktionszeit

Prozessalarm- und Diagnosealarmreaktionszeiten der CPUs

Tabelle 5-8 Prozessalarm- und Diagnosealarmreaktionszeiten; maximale Alarmreaktionszeit ohne Kommunikation

CPU	Prozessalarmreaktionszeiten		Diagnosealarmreaktionszeiten		Asynchronfehler (OB 85 bei der Prozessabbildaktualisierung)
	min.	max.	min.	max.	
412-1/-2	544 µs	560 µs	608 µs	624 µs	392 µs
414-2/-3	325 µs	335 µs	365 µs	375 µs	300 µs
416-2/-3	220 µs	230 µs	245 µs	255 µs	200 µs
417-4	200 µs	210 µs	225 µs	235 µs	180 µs

Verlängerung der maximalen Alarmreaktionszeit durch Kommunikation

Die maximale Alarmreaktionszeit verlängert sich, wenn Kommunikationsfunktionen aktiv sind. Die Verlängerung berechnet sich gemäß folgender Formel:

CPU 412: $tv = 200 \mu s + 1000 \mu s \times n\%$

CPU 414-417: $tv = 100 \mu s + 1000 \mu s \times n\%$

mit n = Zyklusbelastung durch Kommunikation

Signalbaugruppen

Die Prozessalarmreaktionszeit der Signalbaugruppen setzt sich wie folgt zusammen:

- Digitaleingabebaugruppen

Prozessalarmreaktionszeit = interne Alarmaufbereitungszeit + Eingangsverzögerung

Die Zeiten finden Sie im Datenblatt der jeweiligen Digitaleingabebaugruppe.

- Analogeingabebaugruppen

Prozessalarmreaktionszeit = interne Alarmaufbereitungszeit + Wandlungszeit

Die interne Alarmaufbereitungszeit der Analogeingabebaugruppen ist vernachlässigbar. Die Wandlungszeiten entnehmen Sie dem Datenblatt der jeweiligen Analogeingabebaugruppe.

Die Diagnosealarmreaktionszeit der Signalbaugruppen ist die Zeit vom Erkennen eines Diagnoseereignisses durch die Signalbaugruppe bis zum Auslösen des Diagnosealarms durch die Signalbaugruppe. Diese Zeit ist vernachlässigbar gering.

Prozessalarmbearbeitung

Mit dem Aufruf des Prozessalarm-OB 40 erfolgt die Prozessalarmbearbeitung. Höherprioritäre Alarme unterbrechen die Prozessalarmbearbeitung, Direktzugriffe auf die Peripherie erfolgen zur Ausführungszeit der Anweisung. Nach Beendigung der Prozessalarmbearbeitung wird entweder die zyklische Programmbearbeitung fortgesetzt oder weitere gleichprioritäre bzw. niederprioritäre Alarm-OBs aufgerufen und bearbeitet.

5.9 Berechnungsbeispiel für die Alarmreaktionszeit

Teile der Alarmreaktionszeit

Zur Erinnerung: Die Prozessalarmreaktionszeit setzt sich zusammen aus:

- Prozessalarmreaktionszeit der CPU und
- Prozessalarmreaktionszeit der Signalbaugruppe.
- 2 × DP-Zykluszeit am PROFIBUS-DP

Beispiel: Sie haben eine S7-400, die aus einer CPU 416-2 und 4 Digitalbaugruppen im Zentralgerät aufgebaut ist. Eine Digitaleingabebaugruppe ist die SM 421; DI 16×UC 24/60 V; mit Prozess- und Diagnosealarm. In der Parametrierung der CPU und der SM haben Sie nur den Prozessalarm freigegeben. Sie verzichten auf zeitgesteuerte Bearbeitung, Diagnose und Fehlerbearbeitung. Für die Digitaleingabebaugruppe haben Sie eine Eingangsverzögerung von 0,5 ms parametriert. Es sind keine Tätigkeiten am Zykluskontrollpunkt erforderlich. Sie haben eine Zyklusbelastung durch Kommunikation von 20% eingestellt.

Berechnung

Für das Beispiel ergibt sich die Prozessalarmreaktionszeit aus folgenden Zeiten:

- Prozessalarmreaktionszeit der CPU 416-2: ca. 0,23 ms
- Verlängerung durch Kommunikation gemäß Formel nach Tabelle 5-8 :

$$100 \mu\text{s} + 1000 \mu\text{s} \times 20\% = 300 \mu\text{s} = 0,3 \text{ ms}$$

- Prozessalarmreaktionszeit der SM 421; DI 16xUC 24/60 V:
 - interne Alarmaufbereitungszeit: 0,5 ms
 - Eingangsverzögerung: 0,5 ms

- Da die Signalbaugruppen im Zentralgerät stecken, ist die DP-Zykluszeit am PROFIBUS-DP nicht relevant.

Die Prozessalarmreaktionszeit ergibt sich aus der Summe der aufgeführten Zeiten:

$$\text{Prozessalarmreaktionszeit} = 0,23 \text{ ms} + 0,3 \text{ ms} + 0,5 \text{ ms} + 0,5 \text{ ms} = \text{ca. } \mathbf{1,53 \text{ ms.}}$$

Diese errechnete Prozessalarmreaktionszeit vergeht vom Anliegen eines Signals am Digitaleingang bis zur ersten Anweisung im OB 40.

5.10 Reproduzierbarkeit von Verzögerungs- und Weckalarmen

Definition "Reproduzierbarkeit"

Verzögerungsalarm:

Die zeitliche Abweichung des Aufrufs der ersten Anweisung des Alarm-OBs zum programmierten Alarmzeitpunkt.

Weckalarm:

Die Schwankungsbreite des zeitlichen Abstands zwischen zwei aufeinanderfolgenden Aufrufen, gemessen zwischen den jeweils ersten Anweisungen des Alarm-OBs .

Reproduzierbarkeit

Tabelle 5-9 enthält die Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs.

Tabelle 5-9 Reproduzierbarkeit von Verzögerungs- und Weckalarmen der CPUs

Baugruppe	Reproduzierbarkeit	
	Verzögerungsalarm	Weckalarm
CPU 412-1/-2	-220 μ s / +220 μ s	-35 μ s / +35 μ s
CPU 414-2/-3	-235 μ s / +205 μ s	-35 μ s / +35 μ s
CPU 416-2/-3	-210 μ s / +210 μ s	-20 μ s / +20 μ s
CPU 417-4	-220 μ s / +200 μ s	-20 μ s / +20 μ s

Diese Zeiten gelten nur, wenn der Alarm zu diesem Zeitpunkt auch ausgeführt werden kann und nicht z.B. durch höherpriorige Alarme oder noch nicht ausgeführte gleichpriorige Alarme verzögert wird.

Technische Daten

6

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
6.1	Technische Daten der CPU 412-1; (6ES7412-1XF04-0AB0)	6-2
6.2	Technische Daten der CPU 412-2; (6ES7412-2XG04-0AB0)	6-6
6.3	Technische Daten der CPU 414-2; (6ES7414-2XG04-0AB0)	6-11
6.4	Technische Daten der CPU 414-3; (6ES7414-3XJ04-0AB0)	6-16
6.5	Technische Daten der CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)	6-21
6.6	Technische Daten der CPU 416-3; (6ES7416-3XL04-0AB0)	6-26
6.7	Technische Daten der CPU 417-4; (6ES7417-4XL04-0AB0)	6-31
6.8	Technische Daten der Memory Cards	6-36

6.1 Technische Daten der CPU 412-1; (6ES7412-1XF04-0AB0)

CPU und Firmware-Version			
MLFB	6ES7412-1XF04-0AB0	Merker	4 KByte
• Firmware-Version	V 4.0.0	• Remanenz einstellbar	von MB 0 bis MB 4095
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update	• Remanenz voreingestellt	von MB 0 bis MB 15
Speicher		Taktmerker	8 (1 Merkerbyte)
Arbeitsspeicher		Datenbausteine	maximal 511 (DB 0 reserviert)
• integriert	72 KByte für Code 72 KByte für Daten	• Größe	begrenzt durch Arbeitsspeicher
Ladespeicher		Lokaldaten (einstellbar)	maximal 8 KByte
• integriert	256 KByte RAM	• voreingestellt	4 KByte
• erweiterbar FEPRAM	mit Memory Card (FLASH) bis 64 MByte	Bausteine	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	OBs	siehe <i>Operationsliste</i>
Pufferung mit Batterie	ja, alle Daten	• Größe	maximal 64 KByte
Typische Bearbeitungszeiten		Schachtelungstiefe	
Bearbeitungszeiten für		• je Prioritätsklasse	24
• Bitoperationen	0,1 µs	• zusätzliche innerhalb eines Fehler-OBs	1
• Wortoperationen	0,1 µs	FBs	maximal 256
• Festpunktarithmetik	0,1 µs	• Größe	begrenzt durch Arbeitsspeicher
• Gleitpunktarithmetik	0,3µs	FCs	maximal 256
		• Größe	begrenzt durch Arbeitsspeicher
Zeiten/Zähler und deren Remanenz		Adressbereiche (Ein-/Ausgänge)	
S7-Zähler	2048	Peripherieadressbereich gesamt	4 KByte/4 KByte
• Remanenz einstellbar	von Z 0 bis Z 2047	• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc..
• voreingestellt	von Z 0 bis Z 7	MPI/DP-Schnittstelle	2 KByte/2 KByte
• Zählbereich	1 bis 999	Prozessabbild	4 KByte/4 KByte (einstellbar)
IEC-Counter	ja	• voreingestellt	128 Byte/128 Byte
• Art	SFB	• Anzahl Teilprozessabbilder	maximal 15
S7-Zeiten	2048	• konsistente Daten	maximal 244 Byte
• Remanenz einstellbar	von T 0 bis T 2047	digitale Kanäle	maximal 32768/ maximal 32768
• voreingestellt	keine Zeiten remanent	• davon zentral	maximal 32768/ maximal 32768
• Zeitbereich	10 ms bis 9990 s	analoge Kanäle	maximal 2048/ maximal 2048
IEC-Timer	ja	• davon zentral	maximal 2048/ maximal 2048
• Art	SFB		
Datenbereiche und deren Remanenz			
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)		

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen - gesamt - 100 ms-Raster - 500 ms-Raster - 1000 ms-Raster 	<ul style="list-style-type: none"> maximal 512 keine maximal 256 maximal 256
<ul style="list-style-type: none"> IM 460 IM 463-2 	<ul style="list-style-type: none"> maximal 6 maximal 4 	Anzahl Zusatzwerte je Meldung	1
Anzahl DP-Master		<ul style="list-style-type: none"> bei 100 ms-Raster bei 500, 1000 ms-Raster 	<ul style="list-style-type: none"> keine 1
<ul style="list-style-type: none"> integriert über IM 467 über CP 443-5 Ext. 	<ul style="list-style-type: none"> 1 maximal 4 maximal 10 	Bausteinbezogene Meldungen	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine 	maximal 70
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		Alarm_8-Bausteine	ja
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 	<ul style="list-style-type: none"> maximal 300 150
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Leittechnikmeldungen	ja
<ul style="list-style-type: none"> FM CP 440 CP 441 Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 	<ul style="list-style-type: none"> begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen begrenzt durch Anzahl Steckplätze begrenzt durch Anzahl Verbindungen maximal 14 	Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	4
Uhrzeit		Test- und Inbetriebnahmefunktionen	
Uhr	ja	Status/Steuern Variable	ja
<ul style="list-style-type: none"> gepuffert Auflösung Genauigkeit bei <ul style="list-style-type: none"> Netz-Aus Netz-Ein 	<ul style="list-style-type: none"> ja 1 ms Abweichung pro Tag 1,7 s Abweichung pro Tag 8,6 s 	<ul style="list-style-type: none"> Variable Anzahl Variable 	<ul style="list-style-type: none"> Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Timer, Zähler maximal 70
Betriebsstundenzähler	8	Forcen	ja
<ul style="list-style-type: none"> Nummer Wertebereich Granularität remanent 	<ul style="list-style-type: none"> 0 bis 7 0 bis 32767 Stunden 1 Stunde ja 	<ul style="list-style-type: none"> Variable Anzahl Variable 	<ul style="list-style-type: none"> Ein-/Ausgänge, Merker, Peripherieein-/ausgänge maximal 64
Uhrzeitsynchronisation	ja	Status Baustein	ja
<ul style="list-style-type: none"> im AS, auf MPI und DP 	als Master oder Slave	Einzelschritt	ja
		Diagnosepuffer	ja
		<ul style="list-style-type: none"> Anzahl der Einträge voreingestellt 	<ul style="list-style-type: none"> maximal 200 (einstellbar) 120
		Anzahl Haltepunkte	4

Kommunikation	
PG/OP-Kommunikation	ja
Anzahl anschließbare OPs	15 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	16, davon je eine reserviert für PG und OP
Globale Datenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8
• Anzahl der GD-Pakete	
- Sender	maximal 8
- Empfänger	maximal 16
• Größe der GD-Pakete	maximal 64 Byte
- davon konsistent	1 Variable
S7-Basiskommunikation	ja
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT
• im DP-Master-Betrieb	über SFC I_GET und I_PUT
• Nutzdaten pro Auftrag	maximal 76 Byte
- davon konsistent	1 Variable
S7-Kommunikation	ja
• Nutzdaten pro Auftrag	maximal 64 KByte
- davon konsistent	1 Variable (462 Byte)
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5
• Nutzdaten pro Auftrag	maximal 8 KByte
- davon konsistent	240 Byte
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)
Schnittstellen	
1. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsressourcen	MPI: 16 DP: 16
Funktionalität	
• MPI	ja
• PROFIBUS DP	DP-Master/DP-Slave

1. SchnittstelleMPI-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- Globaldatenkommunikation	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
1. SchnittstelleDP-Master-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
- Äquidistanz	ja
- SYNC/FREEZE	ja
- Aktivieren/Deaktivieren DP-Slaves	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• Anzahl DP-Slaves	maximal 32
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Hinweis:	
• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	

1. Schnittstelle DP-Slave-Betrieb		Taktsynchronität	
<ul style="list-style-type: none"> • Dienste <ul style="list-style-type: none"> - Status/Steuern ja - Programmieren ja - Routing ja • GSD-Datei http://www.ad.siemens.de/csi_e/gsd • Übertragungsgeschwindigkeit bis 12 MBaud • Übergabespeicher 244 Byte Eingänge/ 244 Byte Ausgänge <ul style="list-style-type: none"> - virtuelle Slots maximal 32 - Nutzdaten pro Adressbereich maximal 32 Byte - davon konsistent 32 Byte 		Nutzdaten pro taktsynchronem Slave maximal 244 Byte Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 16 Äquidistanz ja kleinster Takt 1,5 ms 0,5 ms ohne Einsatz der SFC 126, 127 größter Takt 32 ms siehe Handbuch <i>Taktsynchronität</i>	
Programmierung		CiR Synchronisationszeit	
Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs je Strang <ul style="list-style-type: none"> • DPSYC_FR 2 • D_ACT_DP 4 • RD_REC 8 • WR_REC 8 • WR_PARM 8 • PARM_MOD 1 • WR_DPARM 2 • DPNRM_DG 8 • RDSYSST 1 ... 8 • DP_TOPOLOG 1 Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFBs <ul style="list-style-type: none"> • RDREC 8 • WRREC 8 Anwenderprogrammenschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja		Grundlast 100 ms Zeit pro E-/A-Byte 200 µs	
		Maße	
		Einbaumaße B×H×T (mm) 25×290×219 benötigte Steckplätze 1 Gewicht circa 0,72 kg	
		Spannungen, Ströme	
		Stromaufnahme aus S7-400-Bus (DC 5 V) typisch 0,6 A maximal 0,7 A Stromaufnahme aus S7-400-Bus (DC 24 V) Summe der Stromaufnahmen der an den MPI/DP-Die CPU nimmt keinen Schnittstellen angeschlossenen Komponenten, stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit. jedoch maximal 150 mA je Schnittstelle Pufferstrom typisch 350 µA maximal 890 µA maximale Pufferzeit Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3 Einspeisung externer Puffer Spannung an CPU DC 5 bis 15 V Verlustleistung typisch 3,0 W	

6.2 Technische Daten der CPU 412-2; (6ES7412-2XG04-0AB0)

CPU und Firmware-Version	
MLFB	6ES7412-2XG04-0AB0
• Firmware-Version	V 4.0.0
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update
Speicher	
Arbeitsspeicher	
• integriert	128 KByte für Code 128 KByte für Daten
Ladespeicher	
• integriert	256 KByte RAM
• erweiterbar FEPR0M	mit Memory Card (FLASH) bis 64 MByte
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte
Pufferung	
• mit Batterie	alle Daten
• ohne Batterie	keine
Typische Bearbeitungszeiten	
Bearbeitungszeiten für	
• Bitoperationen	0,1 µs
• Wortoperationen	0,1 µs
• Festpunktarithmetik	0,1 µs
• Gleitpunktarithmetik	0,3 µs
Zeiten/Zähler und deren Remanenz	
S7-Zähler	2048
• Remanenz einstellbar	von Z 0 bis Z 2047
• voreingestellt	von Z 0 bis Z 7
• Zählbereich	1 bis 999
IEC-Counter	ja
• Art	SFB
S7-Zeiten	2048
• Remanenz einstellbar	von T 0 bis T 2047
• voreingestellt	keine Zeiten remanent
• Zeitbereich	10 ms bis 9990 s
IEC-Timer	ja
• Art	SFB
Datenbereiche und deren Remanenz	
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)

Merker	4 KByte
• Remanenz einstellbar	von MB 0 bis MB 4095
• Remanenz voreingestellt	von MB 0 bis MB 15
Taktmerker	8 (1 Merkerbyte)
Datenbausteine	maximal 511 (DB 0 reserviert)
• Größe	maximal 64 KByte
Lokaldaten (einstellbar)	maximal 8 KByte
• voreingestellt	4 KByte
Bausteine	
OBs	siehe <i>Operationsliste</i>
• Größe	maximal 64 KByte
Schachtelungstiefe	
• je Prioritätsklasse	24
• zusätzliche innerhalb eines Fehler-OBs	1
FBs	maximal 256
• Größe	maximal 64 KByte
FCs	maximal 256
• Größe	maximal 64 KByte
Adressbereiche (Ein-/Ausgänge)	
Peripherieadressbereich gesamt	4 KByte/4 KByte
• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
MPI/DP-Schnittstelle	2 KByte/2 KByte
DP-Schnittstelle	4 KByte/4 KByte
Prozessabbild	4 KByte/4 KByte (einstellbar)
• voreingestellt	128 Byte/128 Byte
• Anzahl Teilprozessabbilder	maximal 15
• konsistente Daten	maximal 244 Byte
digitale Kanäle	maximal 32768/ maximal 32768
• davon zentral	maximal 32768/ maximal 32768
analoge Kanäle	maximal 2048/ maximal 2048
• davon zentral	maximal 2048/ maximal 2048

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen - gesamt - 100 ms-Raster - 500 ms-Raster - 1000 ms-Raster 	<ul style="list-style-type: none"> maximal 512 keine maximal 256 maximal 256
<ul style="list-style-type: none"> IM 460 IM 463-2 	<ul style="list-style-type: none"> maximal 6 maximal 4 	Anzahl Zusatzwerte je Meldung	1
Anzahl DP-Master		<ul style="list-style-type: none"> bei 100 ms-Raster bei 500, 1000 ms Raster 	<ul style="list-style-type: none"> keine 1
<ul style="list-style-type: none"> integriert über IM 467 über CP 443-5 Ext. 	<ul style="list-style-type: none"> 2 maximal 4 maximal 10 	Bausteinbezogene Meldungen	ja
IM 467 nicht gemeinsam mit CP 443-5 Extended einsetzbar		<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine 	maximal 70
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		Alarm_8-Bausteine	ja
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 	<ul style="list-style-type: none"> maximal 300 150
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Leittechnikmeldungen	ja
<ul style="list-style-type: none"> FM CP 440 CP 441 Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 	<ul style="list-style-type: none"> begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen begrenzt durch Anzahl Steckplätze begrenzt durch Anzahl Verbindungen maximal 14 	Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	4
Uhrzeit		Test- und Inbetriebnahmefunktionen	
Uhr	ja	Status/Steuern Variable	ja
<ul style="list-style-type: none"> gepuffert Auflösung Genauigkeit bei <ul style="list-style-type: none"> Netz-Aus Netz-Ein 	<ul style="list-style-type: none"> ja 1 ms Abweichung pro Tag 1,7 s Abweichung pro Tag 8,6 s 	<ul style="list-style-type: none"> Variable Anzahl Variable 	<ul style="list-style-type: none"> Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler maximal 70
Betriebsstundenzähler	8	Forcen	ja
<ul style="list-style-type: none"> Nummer Wertebereich Granularität remanent 	<ul style="list-style-type: none"> 0 bis 7 0 bis 32767 Stunden 1 Stunde ja 	<ul style="list-style-type: none"> Variable Anzahl 	<ul style="list-style-type: none"> Ein-/Ausgänge, Merker, Peripherieein-/ausgänge maximal 64
Uhrzeitsynchronisation	ja	Status Baustein	ja
<ul style="list-style-type: none"> im AS, auf MPI und DP 	als Master oder Slave	Einzelschritt	ja
		Diagnosepuffer	ja
		<ul style="list-style-type: none"> Anzahl der Einträge voreingestellt 	<ul style="list-style-type: none"> maximal 400 (einstellbar) 120
		Anzahl Haltepunkte	4

Kommunikation	
PG/OP-Kommunikation	ja
Anzahl anschließbare OPs	15 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	16, davon je eine reserviert für PG und OP
Globale Datenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8
• Anzahl der GD-Pakete	
- Sender	maximal 8
- Empfänger	maximal 16
• Größe der GD-Pakete	maximal 64 Byte
- davon konsistent	1 Variable
S7-Basiskommunikation	ja
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT
• im DP-Master-Betrieb	über SFC I_GET und I_PUT
• Nutzdaten pro Auftrag	maximal 76 Byte
- davon konsistent	1 Variable
S7-Kommunikation	ja
• Nutzdaten pro Auftrag	maximal 64 KByte
- davon konsistent	1 Variable (462 Byte)
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5
• Nutzdaten pro Auftrag	maximal 8 KByte
- davon konsistent	240 Byte
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)
Schnittstellen	
1. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsressourcen	MPI: 16 DP: 16
Funktionalität	
• MPI	ja
• PROFIBUS DP	DP-Master/DP-Slave

1. Schnittstelle MPI-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- Globaldatenkommunikation	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
1. Schnittstelle DP-Master-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
- Äquidistanz	ja
- SYNC/FREEZE	ja
- Aktivieren/Deaktivieren DP-Slaves	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• Anzahl DP-Slaves	maximal 32
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Hinweis:	
• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	
1. Schnittstelle DP-Slave-Betrieb	
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.	
• Dienste	
- Status/Steuern	ja
- Programmieren	ja
- Routing	ja
• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd
• Übertragungsgeschwindigkeit	bis 12 Mbaud

<ul style="list-style-type: none"> • Übergabespeicher 244 Byte Eingänge/ 244 Byte Ausgänge - virtuelle Slots maximal 32 - Nutzdaten pro Adressbereich maximal 32 Byte - davon konsistent 32 Byte 	
2. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsresourcen	16
Funktionalität	
• PROFIBUS DP	DP-Master/DP-Slave
2. Schnittstelle DP-Master-Betrieb	
<ul style="list-style-type: none"> • Dienste - PG/OP-Kommunikation ja - Routing ja - S7-Basiskommunikation ja - S7-Kommunikation ja - Äquidistanz ja - SYNC/FREEZE ja - Aktivieren/Deaktivieren DP-Slaves ja • Übertragungsgeschwindigkeiten bis 12 MBaud • Anzahl DP-Slaves maximal 64 • Adressbereich maximal 4 KByte Eingänge/ 4 KByte Ausgänge • Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot <p>Hinweis:</p> <ul style="list-style-type: none"> • Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. • Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. • Der Adressbereich der Schnittstelle (maximal 4 KByte Eingänge/ 4 KByte Ausgänge) darf in Summe über alle 64 Slaves nicht überschritten werden. 	
2. Schnittstelle DP-Slave-Betrieb	
Technische Daten wie 1. Schnittstelle	
Programmierung	
Programmiersprache	KOP, FUP, AWL, SCL
Operationsvorrat	siehe <i>Operationsliste</i>
Klammerebenen	8
Systemfunktionen (SFC)	siehe <i>Operationsliste</i>
Anzahl gleichzeitig aktiver SFCs je Strang	
• DP_SYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPO	1
Systemfunktionsbausteine (SFB)	siehe <i>Operationsliste</i>
Anzahl gleichzeitig aktiver SFBs	
• RDREC	8
• WRREC	8
Anwenderprogrammschutz	Passwortschutz
Zugriff auf konsistente Daten im Prozessabbild	ja
CiR Synchronisationszeit	
Grundlast	100 ms
Zeit pro E-/A-Byte	200 µs
Taktsynchronität	
Nutzdaten pro taktsynchronem Slave	maximal 244 Byte
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 16
Äquidistanz	ja
kleinster Takt	1,5 ms, 0,5 ms ohne Einsatz der SFC 126, 127
größter Takt	32 ms
siehe Handbuch <i>Taktsynchronität</i>	
Maße	
Einbaumaße BxHxT (mm)	25x290x219
benötigte Steckplätze	1
Gewicht	ca. 0,72 kg

Spannungen, Ströme	
Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,0 A maximal 1,2 A
Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Pufferstrom	typisch 350 μ A maximal 890 μ A
maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
Verlustleistung	typisch 4,5 W

6.3 Technische Daten der CPU 414-2; (6ES7414-2XG04-0AB0)

CPU und Firmware-Version	
MLFB	6ES7414-2XG04-0AB0
• Firmware-Version	V 4.0.0
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update
Speicher	
Arbeitsspeicher	
• integriert	256 KByte für Code 256 KByte für Daten
Ladespeicher	
• integriert	256 KByte RAM
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte
Pufferung mit Batterie	ja, alle Daten
Typische Bearbeitungszeiten	
Bearbeitungszeiten für	
• Bitoperationen	0,06 µs
• Wortoperationen	0,06 µs
• Festpunktarithmetik	0,06 µs
• Gleitpunktarithmetik	0,18 µs
Zeiten/Zähler und deren Remanenz	
S7-Zähler	2048
• Remanenz einstellbar	von Z 0 bis Z 2047
• voreingestellt	von Z 0 bis Z 7
• Zählbereich	1 bis 999
IEC-Counter	ja
• Art	SFB
S7-Zeiten	2048
• Remanenz einstellbar	von T 0 bis T 2047
• voreingestellt	keine Zeiten remanent
• Zeitbereich	10 ms bis 9990 s
IEC-Timer	ja
• Art	SFB
Datenbereiche und deren Remanenz	
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)
Merker	8 KByte
• Remanenz einstellbar	von MB 0 bis MB 8191
• Remanenz voreingestellt	von MB 0 bis MB 15

Taktmerker	8 (1 Merkerbyte)
Datenbausteine	maximal 4095 (DB 0 reserviert)
• Größe	maximal 64 KByte
Lokaldaten (einstellbar)	maximal 16 KByte
• voreingestellt	8 KByte
Bausteine	
OBs	siehe <i>Operationsliste</i>
• Größe	maximal 64 KByte
Schachtelungstiefe	
• je Prioritätsklasse	24
• zusätzliche innerhalb eines Fehler-OBs	1
FBs	maximal 2048
• Größe	maximal 64 KByte
FCs	maximal 2048
• Größe	maximal 64 KByte
Adressbereiche (Ein-/Ausgänge)	
Peripherieadressbereich gesamt	8 KByte/8 KByte
• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
MPI/DP-Schnittstelle	2 KByte/2 KByte
DP-Schnittstelle	6 KByte/6 KByte
Prozessabbild	8 KByte/8 KByte (einstellbar)
• voreingestellt	256 Byte/256 Byte
• Anzahl Teilprozessabbilder	maximal 15
• konsistente Daten	maximal 244 Byte
digitale Kanäle	maximal 65536/ maximal 65536
• davon zentral	maximal 65536/ maximal 65536
analoge Kanäle	maximal 4096/ maximal 4096
• davon zentral	maximal 4096/ maximal 4096

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen - gesamt - 100 ms-Raster - 500 ms-Raster - 1000 ms-Raster 	maximal 512 maximal 128 maximal 256 maximal 512
<ul style="list-style-type: none"> IM 460 IM 463-2 	maximal 6 maximal 4	<ul style="list-style-type: none"> Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster - bei 500-, 1000 ms-Raster 	maximal 4 maximal 1 maximal 10
Anzahl DP-Master		Bausteinbezogene Meldungen	ja
<ul style="list-style-type: none"> integriert über IM 467 über CP 443-5 Ext. 	2 maximal 4 maximal 10	<ul style="list-style-type: none"> gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine 	maximal 100
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		Alarm-8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm-8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 	maximal 600 300
Anzahl steckbarer S5-Baugruppen über Adaptionenkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	16
<ul style="list-style-type: none"> FM CP 440 CP 441 Profibus- und Ethernet-CP, LANs inkl. CP 443-5 Extended und IM 467 	begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen begrenzt durch Anzahl Steckplätze begrenzt durch Anzahl Verbindungen maximal 14	Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler maximal 70
<ul style="list-style-type: none"> gepuffert Auflösung Genauigkeit bei <ul style="list-style-type: none"> Netz-Aus Netz-Ein 	ja 1 ms Abweichung pro Tag 1,7 s Abweichung pro Tag 8,6 s	Forcen	ja
Betriebsstundenzähler	8	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, Peripherieein-/ausgänge maximal 256
<ul style="list-style-type: none"> Nummer Wertebereich Granularität remanent 	0 bis 7 0 bis 32767 Stunden 1 Stunde ja	Status Baustein	ja
Uhrzeitsynchronisation	ja	Einzelschritt	ja
<ul style="list-style-type: none"> im AS, auf MPI und DP 	als Master oder Slave	Diagnosepuffer	ja
		<ul style="list-style-type: none"> Anzahl der Einträge voreingestellt 	maximal 400 (einstellbar) 120
		Anzahl Haltepunkte	4

Kommunikation	
PG/OP-Kommunikation	ja
Anzahl anschließbare OPs	31 ohne Meldungsverarbeitung, 8 mit Meldungsverarbeitung
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	32, davon je eine reserviert für PG und OP
Globale Datenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8
• Anzahl der GD-Pakete	
- Sender	maximal 8
- Empfänger	maximal 16
• Größe der GD-Pakete	maximal 64 Byte
- davon konsistent	1 Variable
S7-Basiskommunikation	ja
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT
• im DP-Master-Betrieb	über SFC I_GET und I_PUT
• Nutzdaten pro Auftrag	maximal 76 Byte
- davon konsistent	1 Variable
S7-Kommunikation	ja
• Nutzdaten pro Auftrag	maximal 64 KByte
- davon konsistent	1 Variable (462 Byte)
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5
• Nutzdaten pro Auftrag	maximal 8 KByte
- davon konsistent	240 Byte
Standardkommunikation (FMS)	ja (über CP und ladbare FB)
Schnittstellen	
1. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsressourcen	MPI: 32 DP: 16
Funktionalität	
• MPI	ja
• PROFIBUS DP	DP-Master/DP-Slave

1. Schnittstelle MPI-Betrieb	
Dienste	
• PG/OP-Kommunikation	ja
- Routing	ja
- Globaldatenkommunikation	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
• Übertragungsgeschwindigkeiten	bis 12 MBaud
1. Schnittstelle DP-Master-Betrieb	
Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
- Äquidistanz	ja
- SYNC/FREEZE	ja
- Aktivieren/Deaktivieren DP-Slaves	ja
• Übertragungsgeschwindigkeiten	bis 12 MBaud
• Anzahl DP-Slaves	maximal 32
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Hinweis:	
• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	
1. Schnittstelle DP-Slave-Betrieb	
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.	
Dienste	
- Status/Steuern	ja
- Programmieren	ja
- Routing	ja
• GSD-Datei	http://www.ad.siemens.de/csi_e/gsd
• Übertragungsgeschwindigkeit	bis 12 MBaud

<ul style="list-style-type: none"> • Übergabespeicher 244 Byte Eingänge/ 244 Byte Ausgänge - virtuelle Slots maximal 32 - Nutzdaten pro Adressbereich maximal 32 Byte - davon konsistent 32 Byte 		Programmierung	
2. Schnittstelle		Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs je Strang	
Typ der Schnittstelle integriert Physik RS 485/Profibus potentialgetrennt ja Stromversorgung an Schnittstelle (15 bis 30V DC) maximal 150 mA Anzahl der Verbindungsresourcen 16		<ul style="list-style-type: none"> • DPSYC_FR 2 • D_ACT_DP 4 • RD_REC 8 • WR_REC 8 • WR_PARM 8 • PARM_MOD 1 • WR_DPARM 2 • DPNRM_DG 8 • RDSYSST 1 ... 8 • DP_TOPOL 1 	
Funktionalität		Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i>	
<ul style="list-style-type: none"> • PROFIBUS DP DP-Master/DP-Slave 		Anzahl gleichzeitig aktiver SFBs	
2. Schnittstelle DP-Master-Betrieb		<ul style="list-style-type: none"> • RDREC 8 • WRREC 8 Anwenderprogrammschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja	
<ul style="list-style-type: none"> • Dienste - PG/OP-Kommunikation ja - Routing ja - S7-Basiskommunikation ja - S7-Kommunikation ja - Äquidistanz ja - SYNC/FREEZE ja - Aktivieren/Deaktivieren DP-Slaves ja • Übertragungsgeschwindigkeiten bis 12 MBaud • Anzahl DP-Slaves maximal 96 • Adressbereich maximal 6 KByte Eingänge/ 6 KByte Ausgänge • Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot 		CiR Synchronisationszeit	
Hinweis:		Grundlast 100 ms	
<ul style="list-style-type: none"> • Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. • Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. • Der Adressbereich der Schnittstelle (maximal 6 KByte Eingänge/ 6 KByte Ausgänge) darf in Summe über alle 96 Slaves nicht überschritten werden. 	Zeit pro E-/A-Byte 80 µs		
2. Schnittstelle DP-Slave-Betrieb		Taktsynchronität	
Technische Daten wie 1. Schnittstelle		Nutzdaten pro taktsynchronem Slave maximal 244 Byte Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 26 Äquidistanz ja kleinster Takt 1 ms, 0,5 ms ohne Einsatz der SFC 126, 127 größter Takt 32 ms siehe Handbuch <i>Taktsynchronität</i>	
		Maße	
		Einbaumaße B×H×T (mm) 25×290×219	
		benötigte Steckplätze 1	
		Gewicht ca. 0,72 kg	

Spannungen, Ströme	
Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,0 A maximal 1,2 A
Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Pufferstrom	typisch 550 μ A maximal 1530 μ A
maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
Verlustleistung	typisch 4,5 W

6.4 Technische Daten der CPU 414-3; (6ES7414-3XJ04-0AB0)

CPU und Firmware-Version	
MLFB	6ES7414-3XJ04-0AB0
• Firmware-Version	V 4.0.0
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update
Speicher	
Arbeitsspeicher	
• integriert	700 KByte für Code 700 KByte für Daten
Ladespeicher	
• integriert	256 KByte RAM
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte
Pufferung mit Batterie	ja, alle Daten
Typische Bearbeitungszeiten	
Bearbeitungszeiten für	
• Bitoperationen	0,06 µs
• Wortoperationen	0,06 µs
• Festpunktarithmetik	0,06 µs
• Gleitpunktarithmetik	0,18 µs
Zeiten/Zähler und deren Remanenz	
S7-Zähler	2048
• Remanenz einstellbar	von Z 0 bis Z 2047
• voreingestellt	von Z 0 bis Z 7
• Zählbereich	1 bis 999
IEC-Counter	ja
• Art	SFB
S7-Zeiten	2048
• Remanenz einstellbar	von T 0 bis T 2047
• voreingestellt	keine Zeiten remanent
• Zeitbereich	10 ms bis 9990 s
IEC-Timer	ja
• Art	SFB
Datenbereiche und deren Remanenz	
remanenter Datenbereich (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)
Merker	8 KByte
• Remanenz einstellbar	von MB 0 bis MB 8191
• Remanenz voreingestellt	von MB 0 bis MB 15

Taktmerker	8 (1 Merkerbyte)
Datenbausteine	maximal 4095 (DB 0 reserviert)
• Größe	maximal 64 KByte
Lokaldaten (einstellbar)	maximal 16 KByte
• voreingestellt	8 KByte
Bausteine	
OBs	siehe <i>Operationsliste</i>
• Größe	maximal 64 KByte
Schachtelungstiefe	
• je Prioritätsklasse	24
• zusätzliche innerhalb eines Fehler-OBs	1
FBs	maximal 2048
• Größe	maximal 64 KByte
FCs	maximal 2048
• Größe	maximal 64 KByte
Adressbereiche (Ein-/Ausgänge)	
Peripherieadressbereich gesamt	8 KByte/8 KByte
• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
MPI/DP-Schnittstelle	2 KByte/2 KByte
DP-Schnittstelle	6 KByte/6 KByte
Prozessabbild	8 KByte/8 KByte (einstellbar)
• voreingestellt	256 Byte/256 Byte
• Anzahl Teilprozessabbilder	maximal 15
• konsistente Daten	maximal 244 Byte
digitale Kanäle	maximal 65536/ maximal 65536
• davon zentral	maximal 65536/ maximal 65536
analoge Kanäle	maximal 4096/ maximal 4096
• davon zentral	maximal 4096/ maximal 4096

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen <ul style="list-style-type: none"> - gesamt maximal 512 - 100 ms-Raster maximal 128 - 500 ms-Raster maximal 256 - 1000-Raster maximal 512 Anzahl Zusatzwerte je Meldung <ul style="list-style-type: none"> - bei 100 ms-Raster maximal 1 - bei 500-, 1000 ms-Raster maximal 10 	
<ul style="list-style-type: none"> IM 460 maximal 6 IM 463-2 maximal 4 		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine maximal 100 	
<ul style="list-style-type: none"> integriert 2 über IF 964-DP 1 über IM 467 maximal 4 über CP 443-5 Ext. maximal 10 		Alarm_8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 300 	
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		Leittechnikmeldungen	ja
Anzahl steckbarer S5-Baugruppen über Adaptionkapsel (im Zentralgerät)	maximal 6	Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	16
Betreibbare FMs und CPs		Test- und Inbetriebnahmefunktionen	
<ul style="list-style-type: none"> FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen CP 440 begrenzt durch Anzahl Steckplätze CP 441 begrenzt durch Anzahl Verbindungen Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 maximal 14 		Status/Steuern Variable	ja
Uhrzeit		<ul style="list-style-type: none"> Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler Anzahl Variable maximal 70 	
Uhr	ja	Forcen	ja
<ul style="list-style-type: none"> gepuffert ja Auflösung 1 ms Genauigkeit bei <ul style="list-style-type: none"> - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s 		<ul style="list-style-type: none"> Variable Ein-/Ausgänge, Merker, Peripherieein-/Ausgänge maximal 256 	
Betriebsstundenzähler	8	Status Baustein	ja
<ul style="list-style-type: none"> Nummer 0 bis 7 Wertebereich 0 bis 32767 Stunden Granularität 1 Stunde remanent ja 		Einzelschritt	ja
Uhrzeitsynchronisation	ja	Diagnosepuffer	ja
<ul style="list-style-type: none"> im AS, auf MPI, DP und IF 964-DP als Master oder Slave 		<ul style="list-style-type: none"> Anzahl der Einträge maximal 3200 (einstellbar) voreingestellt 120 	
		Anzahl Haltepunkte	4

Kommunikation	
PG/OP-Kommunikation	ja
Anzahl anschließbare OPs	31 ohne Meldungsverarbeitung 8 mit Meldungsverarbeitung
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	32, davon je eine reserviert für PG und OP
Globale Datenkommunikation	ja
• Anzahl der GD-Kreise	maximal 8
• Anzahl der GD-Pakete	
- Sender	maximal 8
- Empfänger	maximal 16
• Größe der GD-Pakete	maximal 64 Byte
- davon konsistent	1 Variable
S7-Basiskommunikation	ja
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT
• im DP-Master-Betrieb	über SFC I_GET und I_PUT
• Nutzdaten pro Auftrag	maximal 76 Byte
- davon konsistent	1 Variable
S7-Kommunikation	ja
• Nutzdaten pro Auftrag	maximal 64 KByte
- davon konsistent	1 Variable (462 Byte)
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5
• Nutzdaten pro Auftrag	maximal 8 KByte
- davon konsistent	240 Byte
Standardkommunikation (FMS)	ja (über CP und ladbare FB)
Schnittstellen	
1. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsressourcen	MPI: 32 DP: 16
Funktionalität	
• MPI	ja
• PROFIBUS DP	DP-Master/DP-Slave

1. Schnittstelle MPI-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- Globaldatenkommunikation	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
1. Schnittstelle DP-Master-Betrieb	
• Dienste	
- PG/OP-Kommunikation	ja
- Routing	ja
- S7-Basiskommunikation	ja
- S7-Kommunikation	ja
- Äquidistanz	ja
- SYNC/FREEZE	ja
- Aktivieren/Deaktivieren DP-Slaves	ja
• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• Anzahl DP-Slaves	maximal 32
• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Hinweis:	
• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	

1. Schnittstelle DP-Slave-Betrieb		Hinweis:	
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.		<ul style="list-style-type: none"> Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. Der Adressbereich der Schnittstelle (maximal 6 KByte Eingänge/ 6 KByte Ausgänge) darf in Summe über alle 96 Slaves nicht überschritten werden. 	
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> Status/Steuern ja Programmieren ja Routing ja GSD-Datei http://www.ad.siemens.de/csi_e/gsd Übertragungsgeschwindigkeit bis 12 MBaud Übergabespeicher 244 Byte Eingänge / 244 Byte Ausgänge <ul style="list-style-type: none"> virtuelle Slots maximal 32 Nutzdaten pro Adressbereich maximal 32 Byte davon konsistent 32 Byte 		2. Schnittstelle DP-Slave-Betrieb	
2. Schnittstelle		Technische Daten wie 1. Schnittstelle	
Typ der Schnittstelle integriert Physik RS 485/Profibus potentialgetrennt ja Stromversorgung an Schnittstelle (15 bis 30V DC) maximal 150 mA Anzahl der Verbindungsressourcen 16		3. Schnittstelle	
Funktionalität		Typ der Schnittstelle steckbares Schnittstellenmodul einsetzbares Schnittstellenmodul IF 964-DP Technische Eigenschaften wie 2. Schnittstelle	
<ul style="list-style-type: none"> PROFIBUS DP DP-Master/DP-Slave 		Programmierung	
2. Schnittstelle DP-Master-Betrieb		Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs je Strang <ul style="list-style-type: none"> DPSYC_FR 2 D_ACT_DP 4 RD_REC 8 WR_REC 8 WR_PARM 8 PARM_MOD 1 WR_DPARM 2 DPNRM_DG 8 RDSYSST 1 ... 8 DP_TOPOL 1 Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFBs <ul style="list-style-type: none"> RDREC 8 WRREC 8 Anwenderprogrammschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja	
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> PG/OP-Kommunikation ja Routing ja S7-Basiskommunikation ja S7-Kommunikation ja Äquidistanz ja SYNC/FREEZE ja Aktivieren/Deaktivieren DP-Slaves ja Übertragungsgeschwindigkeiten bis 12 MBaud Anzahl DP-Slaves maximal 96 Adressbereich maximal 6 KByte Eingänge/ 6 KByte Ausgänge Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot 		CiR Synchronisationszeit	
Grundlast 100 ms Zeit pro E-/A-Byte 80 µs			

Taktsynchronität		Spannungen, Ströme	
Nutzdaten pro taktsynchronem Slave	maximal 244 Byte	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,1 A maximal 1,3 A
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 26	Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Äquidistanz	ja	Pufferstrom	typisch 550 µA maximal 1530 µA
kleinster Takt	1 ms, 0,5 ms ohne Einsatz der SFC 126, 127	maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
größter Takt	32 ms	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
siehe Handbuch <i>Taktsynchronität</i>		Verlustleistung	typisch 4,5 W
Maße			
Einbaumaße B×H×T (mm)	50×290×219		
benötigte Steckplätze	2		
Gewicht	ca. 1,07 kg		

6.5 Technische Daten der CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)

CPU und Firmware-Version		Taktmerker	
MLFB	6ES7416-2XK04-0AB0		8 (1 Merkerbyte)
• Firmware-Version	V 4.0.0	Datenbausteine	maximal 4095 (DB 0 reserviert)
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update	• Größe	maximal 64 KByte
Speicher		Lokaldaten (einstellbar)	maximal 32 KByte
Arbeitsspeicher		• voreingestellt	16 KByte
• integriert	1400 KByte für Code 1400 KByte für Daten	Bausteine	
Ladespeicher		OBs	siehe <i>Operationsliste</i>
• integriert	256 KByte RAM	• Größe	maximal 64 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Schachtelungstiefe	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	• je Prioritätsklasse	24
Pufferung mit Batterie	ja, alle Daten	• zusätzliche innerhalb eines Fehler-OBs	2
Typische Bearbeitungszeiten		FBs	maximal 2048
Bearbeitungszeiten für		• Größe	maximal 64 KByte
• Bitoperationen	0,04 µs	FCs	maximal 2048
• Wortoperationen	0,04 µs	• Größe	maximal 64 KByte
• Festpunktarithmetik	0,04 µs	Adressbereiche (Ein-/Ausgänge)	
• Gleitpunktarithmetik	0,12 µs	Peripherieadressbereich gesamt	16 KByte/16 KByte
Zeiten/Zähler und deren Remanenz		• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
S7-Zähler	2048	MPI/DP-Schnittstelle	2 KByte/2 KByte
• Remanenz einstellbar	von Z 0 bis Z 2047	DP-Schnittstelle	8 KByte/8 KByte
• voreingestellt	von Z 0 bis Z 7	Prozessabbild	16 KByte/16 KByte (einstellbar)
• Zählbereich	1 bis 999	• voreingestellt	512 Byte/512 Byte
IEC-Counter	ja	• Anzahl Teilprozessabbilder	maximal 15
• Art	SFB	• konsistente Daten	maximal 244 Byte
S7-Zeiten	2048	digitale Kanäle	maximal 131072/ maximal 131072
• Remanenz einstellbar	von T 0 bis T 2047	• davon zentral	maximal 131072/ maximal 131072
• voreingestellt	keine Zeiten remanent	analoge Kanäle	maximal 8192/ maximal 8192
• Zeitbereich	10 ms bis 9990 s	• davon zentral	maximal 8192/ maximal 8192
IEC-Timer	ja		
• Art	SFB		
Datenbereiche und deren Remanenz			
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)		
Merker	16 KByte		
• Remanenz einstellbar	von MB 0 bis MB 16383		
• Remanenz voreingestellt	von MB 0 bis MB 15		

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 12
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen - gesamt - 100 ms-Raster - 500 ms-Raster - 1000 ms-Raster 	maximal 1024 maximal 128 maximal 512 maximal 1024
<ul style="list-style-type: none"> IM 460 IM 463-2 	maximal 6 maximal 4	<ul style="list-style-type: none"> Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster - bei 500, 1000 ms-Raster 	maximal 4 maximal 1 maximal 10
Anzahl DP-Master		Bausteinbezogene Meldungen	ja
<ul style="list-style-type: none"> integriert über IM 467 über CP 443-5 Ext. 	2 maximal 4 maximal 10	<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine 	maximal 200
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		Alarm_8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 	maximal 1800 600
Anzahl steckbarer S5-Baugruppen über Adaptionenkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	32
<ul style="list-style-type: none"> FM CP 440 CP 441 Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 	begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen begrenzt durch Anzahl Steckplätze begrenzt durch Anzahl Verbindungen maximal 14	Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler maximal 70
<ul style="list-style-type: none"> gepuffert Auflösung Genauigkeit bei <ul style="list-style-type: none"> Netz-Aus Netz-Ein 	ja ja 1 ms Abweichung pro Tag 1,7 s Abweichung pro Tag 8,6 s	Forcen	ja
Betriebsstundenzähler	8	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, Peripherieein-/ausgänge maximal 512
<ul style="list-style-type: none"> Nummer Wertebereich Granularität remanent 	0 bis 7 0 bis 32767 Stunden 1 Stunde ja	Status Baustein	ja
Uhrzeitsynchronisation	ja	Einzelschritt	ja
<ul style="list-style-type: none"> im AS, auf MPI und DP 	als Master oder Slave	Diagnosepuffer	ja
		<ul style="list-style-type: none"> Anzahl der Einträge voreingestellt 	maximal 3200 (einstellbar) 120
		Anzahl Haltepunkte	4

Kommunikation		Funktionalität	
PG/OP-Kommunikation	ja	• MPI	ja
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 12 mit Meldungsverarbeitung	• PROFIBUS DP	DP-Master/DP-Slave
1. Schnittstelle MPI-Betrieb			
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	• Dienste	
Globale Datenkommunikation	ja	- PG/OP-Kommunikation	ja
• Anzahl der GD-Kreise	maximal 16	- Routing	ja
• Anzahl der GD-Pakete		- Globaldatenkommunikation	ja
- Sender	maximal 16	- S7-Basiskommunikation	ja,
- Empfänger	maximal 32	- S7-Kommunikation	ja
• Größe der GD-Pakete	maximal 64 Byte	• Übertragungsgeschwindigkeiten	bis 12 MBaud
- davon konsistent	1 Variable	1. Schnittstelle DP-Master-Betrieb	
S7-Basiskommunikation	ja	• Dienste	
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT	- PG/OP-Kommunikation	ja
• im DP-Master-Betrieb	über SFC I_GET und I_PUT	- Routing	ja
• Nutzdaten pro Auftrag	maximal 76 Byte	- S7-Basiskommunikation	ja
- davon konsistent	1 Variable	- S7-Kommunikation	ja
S7-Kommunikation	ja	- Äquidistanz	ja
• Nutzdaten pro Auftrag	maximal 64 KByte	- SYNC/FREEZE	ja
- davon konsistent	1 Variable (462 Byte)	- Aktivieren/Deaktivieren DP-Slaves	ja
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5	• Übertragungsgeschwindigkeiten	bis 12 MBaud
• Nutzdaten pro Auftrag	maximal 8 KByte	• Anzahl DP-Slaves	maximal 32
- davon konsistent	240 Byte	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)	• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Schnittstellen		Hinweis:	
1. Schnittstelle		• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
Typ der Schnittstelle	integriert	• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
Physik	RS 485/Profibus	• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	
potentialgetrennt	ja		
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA		
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32, wird ein Diagnose-repeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		

1. Schnittstelle DP-Slave-Betrieb		Hinweis: <ul style="list-style-type: none"> Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. Der Adressbereich der Schnittstelle (maximal 8 KByte Eingänge/ 8 KByte Ausgänge) darf in Summe über alle 125 Slaves nicht überschritten werden.
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.		
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> Status/Steuern ja Programmieren ja Routing ja GSD-Datei http://www.ad.siemens.de/csi_e/gsd Übertragungsgeschwindigkeit bis 12 MBaud Übergabespeicher 244 Byte Eingänge / 244 Byte Ausgänge <ul style="list-style-type: none"> virtuelle Slots maximal 32 Nutzdaten pro Adressbereich maximal 32 Byte davon konsistent 32 Byte 		2. Schnittstelle DP-Slave-Betrieb
2. Schnittstelle		Technische Daten wie 1. Schnittstelle
Funktionalität		Programmierung
Typ der Schnittstelle integriert Physik RS 485/Profibus potentialgetrennt ja Stromversorgung an Schnittstelle (15 bis 30V DC) maximal 150 mA Anzahl der Verbindungsressourcen 32, wird ein Diagnoserepeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs <ul style="list-style-type: none"> DPSYC_FR 2 D_ACT_DP 4 RD_REC 8 WR_REC 8 WR_PARM 8 PARM_MOD 1 WR_DPARM 2 DPNRM_DG 8 RDSYSST 1 ... 8 DP_TOPOL 1 Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFBs <ul style="list-style-type: none"> RDREC 8 WRREC 8 Anwenderprogrammschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja
2. Schnittstelle DP-Master-Betrieb		CiR Synchronisationszeit
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> PG/OP-Kommunikation ja Routing ja S7-Basiskommunikation ja S7-Kommunikation ja Äquidistanz ja SYNC/FREEZE ja Aktivieren/Deaktivieren DP-Slaves ja Übertragungsgeschwindigkeiten bis 12 MBaud Anzahl DP-Slaves maximal 125 Adressbereich maximal 8 KByte Eingänge/ 8 KByte Ausgänge Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot 		Grundlast 100 ms Zeit pro E-/A-Byte 40 µs
<ul style="list-style-type: none"> PROFIBUS DP DP-Master/DP-Slave 		

Taktsynchronität		Spannungen, Ströme	
Nutzdaten pro taktsynchronem Slave	maximal 244 Byte	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,0 A maximal 1,2 A
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 40	Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Äquidistanz	ja	Pufferstrom	typisch 550 µA maximal 1539 µA
kleinster Takt	1 ms, 0,5 ms ohne Einsatz der SFC 126, 127	maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
größter Takt	32 ms	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
siehe Handbuch <i>Taktsynchronität</i>		Verlustleistung	typisch 4,5 W
Maße			
Einbaumaße B×H×T (mm)	25×290×219		
benötigte Steckplätze	1		
Gewicht	ca. 0,72 kg		

6.6 Technische Daten der CPU 416-3; (6ES7416-3XL04-0AB0)

CPU und Firmware-Version		Taktmerker	
MLFB	6ES7416-3XL04-0AB0		8 (1 Merkerbyte)
• Firmware-Version	V 4.0.0	Datenbausteine	maximal 4095 (DB 0 reserviert)
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update	• Größe	maximal 64 KByte
Speicher		Lokaldaten (einstellbar)	maximal 32 KByte
Arbeitsspeicher		• voreingestellt	16 KByte
• integriert	2800 KByte für Code 2800KByte für Daten	Bausteine	
Ladespeicher		OBs	siehe <i>Operationsliste</i>
• integriert	256 KByte RAM	• Größe	maximal 64 KByte
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	Schachtelungstiefe	
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	• je Prioritätsklasse	24
Pufferung mit Batterie	ja, alle Daten	• zusätzliche innerhalb eines Fehler-OBs	2
Typische Bearbeitungszeiten		FBs	maximal 2048
Bearbeitungszeiten für		• Größe	maximal 64 KByte
• Bitoperationen	0,04 µs	FCs	maximal 2048
• Wortoperationen	0,04 µs	• Größe	maximal 64 KByte
• Festpunktarithmetik	0,04 µs	Adressbereiche (Ein-/Ausgänge)	
• Gleitpunktarithmetik	0,12 µs	Peripherieadressbereich gesamt	16 KByte/16 KByte
Zeiten/Zähler und deren Remanenz		• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
S7-Zähler	2048	MPI/DP-Schnittstelle	2 KByte/2 KByte
• Remanenz einstellbar	von Z 0 bis Z 2047	DP-Schnittstelle	8 KByte/8 KByte
• voreingestellt	von Z 0 bis Z 7	Prozessabbild	16 KByte/16 KByte (einstellbar)
• Zählbereich	1 bis 999	• voreingestellt	512 Byte/512 Byte
IEC-Counter	ja	• Anzahl Teilprozessabbilder	maximal 15
• Art	SFB	• konsistente Daten	maximal 244 Byte
S7-Zeiten	2048	digitale Kanäle	maximal 131072/ maximal 131072
• Remanenz einstellbar	von T 0 bis T 2047	• davon zentral	maximal 131072/ maximal 131072
• voreingestellt	keine Zeiten remanent	analoge Kanäle	maximal 8192/ maximal 8192
• Zeitbereich	10 ms bis 9990 s	• davon zentral	maximal 8192/ maximal 8192
IEC-Timer	ja		
• Art	SFB		
Datenbereiche und deren Remanenz			
remanenter Datenbereich gesamt (inklusive Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)		
Merker	16 KByte		
• Remanenz einstellbar	von MB 0 bis MB 16383		
• Remanenz voreingestellt	von MB 0 bis MB 15		

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 12
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen <ul style="list-style-type: none"> - gesamt maximal 1024 - 100 ms-Raster maximal 128 - 500 ms-Raster maximal 512 - 1000 ms-Raster maximal 1024 Anzahl Zusatzwerte je Meldung <ul style="list-style-type: none"> - bei 100 ms-Raster maximal 1 - bei 500, 1000 ms-Raster maximal 10 	
<ul style="list-style-type: none"> IM 460 maximal 6 IM 463-2 maximal 4 		Bausteinbezogene Meldungen	ja
Anzahl DP-Master		<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine maximal 200 	
<ul style="list-style-type: none"> integriert 2 über IF 964-DP 1 über IM 467 maximal 4 über CP 443-5 Ext. maximal 10 		Alarm_8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 600 	maximal 1800
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		Leittechnikmeldungen	ja
Anzahl steckbarer S5-Baugruppen über Adaptionenkapsel (im Zentralgerät)	maximal 6	Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	32
Betreibbare FMs und CPs		Test- und Inbetriebnahmefunktionen	
<ul style="list-style-type: none"> FM begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen CP 440 begrenzt durch Anzahl Steckplätze CP 441 begrenzt durch Anzahl Verbindungen Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 maximal 14 		Status/Steuern Variable	ja
Uhrzeit		<ul style="list-style-type: none"> Variable Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler Anzahl Variable maximal 70 	
Uhr	ja	Forcen	ja
<ul style="list-style-type: none"> gepuffert ja Auflösung 1 ms Genauigkeit bei <ul style="list-style-type: none"> - Netz-Aus Abweichung pro Tag 1,7 s - Netz-Ein Abweichung pro Tag 8,6 s 		<ul style="list-style-type: none"> Variable Ein-/Ausgänge, Merker, Peripherieein-/ausgänge Anzahl Variable maximal 512 	
Betriebsstundenzähler	8	Status Baustein	ja
<ul style="list-style-type: none"> Nummer 0 bis 7 Wertebereich 0 bis 32767 Stunden Granularität 1 Stunde remanent ja 		Einzelschritt	ja
Uhrzeitsynchronisation	ja	Diagnosepuffer	ja
<ul style="list-style-type: none"> im AS, auf MPI, DP und IF 964-DP als Master oder Slave 		<ul style="list-style-type: none"> Anzahl der Einträge maximal 3200 (einstellbar) voreingestellt 120 	
		Anzahl Haltepunkte	4

Kommunikation		Funktionalität	
PG/OP-Kommunikation	ja	• MPI	ja
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 12 mit Meldungsverarbeitung	• PROFIBUS DP	DP-Master/DP-Slave
1. Schnittstelle MPI-Betrieb			
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	• Dienste	
Globale Datenkommunikation	ja	- PG/OP-Kommunikation	ja
• Anzahl der GD-Kreise	maximal 16	- Routing	ja
• Anzahl der GD-Pakete		- Globaldatenkommunikation	ja
- Sender	maximal 16	- S7-Basiskommunikation	ja
- Empfänger	maximal 32	- S7-Kommunikation	ja
• Größe der GD-Pakete	maximal 64 Byte	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
- davon konsistent	1 Variable	1. Schnittstelle DP-Master-Betrieb	
S7-Basiskommunikation	ja	• Dienste	
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT	- PG/OP-Kommunikation	ja
• im DP-Master-Betrieb	über SFC I_GET und I_PUT	- Routing	ja
• Nutzdaten pro Auftrag	maximal 76 Byte	- S7-Basiskommunikation	ja
- davon konsistent	1 Variable	- S7-Kommunikation	ja
S7-Kommunikation	ja	- Äquidistanz	ja
• Nutzdaten pro Auftrag	maximal 64 KByte	- SYNC/FREEZE	ja
- davon konsistent	1 Variable (462 Byte)	- Aktivieren/Deaktivieren DP-Slaves	ja
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• Nutzdaten pro Auftrag	maximal 8 KByte	• Anzahl DP-Slaves	maximal 32
- davon konsistent	240 Byte	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)	• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Schnittstellen			
1. Schnittstelle			
Typ der Schnittstelle	integriert	Hinweis:	
Physik	RS 485/Profibus	• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
potentialgetrennt	ja	• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA	• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32, wird ein Diagnose-repeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		

1. Schnittstelle DP-Slave-Betrieb		Hinweis: <ul style="list-style-type: none"> Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. Der Adressbereich der Schnittstelle (maximal 8 KByte Eingänge/ 8 KByte Ausgänge) darf in Summe über alle 125 Slaves nicht überschritten werden.
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.		
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> Status/Steuern ja Programmieren ja Routing ja GSD-Datei http://www.ad.siemens.de/csi_e/gsd Übertragungsgeschwindigkeit bis 12 MBaud Übergabespeicher 244 Byte Eingänge / 244 Byte Ausgänge <ul style="list-style-type: none"> virtuelle Slots maximal 32 Nutzdaten pro Adressbereich maximal 32 Byte davon konsistent 32 Byte 		2. Schnittstelle DP-Slave-Betrieb
2. Schnittstelle		Technische Daten wie 1. Schnittstelle
Funktionalität		3. Schnittstelle
<ul style="list-style-type: none"> PROFIBUS DP DP-Master/DP-Slave 		Typ der Schnittstelle steckbares Schnittstellenmodul einsetzbares Schnittstellenmodul IF 964-DP Technische Eigenschaften wie 2. Schnittstelle
2. Schnittstelle DP-Master-Betrieb		Programmierung
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> PG/OP-Kommunikation ja Routing ja S7-Basiskommunikation ja S7-Kommunikation ja Äquidistanz ja SYNC/FREEZE ja Aktivieren/Deaktivieren DP-Slaves ja Übertragungsgeschwindigkeiten bis 12 MBaud Anzahl DP-Slaves maximal 125 Adressbereich maximal 8 KByte Eingänge/ 8 KByte Ausgänge Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot 		Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs je Strang <ul style="list-style-type: none"> DPSYC_FR 2 D_ACT_DP 4 RD_REC 8 WR_REC 8 WR_PARM 8 PARM_MOD 1 WR_DPARM 2 DPNRM_DG 8 RDSYSST 1 ... 8 DP_TOPOLOG 1 Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFBs <ul style="list-style-type: none"> RDREC 8 WRREC 8 Anwenderprogrammschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja
2. Schnittstelle DP-Slave-Betrieb		CiR Synchronisationszeit
Typ der Schnittstelle integriert Physik RS 485/Profibus potentialgetrennt ja Stromversorgung an Schnittstelle (15 bis 30V DC) maximal 150 mA Anzahl der Verbindungsressourcen 32, wird ein Diagnoserepeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		Grundlast 100 ms Zeit pro E-/A-Byte 40 µs

Taktsynchronität		Spannungen, Ströme	
Nutzdaten pro taktsynchronem Slave	maximal 244 Byte	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,2 A maximal 1,4 A
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 40	Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Äquidistanz	ja	Pufferstrom	typisch 550 µA maximal 1530 µA
kleinster Takt	1 ms, 0,5 ms ohne Einsatz der SFC 126, 127	maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
größter Takt	32 ms	Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
siehe Handbuch <i>Taktsynchronität</i>		Verlustleistung	typisch 5,0 W
Maße			
Einbaumaße B×H×T (mm)	50×290×219		
benötigte Steckplätze	2		
Gewicht	ca. 1,07 kg		

6.7 Technische Daten der CPU 417-4; (6ES7417-4XL04-0AB0)

CPU und Firmware-Version		Taktmerker	
MLFB	6ES7417-4XL04-0AB0	Datenbausteine	8 (1 Merkerbyte)
• Firmware-Version	V 4.0.0	• Größe	maximal 8191 (DB 0 reserviert)
zugehöriges Programmierpaket	ab STEP7 V 5.2 SP1 HF3 mit HW-Update	Lokaldaten (einstellbar)	maximal 64 KByte
		• voreingestellt	maximal 64 KByte
Speicher		Bausteine	
Arbeitsspeicher		OBs	siehe <i>Operationsliste</i>
• integriert	10 MByte für Code 10 MByte für Daten	• Größe	maximal 64 KByte
Ladespeicher		Schachtelungstiefe	
• integriert	256 KByte RAM	• je Prioritätsklasse	24
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte	• zusätzliche innerhalb eines Fehler-OBs	2
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte	FBs	maximal 6144
Pufferung mit Batterie	ja, alle Daten	• Größe	maximal 64 KByte
Typische Bearbeitungszeiten		FCs	maximal 6144
Bearbeitungszeiten für		• Größe	maximal 64 KByte
• Bitoperationen	0,03 µs	Adressbereiche (Ein-/Ausgänge)	
• Wortoperationen	0,03 µs	Peripherieadressbereich gesamt	16 KByte/16 KByte
• Festpunktarithmetik	0,03 µs	• davon dezentral	inkl. Diagnoseadressen, Adressen für Peripherieanschaltungen etc.
• Gleitpunktarithmetik	0,09 µs	MPI/DP-Schnittstelle	2 KByte/2 KByte
Zeiten/Zähler und deren Remanenz		DP-Schnittstelle	8 KByte/8 KByte
S7-Zähler	2048	Prozessabbild	16 KByte/16 KByte (einstellbar)
• Remanenz einstellbar	von Z 0 bis Z 2047	• voreingestellt	1024 Byte/1024 Byte
• voreingestellt	von Z 0 bis Z 7	• Anzahl Teilprozessabbilder	maximal 15
• Zählbereich	1 bis 999	• konsistente Daten	maximal 244 Byte
IEC-Counter	ja	digitale Kanäle	maximal 131072/ maximal 131072
• Art	SFB	• davon zentral	maximal 131072/ maximal 131072
S7-Zeiten	2048	analoge Kanäle	maximal 8192/ maximal 8192
• Remanenz einstellbar	von T 0 bis T 2047	• davon zentral	maximal 8192/ maximal 8192
• voreingestellt	keine Zeiten remanent		
• Zeitbereich	10 ms bis 9990 s		
IEC-Timer	ja		
• Art	SFB		
Datenbereiche und deren Remanenz			
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)		
Merker	16 KByte		
• Remanenz einstellbar	von MB 0 bis MB 16383		
• Remanenz voreingestellt	von MB 0 bis MB 15		

Ausbau		S7-Meldefunktionen	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21	Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 16
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)	Symbolbezogene Meldungen	ja
Anzahl steckbarer IM (gesamt)	maximal 6	<ul style="list-style-type: none"> Anzahl Meldungen - gesamt - 100 ms-Raster - 500 ms-Raster - 1000 ms-Raster 	maximal 1024 maximal 128 maximal 512 maximal 1024
<ul style="list-style-type: none"> IM 460 IM 463-2 	maximal 6 maximal 4	<ul style="list-style-type: none"> Anzahl Zusatzwerte je Meldung - bei 100 ms-Raster - bei 500, 1000 ms-Raster 	maximal 4 maximal 1 maximal 10
Anzahl DP-Master		Bausteinbezogene Meldungen	ja
<ul style="list-style-type: none"> integriert über IF 964-DP über IM 467 über CP 443-5 Ext. 	2 2 maximal 4 maximal 10	<ul style="list-style-type: none"> gleichzeitig aktive Alarm_S/SQ-Bausteine bzw. Alarm_D/DQ-Bausteine 	maximal 200
IM 467 nicht gemeinsam mit CP 443-5 Ext. einsetzbar		Alarm_8-Bausteine	ja
IM 467 nicht gemeinsam mit CP 443-1 EX40 in PN IO-Betrieb einsetzbar		<ul style="list-style-type: none"> Anzahl Kommunikationsoaufträge für Alarm_8-Bausteine und Bausteine für S7-Kommunikation (einstellbar) voreingestellt 	maximal 10000 1200
Anzahl steckbarer S5-Baugruppen über Adaptionenkapsel (im Zentralgerät)	maximal 6	Leittechnikmeldungen	ja
Betreibbare FMs und CPs		Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	64
<ul style="list-style-type: none"> FM CP 440 CP 441 Profibus- und Ethernet-CPs inkl. CP 443-5 Extended und IM 467 	begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen begrenzt durch Anzahl Steckplätze begrenzt durch Anzahl Verbindungen maximal 14	Test- und Inbetriebnahmefunktionen	
Uhrzeit		Status/Steuern Variable	ja
Uhr	ja	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler maximal 70
<ul style="list-style-type: none"> gepuffert Auflösung Genauigkeit bei <ul style="list-style-type: none"> Netz-Aus Netz-Ein 	ja ja 1 ms Abweichung pro Tag 1,7 s Abweichung pro Tag 8,6 s	Forcen	ja
Betriebsstundenzähler	8	<ul style="list-style-type: none"> Variable Anzahl Variable 	Ein-/Ausgänge, Merker, Peripherieein-/ausgänge maximal 512
<ul style="list-style-type: none"> Nummer Wertebereich Granularität remanent 	0 bis 7 0 bis 32767 Stunden 1 Stunde ja	Status Baustein	ja
Uhrzeitsynchronisation	ja	Einzelschritt	ja
<ul style="list-style-type: none"> im AS, auf MPI, DP und IF 964-DP 	als Master oder Slave	Diagnosepuffer	ja
		<ul style="list-style-type: none"> Anzahl der Einträge voreingestellt 	maximal 3200 (einstellbar) 120
		Anzahl Haltepunkte	4

Kommunikation		Funktionalität	
PG/OP-Kommunikation	ja	• MPI	ja
Anzahl anschließbare OPs	63 ohne Meldungsverarbeitung 16 mit Meldungsverarbeitung	• PROFIBUS DP	DP-Master/DP-Slave
1. Schnittstelle MPI-Betrieb			
Anzahl Verbindungsressourcen für S7-Verbindungen über alle Schnittstellen und CPs	64, davon je eine reserviert für PG und OP	• Dienste	
Globale Datenkommunikation	ja	- PG/OP-Kommunikation	ja
• Anzahl der GD-Kreise	maximal 16	- Routing	ja
• Anzahl der GD-Pakete		- Globaldatenkommunikation	ja
- Sender	maximal 16	- S7-Basiskommunikation	ja
- Empfänger	maximal 32	- S7-Kommunikation	ja
• Größe der GD-Pakete	maximal 64 Byte	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
- davon konsistent	1 Variable	1. Schnittstelle DP-Master-Betrieb	
S7-Basiskommunikation	ja	• Dienste	
• im MPI-Betrieb	über SFC X_SEND, X_RCV, X_GET und X_PUT	- PG/OP-Kommunikation	ja
• im DP-Master-Betrieb	über SFC I_GET und I_PUT	- Routing	ja
• Nutzdaten pro Auftrag	maximal 76 Byte	- S7-Basiskommunikation	ja
- davon konsistent	1 Variable	- S7-Kommunikation	ja
S7-Kommunikation	ja	- Äquidistanz	ja
• Nutzdaten pro Auftrag	maximal 64 KByte	- SYNC/FREEZE	ja
- davon konsistent	1 Variable (462 Byte)	- Aktivieren/Deaktivieren DP-Slaves	ja
S5-kompatible-Kommunikation	über FC AG_SEND und AG_RECV, maximal über 10 CP 443-1 oder 443-5	• Übertragungsgeschwindigkeiten	bis 12 Mbaud
• Nutzdaten pro Auftrag	maximal 8 KByte	• Anzahl DP-Slaves	maximal 32
- davon konsistent	240 Byte	• Adressbereich	maximal 2 KByte Eingänge/ 2 KByte Ausgänge
Standardkommunikation (FMS)	ja (über CP und ladbarer FB)	• Nutzdaten pro DP-Slave	maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot
Schnittstellen		Hinweis:	
1. Schnittstelle		• Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen.	
Typ der Schnittstelle	integriert	• Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen.	
Physik	RS 485/Profibus	• Der Adressbereich der Schnittstelle (maximal 2 KByte Eingänge/ 2 KByte Ausgänge) darf in Summe über alle 32 Slaves nicht überschritten werden.	
potentialgetrennt	ja		
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA		
Anzahl der Verbindungsressourcen	MPI: 44 DP: 32, wird ein Diagnose-repeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		

1. Schnittstelle DP-Slave-Betrieb		Hinweis: <ul style="list-style-type: none"> Die Gesamtsumme der Eingangsbytes über alle Slots darf maximal 244 betragen. Die Gesamtsumme der Ausgangsbytes über alle Slots darf maximal 244 betragen. Der Adressbereich der Schnittstelle (maximal 8 KByte Eingänge/ 8 KByte Ausgänge) darf in Summe über alle 125 Slaves nicht überschritten werden.
Sie dürfen die CPU nur ein Mal als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.		
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> Status/Steuern ja Programmieren ja Routing ja GSD-Datei http://www.ad.siemens.de/csi_e/gsd Übertragungsgeschwindigkeit bis 12 Mbaud Übergabespeicher 244 Byte Eingänge/ 244 Byte Ausgänge <ul style="list-style-type: none"> virtuelle Slots maximal 32 Nutzdaten pro Adressbereich maximal 32 Byte davon konsistent 32 Byte 		2. Schnittstelle DP-Slave-Betrieb
2. Schnittstelle		Technische Daten wie 1. Schnittstelle
Typ der Schnittstelle integriert Physik RS 485/Profibus potentialgetrennt ja Stromversorgung an Schnittstelle (15 bis 30V DC) maximal 150 mA Anzahl der Verbindungsressourcen 32, wird ein Diagnoserepeater am Strang eingesetzt, reduziert sich die Anzahl der Verbindungsressourcen am Strang um 1		3. Schnittstelle
Funktionalität		Typ der Schnittstelle steckbares Schnittstellenmodul einsetzbares Schnittstellenmodul IF 964-DP Technische Eigenschaften wie 2. Schnittstelle
<ul style="list-style-type: none"> PROFIBUS DP DP-Master/DP-Slave 		4. Schnittstelle
2. Schnittstelle DP-Master-Betrieb		Programmierung
<ul style="list-style-type: none"> Dienste <ul style="list-style-type: none"> PG/OP-Kommunikation ja Routing ja S7-Basiskommunikation ja S7-Kommunikation Äquidistanz ja SYNC/FREEZE ja Aktivieren/Deaktivieren DP-Slaves ja Übertragungsgeschwindigkeiten bis 12 Mbaud Anzahl DP-Slaves maximal 125 Adressbereich maximal 8 KByte Eingänge/ 8 KByte Ausgänge Nutzdaten pro DP-Slave maximal 244 Byte E, maximal 244 Byte A, maximal 244 Slots maximal 128 Byte je Slot 		Programmiersprache KOP, FUP, AWL, SCL Operationsvorrat siehe <i>Operationsliste</i> Klammerebenen 8 Systemfunktionen (SFC) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFCs je Strang <ul style="list-style-type: none"> DPSYC_FR 2 D_ACT_DP 4 RD_REC 8 WR_REC 8 WR_PARM 8 PARM_MOD 1 WR_DPARM 2 DPNRM_DG 8 RDSYSST 1 ... 8 DP_TOPOL 1 Systemfunktionsbausteine (SFB) siehe <i>Operationsliste</i> Anzahl gleichzeitig aktiver SFBs <ul style="list-style-type: none"> RDREC 8 WRREC 8 Anwenderprogrammschutz Passwortschutz Zugriff auf konsistente Daten im Prozessabbild ja

CiR Synchronisationszeit		Maße	
Grundlast	100 ms	Einbaumaße B×H×T (mm)	50×290×219
Zeit pro E-/A-Byte	40 µs	benötigte Steckplätze	2
Taktsynchronität		Gewicht	ca. 1,07 kg
Nutzdaten pro taktsynchronem Slave	maximal 244 Byte	Spannungen, Ströme	
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 44	Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,7 A
Äquidistanz	ja	Stromaufnahme aus S7-400-Bus (DC 24 V)	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
kleinster Takt	1 ms, 0,5 ms ohne Einsatz der SFC 126, 127	Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	
größter Takt	32 ms	Pufferstrom	typisch 600 µA maximal 1810 µA
siehe Handbuch <i>Taktsynchronität</i>		maximale Pufferzeit	Siehe Referenzhandbuch Baugruppendaten, Kapitel 3.3
		Einspeisung externer Puffer Spannung an CPU	DC 5 bis 15 V
		Verlustleistung	typisch 6,0 W

6.8 Technische Daten der Memory Cards

Name	Bestellnummer	Stromaufnahme bei 5 V	Pufferströme
MC 952 / 64 KB / RAM	6ES7952-0AF00-0AA0	typ. 20 mA max. 50 mA	typ. 0,5 µA max. 20 µA
MC 952 / 256 KB / RAM	6ES7952-1AH00-0AA0	typ. 35 mA max. 80 mA	typ. 1 µA max. 40 µA
MC 952 / 1 MB / RAM	6ES7952-1AK00-0AA0	typ. 40 mA max. 90 mA	typ. 3 µA max. 50 µA
MC 952 / 2 MB / RAM	6ES7952-1AL00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA
MC 952 / 4 MB / RAM	6ES7952-1AM00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA
MC 952 / 8 MB / RAM	6ES7952-1AP00-0AA0	typ. 45 mA max. 100 mA	typ. 5 µA max. 60 µA
MC 952 / 16 MB / RAM	6ES7952-1AS00-0AA0	typ. 100 mA max. 150 mA	typ. 50 µA max. 125 µA
MC 952 / 64 MB / RAM	6ES7952-1AY00-0AA0	typ. 100 mA max. 150 mA	typ. 100 µA max. 500 µA
MC 952 / 64 KB / 5V FLASH	6ES7952-0KF00-0AA0	typ. 15 mA max. 35 mA	-
MC 952 / 256 KB / 5V FLASH	6ES7952-0KH00-0AA0	typ. 20 mA max. 45 mA	-
MC 952 / 1 MB / 5V FLASH	6ES7952-1KK00-0AA0	typ. 40 mA max. 90 mA	-
MC 952 / 2 MB / 5V FLASH	6ES7952-1KL00-0AA0	typ. 50 mA max. 100 mA	-
MC 952 / 4 MB / 5V FLASH	6ES7952-1KM00-0AA0	typ. 40 mA max. 90 mA	-
MC 952 / 8 MB / 5V FLASH	6ES7952-1KP00-0AA0	typ. 50 mA max. 100 mA	-
MC 952 / 16 MB / 5V FLASH	6ES7952-1KS00-0AA0	typ. 55 mA max. 110 mA	-
MC 952 / 32 MB / 5V FLASH	6ES7952-1KT00-0AA0	typ. 55 mA max. 110 mA	-
MC 952 / 64 MB / 5V FLASH	6ES7952-1KY00-0AA0	typ. 55 mA max. 110 mA	-
Abmessungen B×H×T (in mm)		7,5 × 57 × 87	
Gewicht		max. 35 g	
EMV-Schutz		Durch konstruktive Maßnahmen gegeben	

Schnittstellenmodul IF 964-DP

7

Kapitelübersicht

Im Kapitel	finden Sie	auf Seite
7.1	Schnittstellenmodul IF 964-DP für S7-400	7-2

7.1 Schnittstellenmodul IF 964-DP für S7-400

Bestellnummern

Das Schnittstellenmodul IF 964-DP mit der Bestellnummer 6ES7964-2AA04-0AB0 können Sie in den CPUs der S7-400 ab Firmwarestand 4.0 einsetzen.

Das Schnittstellenmodul ist auf der Frontplatte gekennzeichnet und daher auch im eingebauten Zustand identifizierbar.

Eigenschaften

Das Schnittstellenmodul IF 964-DP dient zum Anschluss dezentraler Peripherie über "PROFIBUS-DP". Das Modul besitzt eine potenzialgetrennte RS485-Schnittstelle. Die Übertragungsgeschwindigkeit beträgt maximal 12 Mbit/s.

Die zulässige Leitungslänge ist von der Übertragungsgeschwindigkeit und der Anzahl der Teilnehmer abhängig. Bei einer Punkt-zu-Punkt-Verbindung mit einer Geschwindigkeit von 12 Mbit/s ist eine Leitungslänge von 100 m, mit einer Geschwindigkeit von 9,6 kbit/s eine Leitungslänge von 1 200 m möglich.

Das System kann bis zu 125 Stationen ausgebaut werden.

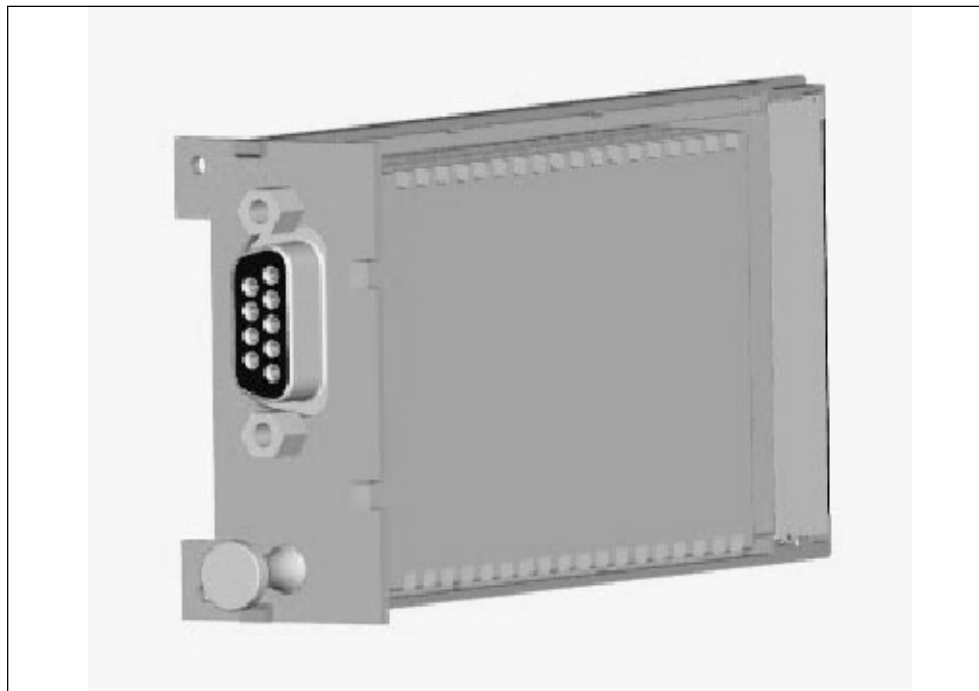


Bild 7-1 Schnittstellenmodul IF 964-DP

Warnung

Das Schnittstellenmodul IF 964-DP dürfen Sie nur im spannungslosen Zustand ziehen oder stecken.

Wenn Sie das Schnittstellenmodul ziehen, solange die Stromversorgung eingeschaltet ist, geht die CPU in den Betriebszustand DEFEKT.

Weitere Informationen

Informationen zu "PROFIBUS-DP" (erhalten Sie in folgenden Broschüren bzw. Handbüchern:

- Handbücher zu den DP-Mastern, z. B. *Speicherprogrammierbare Steuerung S7-300* oder *Automatisierungssystem S7 400* für die PROFIBUS-DP-Schnittstelle
- Handbücher zu den DP-Slaves, z. B. *Dezentrales Peripheriegerät ET 200M* oder *Dezentrales Peripheriegerät ET 200C*
- Handbücher zu STEP 7

7.1.1 Steckerbelegung**Stecker X1**

Zum Anschluss der Steckleitung befindet sich auf der Frontseite der Baugruppe eine 9polige Sub-D-Buchse. Aus der Tabelle 7-1 können Sie die Steckerbelegung entnehmen.

Tabelle 7-1 Buchse X1 IF 964-DP (9polige Sub-D-Buchse)

Pin	Signal	Bedeutung	Richtung
1	-		
2	M 24	24 V Bezugspotential	Ausgang
3	LTG_B	Leitung B	Ein-/Ausgang
4	RTSAS	request to send (AS)	Ausgang
5	M5 _{ext}	Betriebserde (potenzialfrei)	Ausgang
6	P5 _{ext}	+ 5 V (potenzialfrei), maximal 90 mA (zur Versorgung des Busabschlusses)	Ausgang
7	P 24 V	+24 V, maximal 150 mA, potenzialgebunden	Ausgang
8	LTG_A	Leitung A	Eingang
9	-		

7.1.2 Technische Daten

Technische Daten

Das Schnittstellenmodul IF 964-DP erhält seine Versorgungsspannung aus der CPU. In den technischen Daten wird die zur Dimensionierung des Netzteils notwendige Stromaufnahme angegeben.

Maße und Gewichte		Spannungen, Ströme	
Abmessungen B x H x T (mm)	26 x 54 x 130	Versorgungsspannung	wird aus der S7-400 versorgt
Gewicht	0,065 kg	Stromaufnahme aus S7-400-Bus	Summe der Stromauf- nahmen der an der DP- Schnittstelle ange- schlossenen Kompo- nenten, jedoch maximal 150 mA
Leistungsmerkmale		Das Modul nimmt keinen Strom bei 24 V auf, es stellt diese Spannung lediglich an der DP- Schnittstelle bereit	
Übertragungsrate	9,6 kbit/s bis 12 Mbit/s	Belastbarkeit der potentialfreien 5 V (P5 _{ext})	maximal 90 mA
Leitungslänge		Belastbarkeit der 24 V	maximal 150 mA
• bei 9,6 kbit/s	maximal 1200 m	Verlustleistung	1 W
• bei 12 Mbit/s	maximal 100 m		
Anzahl der Stationen	≤ 125 (abhängig von der verwendeten CPU)		
Schnittstellenphysik	RS485		
Potentialtrennung	ja		

Index

A

- Adressbereich, CPU 31x-2, 3-3
- Alarmer, CPU 315-2 DP als DP-Slave, 3-31
- Anwenderprogrammbearbeitungszeit, 5-4

B

- Baustein-Stack, 4-4
- Bearbeitungszeit
 - Anwenderprogramm, 5-4
 - Betriebssystem, 5-7
 - Prozessabbild-Aktualisierung, 5-4, 5-5
 - Zyklussteuerung, 5-7
- Berechnung, Reaktionszeit, 5-13
- Bestellnummer
 - 6ES7 412-1XF03-0AB0, 6-2
 - 6ES7 412-2XG00-0AB0, 6-6
 - 6ES7 414-2XG03-0AB0, 6-11
 - 6ES7 414-3XJ00-0AB0, 6-16
 - 6ES7 416-2XK02-0AB0, 6-21
 - 6ES7 416-3XL00-0AB0, 6-26
 - 6ES7 417-4XL00-0AB0, 6-31
- Bestellnummern
 - CPUs, 6-1
 - Memory Cards, 6-36
- Betriebsartenschalter, 1-15
- Betriebssystem, Bearbeitungszeit, 5-7
- BUSF, 3-9, 3-19

C

- CiR, 2-7
- CPU
 - Betriebsartenschalter, 1-15
 - Parameter, 1-26
- CPU 315-2 DP
 - Siehe auch* CPU 31x-2
 - DP-Master, 3-4
- CPU 316-2 DP. *Siehe* CPU 31x-2
- CPU 318-2. *Siehe* CPU 31x-2

CPU 31x-2

- Betriebszustandsänderungen, 3-13, 3-23, 3-34
- Busunterbrechung, 3-13, 3-23, 3-34
- Diagnoseadressen für PROFIBUS, 3-12, 3-22
- Direkter Datenaustausch, 3-32
- DP-Master, Diagnose durch LEDs, 3-9
- DP-Slave, 3-14
 - Diagnose durch LEDs, 3-19
 - Diagnose mit STEP 7, 3-19
- DP-Adressbereiche, 3-3
- Übergabespeicher, 3-15
- CPU 41x-2, DP-Master, Diagnose mit STEP 7, 3-10

D

- Datenaustausch, direkter, 3-32
- Diagnose
 - Direkter Datenaustausch, 3-34
 - gerätebezogen, CPU 31x-2 als-Slave, 3-29
 - kennungsbezogen, CPU 315-2 DP als DP-Slave, 3-28
- Diagnoseadressen, CPU 31x-2, 3-12, 3-22
- Diagnosealarm, CPU 31x-2 als DP-Slave, 3-30
- Diagnosealarmreaktionszeit, 5-24
- Direkter Datenaustausch
 - CPU 31x-2, 3-32
 - Diagnose, 3-34
- DP-Normslave, Konsistente Daten, 3-37
- DP-Master
 - CPU 31x-2, 3-4
 - Diagnose durch LEDs, 3-9
 - Diagnose mit STEP 7, 3-10
- DP-Schnittstelle, 1-25
- DP-Slave
 - CPU 31x-2, 3-14
 - Diagnose durch LEDs, 3-19
 - Diagnose mit STEP 7, 3-19
- DP-Slave-Diagnose, Aufbau, 3-24

F

Fehleranzeigen, 1-13
CPU 41x-3 und 41x-4, 1-14
FLASH Card, 1-21

G

Gerätebezogene Diagnose, CPU 31x-2 als DP-Slave, 3-29

I

IF 964-DP, 7-2
Eigenschaften, 7-2
Handbücher, 7-3
Steckerbelegung, 7-3
Technische Daten, 7-4

K

Kaltstart, 1-18
Bedienfolge, 1-19
Kennungsbezogene Diagnose, CPU 31x-2 als DP-Slave, 3-28
Kippschalter, 1-15
Kommunikation über MPI und über K-Bus, Zyklusbelastung, 5-4
Konfiguriertelegamm. *Siehe* im Internet unter <http://www.ad.siemens.de/simatic-cs>
Konsistente Daten, 3-36
DP-Normslave, 3-37
Kommunikationsbausteine, 3-37
Kommunikationsfunktionen, 3-37
Prozessabbild, 3-39
SFC 14 "DPRD_DAT", 3-37
SFC 15 "DPWR_DAT", 3-38
SFC 81 "UBLKMOV", 3-36
Zugriff auf den Arbeitsspeicher, 3-37

M

Master-PROFIBUS-Adresse, 3-26
Memory Card, 1-21
MPI-Parameter, 1-18
MPI-Schnittstelle, 1-24
Multicomputing, 2-3
Multicomputingalarm, 2-6

N

Neustart, 1-18
Bedienfolge, 1-19

P

Parameter, 1-26
Parametriertelegamm. *Siehe* im Internet unter <http://www.ad.siemens.de/simatic-cs>
Peripheriedirektzugriffe, 5-17
Prozessabbild-Aktualisierung, Bearbeitungszeit, 5-4, 5-5
Prozessalarm, CPU 31x-2 als DP-Slave, 3-30
Prozessalarmreaktionszeit, 5-22
der CPUs, 5-23
der Signalbaugruppen, 5-24
Prozessalarmverarbeitung, 5-24

Q

Querverkehr. *Siehe* Direkter Datenaustausch

R

RAM Card, 1-21
Reaktionszeit, 5-13
Berechnung, 5-13
Berechnung der, 5-15, 5-16
Diagnosealarm, 5-24
kürzeste, 5-15
längste, 5-16
Prozessalarm-, 5-22
Teile, 5-13
verkürzen, 5-17

S

Schutzstufe, 1-16
einstellen, 1-16
Servicedaten, 2-2
Servicedaten auslesen, 2-2
SFC 81 "UBLKMOV", 3-36
Speicherbereiche, 4-2
Stationsstatus 1 bis 3, 3-25

T

Taktsynchronität, 3-7

Technische Daten

CPU 412-1, 6-2

CPU 412-2, 6-6

CPU 414-2, 6-11

CPU 414-3, 6-16

CPU 416-2, 6-21

CPU 416-3, 6-26

CPU 417-4, 6-31

CPUs, 6-1

IF 964-DP, 7-4

Memory Cards, 6-36

U

Übergabespeicher

CPU 31x-2, 3-15

für Datentransfer, 3-15

Überwachungsfunktionen, 1-9

Urlöschen, Bedienfolge, 1-17

W

Warmstart, 1-18

Wiederanlauf, 1-19

Bedienfolge, 1-19

Z

Zustandsanzeigen, alle CPUs, 1-12

Zyklusbelastung, Kommunikation über MPI
und über K-Bus, 5-4

Zyklussteuerung, Bearbeitungszeit, 5-7

Zykluszeit, 5-2

Berechnungsbeispiel, 5-18, 5-19

Teile, 5-3

verlängern, 5-4

