

SIMATIC

Sistema de automatización S7-400 Datos de las CPU

Manual de referencia

Prólogo, Índice	1
Estructura de una CPU 41x	2
Funciones especiales de una CPU 41x	3
S7-400 en modo Profibus DP	4
Concepto de memoria y tipos de arranque	5
Tiempos de ciclo y de respuesta del S7-400	6
Especificaciones técnicas	7
Submódulos interface IF 964-DP para S7-400	7
Índice alfabético	

Este manual forma parte del paquete de documentación con la referencia
6ES7498-8AA04-8DA0

Consignas de seguridad para el usuario

Este manual contiene las informaciones necesarias para la seguridad personal así como para la prevención de daños materiales. Las informaciones están puestas de relieve mediante señales de precaución. Las señales que figuran a continuación representan distintos grados de peligro:



Peligro

Significa que, si no se adoptan las medidas preventivas adecuadas, **se producirá** la muerte, o bien lesiones corporales graves o daños materiales considerables.



Advertencia

Significa que, si no se adoptan las medidas preventivas adecuadas, **puede producirse** la muerte, lesiones corporales graves o daños materiales considerables.



Precaución

Significa que, si no se adoptan las medidas preventivas adecuadas, pueden producirse lesiones corporales.

Precaución

Significa que, si no se adoptan las medidas preventivas adecuadas, pueden producirse daños materiales.

Atención

Se trata de una información importante, sobre el producto o sobre una parte determinada del manual, sobre la que se desea llamar particularmente la atención.

Personal cualificado

Sólo está autorizado a intervenir en este equipo el **personal cualificado**. En el sentido del manual se trata de personas que disponen de los conocimientos técnicos necesarios para poner en funcionamiento, conectar a tierra y marcar los aparatos, sistemas y circuitos de acuerdo con las normas estándar de seguridad.

Uso conforme

Considere lo siguiente:



Advertencia

El equipo o los componentes del sistema sólo se podrán utilizar para los casos de aplicación previstos en el catálogo y en la descripción técnica, y sólo con los equipos y componentes de proveniencia tercera recomendados y homologados por Siemens.

El funcionamiento correcto y seguro del producto presupone un transporte, un almacenamiento, una instalación y un montaje conforme a las prácticas de la buena ingeniería, así como un manejo y un mantenimiento rigurosos.

Marcas

SIMATIC® , SIMATIC NET® y SIMATIC HMI® son marcas registradas por SIEMENS AG .

Los restantes nombres y designaciones contenidos en el presente documento pueden ser marcas registradas cuya utilización por terceros para sus propios fines puede violar los derechos de los propietarios.

Copyright Siemens AG 2006 All rights reserved

La divulgación y reproducción de este documento, así como el uso y la comunicación de su contenido, no están autorizados, a no ser que se obtenga el consentimiento expreso para ello. Los infractores quedan obligados a la indemnización de los daños. Se reservan todos los derechos, en particular para el caso de concesión de patentes o de modelos de utilidad.

Siemens AG
Bereich Automation and Drives
Geschäftsgebiet Industrial Automation Systems
Postfach 4848, D- 90327 Nuernberg

Exención de responsabilidad

Hemos probado el contenido de esta publicación con la concordancia descrita para el hardware y el software. Sin embargo, es posible que se den algunas desviaciones que nos impiden tomar garantía completa de esta concordancia. El contenido de esta publicación está sometido a revisiones regularmente y en caso necesario se incluyen las correcciones en la siguiente edición. Agradecemos sugerencias.

© Siemens AG 2006
Sujeto a cambios sin previo aviso.

Prólogo

Finalidad del manual

En este manual podrá consultar el manejo, la descripción de las funciones del S7-400 y sus especificaciones técnicas.

El montaje y cableado del S7-400 con estos (y otros) módulos se describe en el manual de configuración e instalación del sistema.

Conocimientos básicos necesarios

Para una mejor comprensión del manual se recomienda tener conocimientos generales en el sector de la automatización.

Asimismo se requiere experiencia en el uso de ordenadores o medios de trabajo similares a PCs (p. ej., con unidades de programación) basados en el sistema operativo Windows 2000 o XP. Como el sistema de automatización S7-400 se configura con el software básico STEP 7, también se requieren conocimientos del software STEP 7. Dichos conocimientos se proporcionan en el manual "Programar con STEP 7".

Lea las indicaciones de seguridad para autómatas que figuran en el anexo del manual de instalación, especialmente cuando el S7-400 deba ser utilizado en áreas de peligro.

Ámbito de validez del manual

Este manual es válido para el sistema de automatización S7-400. Rige para las CPU que se indican a continuación:

- CPU 412-1; (6ES7412-1XF04-0AB0)
- CPU 412-2; (6ES7412-2XG04-0AB0)
- CPU 414-2; (6ES7414-2XG04-0AB0)
- CPU 414-3; (6ES7414-3XJ04-0AB0)
- CPU 416-2; (6ES7416-2XK04-0AB0)
- CPU 416-2F; (6ES7416-2FK04-0AB0)
- CPU 416-3; (6ES7416-3XL04-0AB0)
- CPU 417-4; (6ES7417-4XL04-0AB0)

Homologaciones

Para más información sobre las homologaciones y normas que cumple este sistema, consulte el manual de referencia "Datos de los módulos".

Catalogación en el conjunto de la documentación

Este manual forma parte del paquete de documentación para S7-400, M7-400.

Sistema	Paquetes de documentación
S7-400	<ul style="list-style-type: none">• <i>Sistema de automatización S7-400; Configuración e instalación</i>• <i>Sistema de automatización S7-400; Datos de los módulos</i>• <i>Lista de operaciones S7-400</i>• <i>Sistemas de automatización S7-400; Datos de las CPU</i>

Guía a través del manual

Para facilitar al usuario el acceso rápido a informaciones específicas, el presente manual incluye las siguientes ayudas:

- Al principio del manual se encuentra un índice general completo y una relación de todas las figuras y tablas incluidas en el mismo.
- En los apartados y capítulos aparecen en el lado izquierdo de cada página informaciones generales sobre el contenido del párrafo en cuestión.
- A continuación de los anexos figura un glosario, en el que se describen términos técnicos importantes utilizados en el manual.
- Al final del manual se incluye un índice alfabético extenso para acceder rápidamente a la información deseada.

Reciclaje y gestión de residuos

El sistema S7-400 es reciclable gracias a que sus componentes son poco contaminantes. Para un reciclaje y eliminación respetuosos con el medio ambiente de su antiguo equipo, diríjase a una empresa certificada de gestión de residuos electrónicos.

Soporte adicional

Para cualquier consulta relacionada con el uso de los productos descritos en el manual, diríjase a la sucursal o al representante más próximo de Siemens, en donde le pondrán en contacto con el especialista.

<http://www.siemens.com/automation/partner>

Encontrará a su persona de contacto en la lista de interlocutores en internet:

<http://www.siemens.com/automation/partner>

La guía de documentación técnica de los distintos productos y sistemas SIMATIC se encuentra en la siguiente página de internet:

<http://www.siemens.de/simatic-tech-doku-portal>

Encontrará el catálogo y el sistema de pedidos on-line en:

<http://mall.ad.siemens.com/>

Centros de formación

Para ofrecer a nuestros clientes un fácil aprendizaje de los sistemas de automatización SIMATIC S7, ofrecemos distintos cursos de formación. Diríjase a su centro de formación regional o a la central en D 90327 Nürnberg.

Teléfono: +49 (911) 895-3200.

Internet: <http://www.sitrain.com>

A&D Technical Support

Estamos a su disposición en todo el mundo y a cualquier hora del día:



<p>Worldwide (Nuernberg) Technical Support</p> <p>Hora: 0:00 - 24:00 / 365 días Teléfono: +49 (180) 5050-222 Fax: +49 (180) 5050-223 mailto:adsupport@siemens.com GMT: +1:00</p>		
<p>Europe / Africa (Nuernberg) Authorization</p> <p>Hora: lunes a viernes 8:00 - 17:00 Teléfono: +49 (180) 5050-222 Fax: +49 (180) 5050-223 mailto:adsupport@siemens.com GMT: +1:00</p>	<p>United States (Johnson City) Technical Support and Authorization</p> <p>Hora: lunes a viernes 8:00 - 17:00 Teléfono: +1 (423) 262 2522 Fax: +1 (423) 262 2289 mailto:simatic.hotline@sea.siemens.com GMT: -5:00</p>	<p>Asia / Australia (Beijing) Technical Support and Authorization</p> <p>Hora: lunes a viernes 8:00 - 17:00 Teléfono: +86 10 64 75 75 75 Fax: +86 10 64 74 74 74 mailto:adsupport.asia@siemens.com GMT: +8:00</p>
<p>Technical Support y Authorization le atenderán generalmente en alemán e inglés.</p>		

Service & Support en Internet

Además de nuestra documentación, en Internet le ponemos a su disposición todo nuestro know-how.

<http://www.siemens.com/automation/service&support>

En esta página encontrará:

- “Newsletter” que le mantendrán siempre al día ofreciéndole informaciones de última hora.
- La rúbrica “Servicios online” con un buscador que le permitirá acceder a la información que necesita.
- El “Foro” en el que podrá intercambiar sus experiencias con cientos de expertos en todo el mundo.
- El especialista o experto de Automation & Drives de su región.
- Bajo la rúbrica “Servicios” encontrará información sobre el servicio técnico más próximo, sobre reparaciones, repuestos etc.

Índice

1	Estructura de una CPU 41x	1-1
1.1	Elementos de mando y señalización de las CPU	1-2
1.2	Funciones de vigilancia de la CPU	1-9
1.3	Indicadores de estado y de error	1-11
1.4	Selector de modo	1-14
1.5	Estructura y función de las Memory Cards	1-19
1.6	Interfaz multipunto (MPI)	1-23
1.7	Interfaz PROFIBUS-DP	1-24
1.8	Parámetros para las CPU S7-400	1-25
2	Funciones especiales de una CPU 41x	2-1
2.1	Lectura de datos de servicio	2-2
2.2	Modo multiprocesador	2-3
2.2.1	Peculiaridades	2-5
2.2.2	Alarma de multiprocesamiento	2-6
2.2.3	Configuración y programación del modo multiprocesador	2-6
3	S7-400 en modo Profibus DP	3-1
3.1	CPU 41x como maestro DP/esclavo DP	3-2
3.1.1	Áreas de direccionamiento DP de las CPU 41x	3-3
3.1.2	CPU 41x como maestro DP	3-4
3.1.3	Diagnóstico de la CPU 41x como maestro DP	3-8
3.1.4	CPU 41x como esclavo DP	3-13
3.1.5	Diagnósticos de la CPU 41x como esclavo DP	3-18
3.1.6	CPU 41x como esclavo DP: estado de equipo 1 a 3	3-24
3.2	Comunicación directa	3-31
3.2.1	Principio de la comunicación directa	3-31
3.2.2	Diagnóstico en la comunicación directa	3-32
3.3	Datos coherentes	3-34
3.3.1	Coherencia en las funciones y en los bloques de comunicación	3-35
3.3.2	Acceso a la memoria de trabajo de la CPU	3-35
3.3.3	Lectura coherente de los datos de un esclavo normalizado DP y escritura coherente de datos en un esclavo normalizado DP	3-35
3.3.4	Escritura coherente de datos en un esclavo normalizado DP mediante la SFC 15 "DPWR_DAT"	3-36
3.3.5	Acceso coherente a los datos sin utilizar la SFC 14 o la SFC 15	3-37
4	Concepto de memoria y tipos de arranque	4-1
4.1	Descripción general del concepto de memoria de las CPU S7-400	4-2
4.2	Descripción general de los tipos de arranque de las CPU S7-400	4-5

5	Tiempos de ciclo y de respuesta del S7-400	5-1
5.1	Tiempo de ciclo	5-2
5.2	Cálculo del tiempo de ciclo	5-4
5.3	Tiempos de ciclo diferentes	5-7
5.4	Carga por comunicación	5-9
5.5	Tiempo de respuesta	5-12
5.6	Cálculo de los tiempos de ciclo y de respuesta	5-17
5.7	Ejemplos de cálculo para los tiempos de ciclo y de respuesta	5-18
5.8	Tiempo de respuesta a alarmas	5-22
5.9	Ejemplo de cálculo del tiempo de respuesta a alarmas	5-24
5.10	Reproducibilidad de alarmas de retardo y alarmas cíclicas	5-25
6	Especificaciones técnicas	6-1
6.1	Especificaciones técnicas de la CPU 412-1; (6ES7412-1XF04-0AB0)	6-2
6.2	Especificaciones técnicas de la CPU 412-2; (6ES7412-2XG04-0AB0)	6-6
6.3	Especificaciones técnicas de la CPU 414-2; (6ES7414-2XG04-0AB0)	6-11
6.4	Especificaciones técnicas de la CPU 414-3; (6ES7414-3XJ04-0AB0)	6-16
6.5	Especificaciones técnicas de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)	6-21
6.6	Especificaciones técnicas de la CPU 416-3; (6ES7416-3XL04-0AB0)	6-26
6.7	Especificaciones técnicas de la CPU 417-4; (6ES7417-4XL04-0AB0)	6-31
6.8	Especificaciones técnicas de las Memory Cards	6-36
7	Submódulos interface IF 964-DP para S7-400	7-1
7.1	Submódulo interface IF 964-DP para S7-400	7-2
7.1.1	Asignación de pines del conector	7-4
7.1.2	Especificaciones técnicas	7-5
	Índice alfabético	Índice alfabético-1

Figuras

1-1	Disposición de los elementos de mando y señalización en la CPU 412-1	1-2
1-2	Disposición de los elementos de mando y señalización en la CPU 41x-2	1-3
1-3	Disposición de los elementos de mando y señalización en la CPU 41x-3	1-4
1-4	Disposición de los elementos de mando y señalización en la CPU 417-4	1-5
1-5	Posiciones del selector de modo	1-14
1-6	Estructura de la Memory Card	1-19
2-1	Ejemplo del modo multiprocesador	2-4
2-2	Vista general: estructura del sistema para modificaciones con la instalación en marcha	2-7
3-1	Diagnóstico con CPU 41x	3-10
3-2	Direcciones de diagnóstico para el maestro DP y el esclavo DP	3-11
3-3	Memoria intermedia en la CPU 41x como esclavo DP	3-14
3-4	Direcciones de diagnóstico para el maestro DP y el esclavo DP	3-21
3-5	Estructura del diagnóstico de esclavos	3-23
3-6	Estructura del diagnóstico de código en la CPU 41x	3-27
3-7	Estructura del diagnóstico de estación	3-28
3-8	Bytes x +4 hasta x +7 alarma de diagnóstico y de proceso	3-29
3-9	Comunicación directa mediante CPU 41x	3-31
3-10	Dirección de diagnóstico para el receptor en el intercambio directo de datos ..	3-32
5-1	Elementos y composición del tiempo de ciclo	5-3
5-2	Tiempos de ciclo diferentes	5-7
5-3	Tiempo de ciclo mínimo	5-8
5-4	Fórmula: influencia ejercida por la carga por comunicación	5-9
5-5	Fraccionamiento de un segmento de tiempo	5-9
5-6	Dependencia entre el tiempo de ciclo real y la carga por comunicación	5-11
5-7	Tiempos de ciclo DP en la red PROFIBUS-DP	5-13
5-8	Tiempo de respuesta mínimo	5-14
5-9	Tiempo de respuesta máximo	5-15
5-10	Cálculo del tiempo de respuesta a alarmas	5-22
7-1	Submódulo interface IF 964-DP (6ES7 964-2AA00-0AB0)	7-2

Tablas

1-1	Diodos LED de las CPU	1-6
1-2	Posiciones del selector de modo de operación	1-15
1-3	Niveles de protección de una CPU S7-400	1-15
1-4	Tipos de Memory Cards	1-20
3-1	Procesadores CPU 41x (interface MPI/DP como PROFIBUS-DP)	3-3
3-2	Procesadores CPU 41x (interface MPI/DP y módulo DP como PROFIBUS-DP)	3-3
3-3	Significado del LED "BUSF" en la CPU 41x como maestro DP	3-8
3-4	Lectura del diagnóstico mediante STEP 7	3-9
3-5	Detección de eventos de una CPUs 41x como maestro DP	3-12
3-6	Ejemplo de configuración para las áreas de direccionamiento en la memoria intermedia	3-15
3-7	Significado de los LED "BUSF" en la CPU 41x como esclavo DP	3-18
3-8	Extracción del diagnóstico mediante STEP 5 y STEP 7 en el sistema maestro	3-19
3-9	Detección de eventos de una CPUs 41x como esclavo DP	3-22
3-10	Evaluación de transiciones RUN-STOP en el maestro DP/esclavo DP	3-22
3-11	Estructura del estado de estación 1 (byte 0)	3-24
3-12	Estructura del estado de estación 2 (byte 1)	3-25
3-13	Estructura del estado de estación 3 (byte 2)	3-25
3-14	Estructura de la dirección PROFIBUS del maestro (byte 3)	3-25
3-15	Estructura del código del fabricante (bytes 4, 5)	3-26
3-16	Detección de eventos por las CPUs 41x como receptor en el intercambio directo de datos	3-32
3-17	Evaluación de fallo de estación del emisor en el intercambio directo de datos	3-33
4-1	Memoria necesaria	4-3
5-1	Ejecución cíclica del programa	5-3
5-2	Factores de influencia en el tiempo de ciclo	5-4
5-3	Proporciones del tiempo de transferencia de la imagen de proceso	5-5
5-4	Tiempo de ejecución del sistema operativo en el punto de control del ciclo	5-6
5-5	Prolongación del ciclo por intercalación de alarmas	5-6
5-6	Reducción del tiempo de respuesta	5-16
5-7	Ejemplo de cálculo del tiempo de respuesta	5-18
5-8	Tiempos de respuesta a alarmas de proceso y de diagnóstico; tiempo máximo de respuesta a alarmas sin comunicación	5-22
5-9	Reproducibilidad de las alarmas de retardo y cíclicas en las CPU	5-25
7-1	Conector X1 del IF 964-DP (hembra Sub-D, 9 polos)	7-4

Estructura de una CPU 41x

1

Índice del capítulo

Apartado	Tema	Página
1.1	Elementos de mando y señalización de las CPU	1-2
1.2	Funciones de vigilancia de la CPU	1-9
1.3	Indicadores de estado y de error	1-11
1.4	Selector de modo	1-14
1.5	Estructura y función de las Memory Cards	1-19
1.6	Interfaz multipunto (MPI)	1-23
1.7	Interfaz PROFIBUS-DP	1-24
1.8	Parámetros para las CPU S7-400	1-25

1.1 Elementos de mando y señalización de las CPU

Elementos de mando y señalización de la CPU 412-1

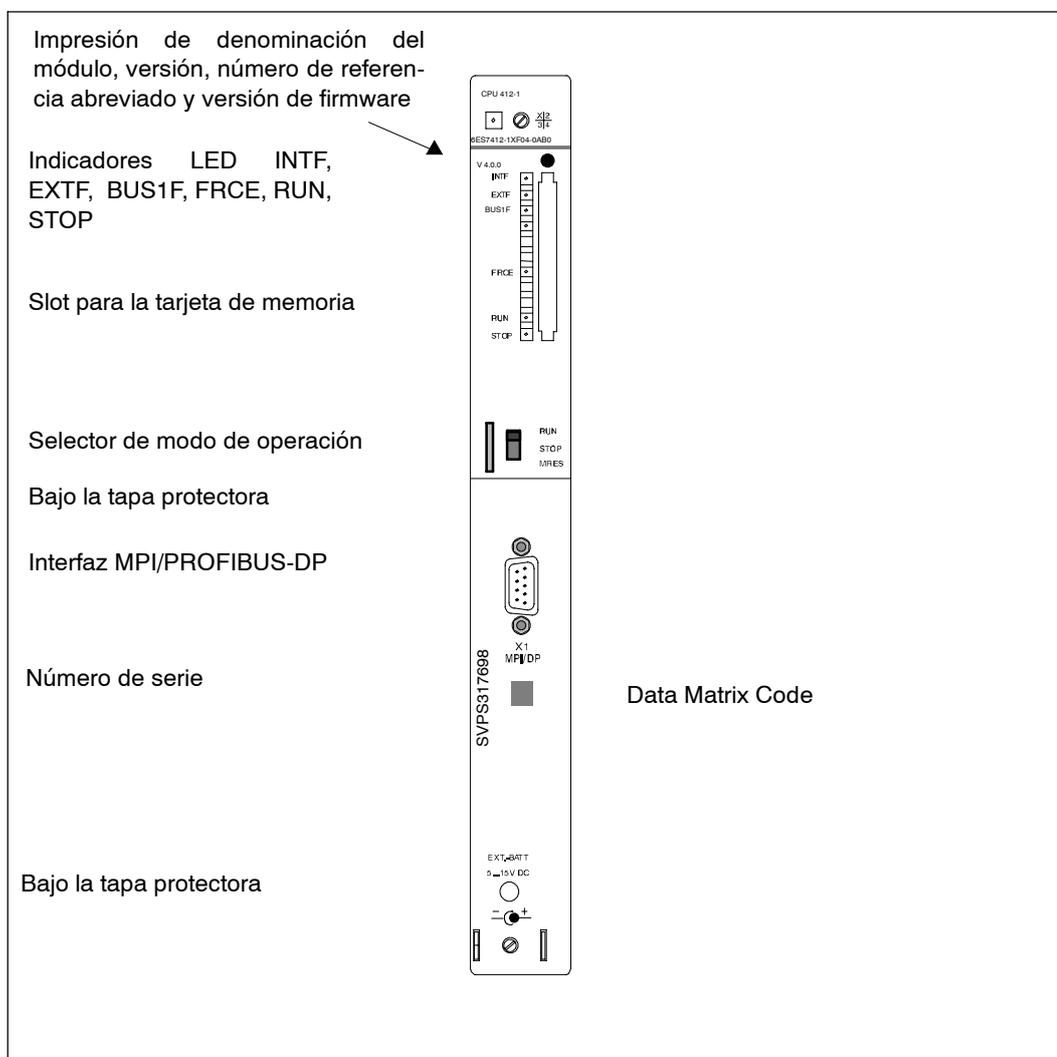


Figura 1-1 Disposición de los elementos de mando y señalización en la CPU 412-1

Elementos de mando y señalización de la CPU 41x-2

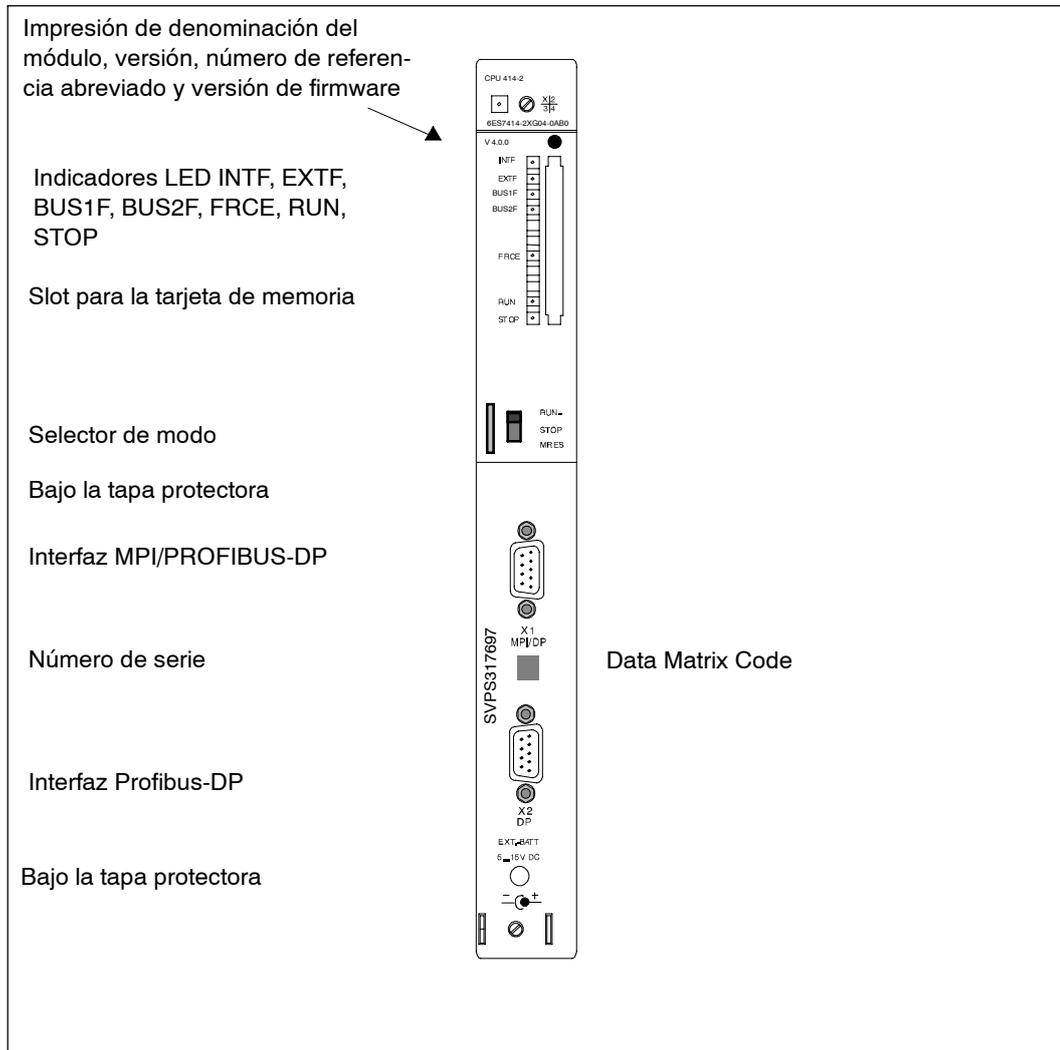


Figura 1-2 Disposición de los elementos de mando y señalización en la CPU 41x-2

Elementos de mando y señalización de la CPU 41x-3

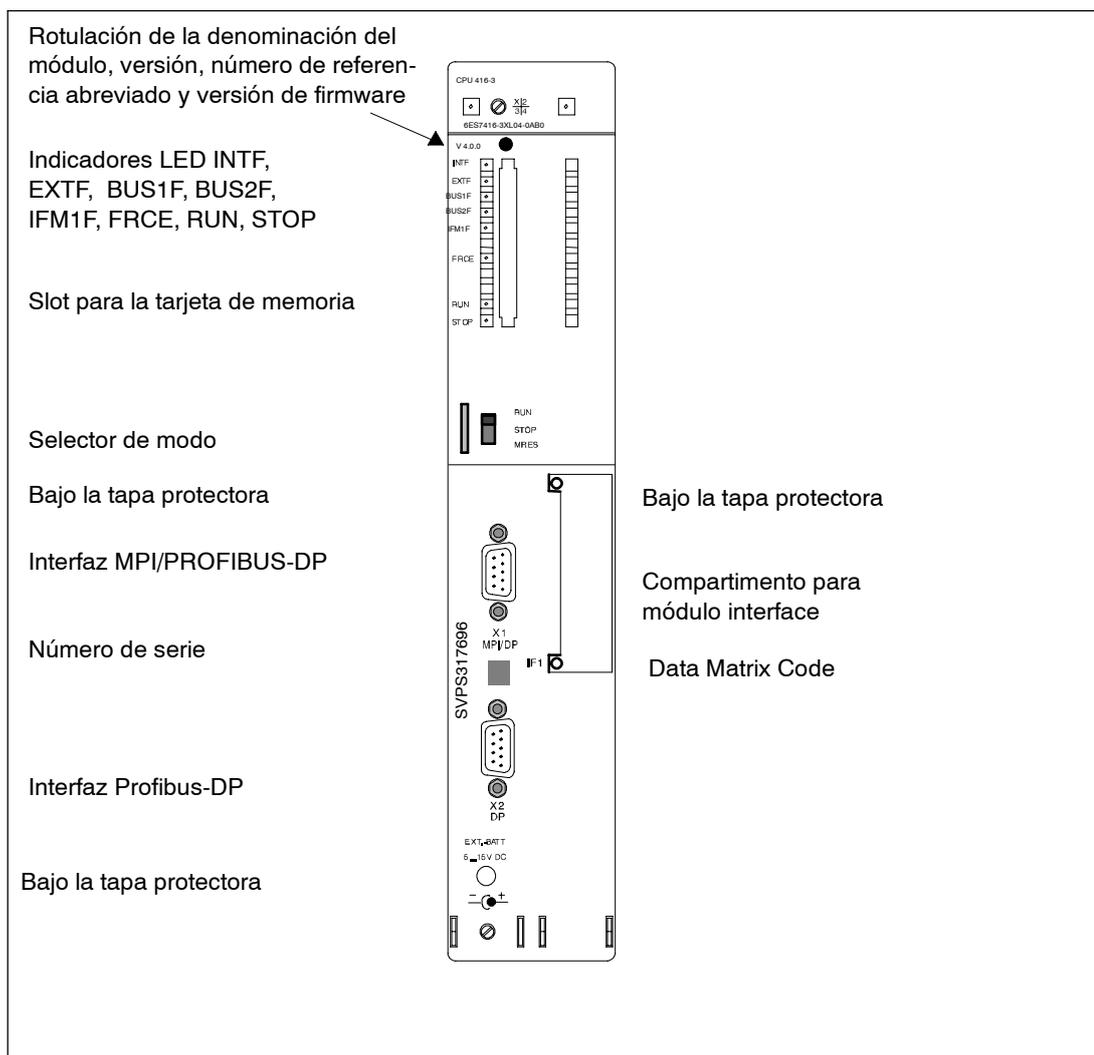


Figura 1-3 Disposición de los elementos de mando y señalización en la CPU 41x-3

Elementos de mando y señalización de la CPU 417-4

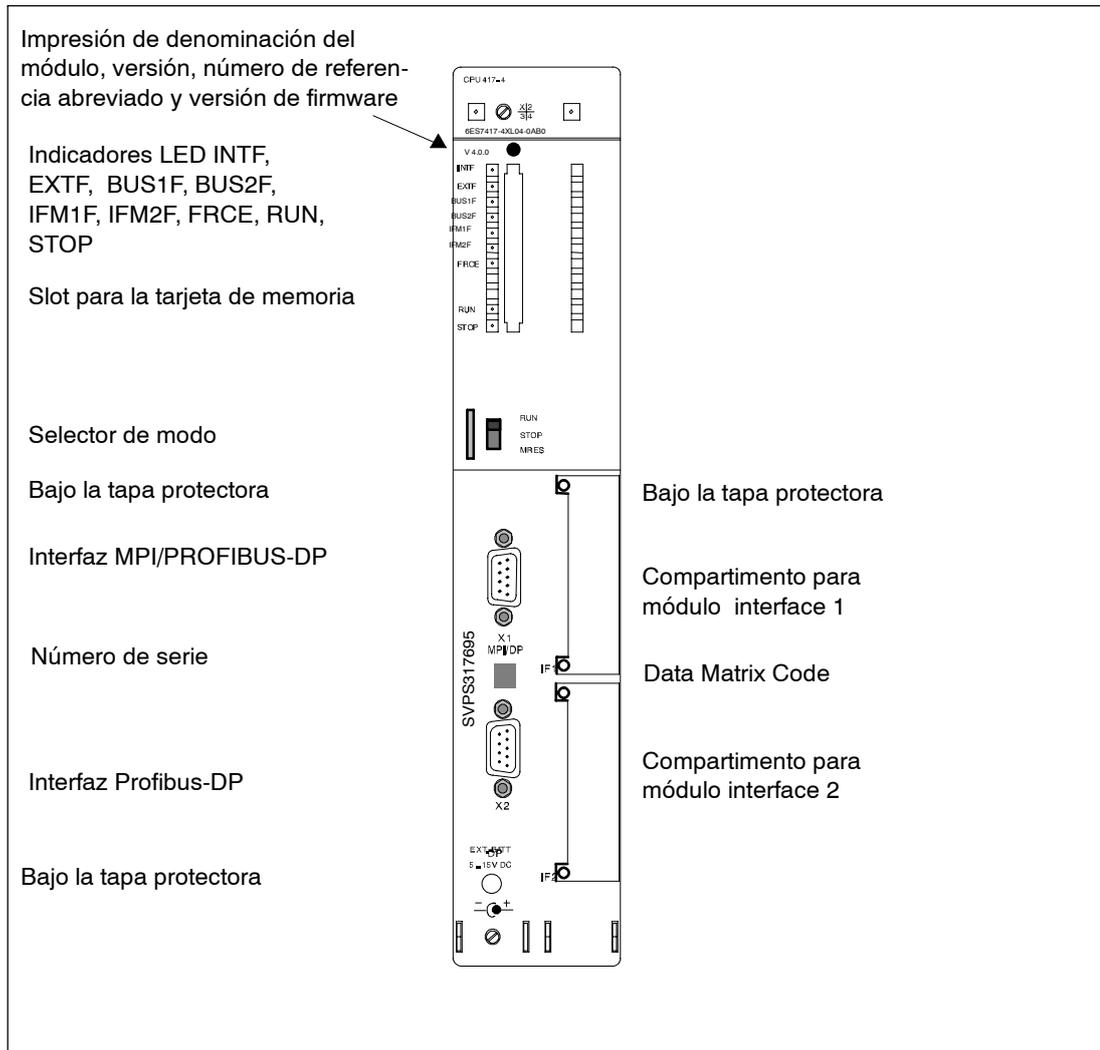


Figura 1-4 Disposición de los elementos de mando y señalización en la CPU 417-4

Diodos LED

En la tabla 1-1 se relacionan los diodos LED previstos en las distintas CPU.

En el apartado 1.2 se describen los estados y errores señalizados mediante estos diodos LED.

Tabla 1-1 Diodos LED de las CPU

LED	Color	Significado	Existente en la CPU			
			412-1	412-2 414-2 416-2	414-3 416-3	417-4
INTF	rojo	Error interno	x	x	x	x
EXTF	rojo	Error externo	x	x	x	x
FRCE	amarillo	Comando forzar activado	x	x	x	x
RUN	verde	Modo RUN	x	x	x	x
STOP	amarillo	Modo STOP	x	x	x	x
BUS1F	rojo	Error de bus en la interface MPI/PROFIBUS-DP 1	x	x	x	x
BUS2F	rojo	Error de bus en la interface MPI/PROFIBUS-DP 2	-	x	x	x
IFM1F	rojo	Error en el módulo interface 1	-	-	x	x
IFM2F	rojo	Error en el módulo interface 2	-	-	-	x

Selector de modo

El selector de modo sirve para ajustar el modo de operación actual de la CPU. El selector es un selector en serie con tres posiciones.

En el apartado 1.4 se describen las funciones del selector de modo.

Ranura para tarjetas de memoria

En esta ranura se puede introducir una tarjeta de memoria.

Se distinguen dos tipos de tarjetas de memoria:

- Tarjetas RAM

La tarjeta RAM permite ampliar la memoria de carga de una CPU.

- Tarjetas FLASH

La tarjeta FLASH permite guardar el programa de usuario y los datos de forma segura (incluso sin pila de respaldo). La tarjeta FLASH puede programarse en la unidad PG o en la CPU. Con la tarjeta FLASH también se puede ampliar la memoria de carga de la CPU.

Las tarjetas de memoria se describen más detalladamente en el capítulo 1.5.

Compartimento para módulos de interface

En este compartimento se puede colocar un submódulo interface (IF) para las CPU 41x-3 y 41x-4, respectivamente.

Interfaz MPI/DP

A la interface MPI de la CPU pueden conectarse p.ej. los equipos siguientes:

- Unidades de programación
- Equipos de operación y observación
- Otros controladores S7-400 ó S7-300 (véase el apartado 1.6).

Utilícese a tal efecto un conector de bus con salida de cable oblicua (véase el capítulo 7 en el manual de instalación).

La interface MPI puede configurarse también como maestro DP, para utilizarla como interface PROFIBUS-DP con hasta 32 esclavos DP.

Interfaz PROFIBUS-DP

A la interface PROFIBUS-DP pueden conectarse unidades periféricas descentralizadas, equipos PG/OP y otras estaciones maestras DP.

Aplicación de una tensión de respaldo externa al conector hembra “EXT.-BATT.”

En las fuentes de alimentación del S7-400 se pueden emplear una o dos pilas también, según el tipo de módulo, para lograr lo siguiente:

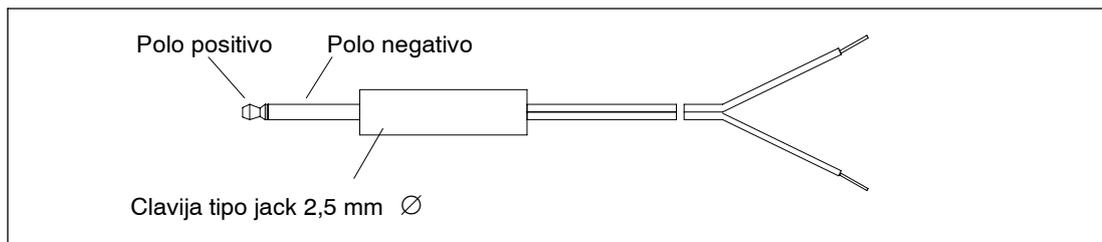
- Respaldo un programa de usuario que se haya depositado en una memoria RAM.
- Mantener marcas, temporizadores, contadores y datos de sistema y otro tipo de datos en bloques de datos variables.
- Respaldo el reloj interno.

Se puede conseguir el mismo respaldo aplicando al conector hembra “EXT.-BATT.” de la CPU una tensión continua comprendida entre 5 V y 15 V.

La entrada “EXT.-BATT.” tiene las características siguientes:

- protección contra inversión de polaridad
- corriente de cortocircuito limitada a 20 mA

Para la alimentación de la hembrilla “EXT.-BATT” se requiere un cable de conexión con una clavija tipo jack de 2,5 mm \varnothing , tal como se ilustra en la siguiente figura. Hay que cerciorarse de que la polaridad de la clavija tipo jack es correcta .



Nota

Es necesaria la alimentación externa a través del conector hembra “EXT.-BATT.” cuando se desea sustituir una fuente de alimentación y deban almacenarse el programa de aplicación depositado en una RAM y los datos durante la sustitución del módulo.

1.2 Funciones de vigilancia de la CPU

Funciones de vigilancia y mensajes de error

El hardware de la CPU y el sistema operativo llevan integradas funciones de vigilancia que garantizan un funcionamiento correcto y un comportamiento definido en caso de fallo. Para toda una serie de errores se prevé también una reacción por parte del programa de usuario. En el caso de errores que aparecen y desaparecen, el LED de error se apaga cuando aparece el error.

En la tabla siguiente se exponen en conjunto los errores posibles, su causa y las reacciones de la CPU.

Tipo de fallo	Causa del fallo	Reacción del sistema operativo	LED de error
Error de acceso (entrante)	Fallo de un módulo (SM, FM, CP) Error de acceso en lectura a la periferia, error de acceso en escritura a la periferia	El LED "EXTF" luce hasta que se haya confirmado la anomalía. En los SM: <ul style="list-style-type: none"> Solicitud de OB 122 Registro en el búfer de diagnóstico Para módulos de entrada: Registro de "cero" como dato en el acumulador o la imagen del proceso En otros módulos: <ul style="list-style-type: none"> Solicitud de OB 122 	EXTF
Error de tiempo (entrante)	<ul style="list-style-type: none"> El tiempo de ejecución del programa de aplicación (OB1 y todas las alarmas y OB de error) rebasa el máximo tiempo de ciclo predefinido. Error en solicitud de OB Desborde del búfer de información de arranque Alarma de error cronológico Retorno a modo RUN después de CiR 	El LED "INTF" luce hasta que se haya confirmado la anomalía. Llamada del OB 80 Si no está cargado el OB: La CPU pasa a STOP.	INTF
Fallo de la fuente(s) de alimentación (no es un corte de la red eléctrica) (entrante y saliente)	En un bastidor central o de ampliación <ul style="list-style-type: none"> hay por lo menos una pila de respaldo de la fuente de alimentación que está agotada falta la tensión de respaldo se ha interrumpido la tensión de 24 V de la fuente de alimentación 	Llamada del OB 81 Si no está cargado el OB: La CPU sigue funcionando.	EXTF
Alarma de diagnóstico (entrante y saliente)	Un módulo periférico apto para alarmas notifica alarma de diagnóstico	Llamada de OB 82 Si no está cargado el OB: La CPU pasa a STOP.	EXTF
Alarma extracción/inserción (entrante y saliente)	Extracción o inserción de un SM, así como inserción de un módulo de tipo erróneo. Si, durante la parametrización predeterminada, el SM montado pasa a estado STOP de la CPU, el LED EXTF no se enciende. Al enchufarse de nuevo el SM luce el LED brevemente.	Llamada de OB 83 Si no está cargado el OB: La CPU pasa a STOP.	EXTF
Error de hardware de la CPU (entrante)	<ul style="list-style-type: none"> Se ha detectado y eliminado un error de memoria 	Llamada del OB 84 Si no está cargado el OB: La CPU permanece en RUN.	INTF

Tipo de fallo	Causa del fallo	Reacción del sistema operativo	LED de error
Error de clase de prioridad (dependiendo del modo del OB 85, sólo entrante o entrante y saliente)	<ul style="list-style-type: none"> • Se llama a la clase de prioridad, pero no existe el respectivo OB. • Llamada de SFB: El DB de instancia falta o está defectuoso • Error al actualizar la imagen de proceso 	Llamada de OB 85 Si no está cargado el OB: La CPU pasa a STOP.	INTF EXTF
Fallo de un bastidor / una estación (entrante y saliente)	<ul style="list-style-type: none"> • Corte de alimentación en un aparato de ampliación • Fallo de una línea DP • Fallo de una línea de acoplamiento: el IM falta o está defectuoso, circuito interrumpido 	Llamada del OB 86 Si no está cargado el OB: La CPU pasa a STOP.	EXTF
Error de comunicación (entrante)	<ul style="list-style-type: none"> • Información de estado no registrable en DB • Identificación de telegrama errónea • Error de longitud de telegrama • Error en la estructura del telegrama de datos globales • Error en acceso a DB 	Llamada del OB 87	INTF
Interrupción del procesamiento (entrante)	<ul style="list-style-type: none"> • Profundidad de anidamiento demasiado elevada en errores de sincronización • Anidamiento de llamadas de bloque demasiado elevado (pila B) • Error al asignar datos locales 	Llamada del OB 88 Si no está cargado el OB: La CPU pasa a STOP.	INTF
Error de programación	Error en el código de máquina o el programa de aplicación: <ul style="list-style-type: none"> • Error de conversión BCD • Infracción de área • Error de área • Error de alineación • Error de escritura • Error número temporizador • Error número contador • Error número de bloque • Bloque no cargado 	Llamada del OB 121 Si no está cargado el OB: La CPU pasa a STOP.	INTF
Error de código (entrante)	Error en el programa de usuario compilado, p.ej. código OP no admisible o salto más allá del final del bloque	La CPU pasa a STOP. Se requiere un re arranque o un borrado total.	INTF
Pérdida de frecuencia de reloj (entrante)	En caso de utilizar el modo isócrono: se ha perdido la frecuencia de reloj porque no se ha podido iniciar un OB 61...64 debido a un conflicto de prioridades o porque se ha suprimido la frecuencia de bus debido a cargas de bus asíncronas adicionales.	Llamada del OB80. Si no está cargado el OB: La CPU pasa a STOP. Llamada del OB 61..64 en la siguiente cadencia.	INTF

Cada CPU cuenta asimismo con funciones de test y de información que están disponibles en STEP 7.

1.3 Indicadores de estado y de error

Indicadores de estado

Los LED RUN y STOP situados en el frontal de la CPU indican el estado operativo de la CPU que se encuentra activo en ese momento.

LED		Significado
RUN	STOP	
E	A	La CPU se encuentra en estado RUN.
A	E	La CPU se encuentra en estado STOP. No está procesándose el programa de aplicación. Son posibles la reiniciación y el arranque en caliente/rearranque. Si el modo STOP fue originado por un error, está activada además la indicación de anomalía (INTF o EXTf).
B 2 Hz	B 2 Hz	CPU en modo DEFECT. Parpadean adicionalmente los LED INTF, EXTf y FRCE.
B 0,5 Hz	E	El modo PARADA fue originado por una función de prueba.
B 2 Hz	E	Se inició un arranque en caliente/rearranque/reiniciación. Según la longitud del OB solicitado, puede transcurrir un minuto o más hasta que se ejecute el arranque en caliente/rearranque/reiniciación. Si la CPU tampoco pasa ahora a RUN, podría haber p.ej. un error en la configuración de la instalación.
x	B 0,5 Hz	La CPU solicita un borrado total.
x	B 2 Hz	Borrado total ejecutándose.

A = LED apagado; E = LED encendido; P = LED parpadea a la frecuencia indicada; x = El estado del LED carece de importancia

Indicadores de error y particularidades, todas las CPU

Los tres LED INTF, EXTF y FRCE en la placa frontal de cada CPU señalizan los errores y peculiaridades al ejecutarse el programa de aplicación.

LED			Significado
INTF	EXTF	FRCE	
E	x	x	Se ha detectado un error interno (error de programación o parametrización), o la CPU está ejecutando un proceso CiR.
x	E	x	Se detectó un error externo (es decir, un error no provocado por el módulo CPU).
x	x	E	Orden de forzar activada.

E = LED encendido; x = El estado del LED carece de importancia

Los LED BUSF1 y BUSF2 señalizan errores relacionados con las interfaces MPI/DP y PROFIBUS-DP.

LED		Significado
BUS1F	BUS2F	
E	x	Se detectó un error en la interface MPI/DP.
x	E	Se detectó un error en la interface PROFIBUS-DP.
B	x	Maestro DP: Uno o varios esclavos en la interface PROFIBUS-DP 1 no contestan. Esclavo DP: No es activado por el maestro DP.
x	B	Maestro DP: Uno o varios esclavos en la interface PROFIBUS-DP 2 no contestan. Esclavo DP: No es activado por el maestro DP.

E = LED encendido; P = LED parpadea; x = El estado del LED carece de importancia

Indicadores de error y peculiaridades en CPU 41x-3 y 41x-4

Las CPU 41x-3 y 41x-4 cuentan además con el LED IFM1F o los LED IFM1F y IFM2F. Estos señalizan errores relacionados con la primera y la segunda interface de módulo.

LED		Significado
IFM1F	IFM2F	
E	x	Se detectó un error en la interface de módulo 1.
x	E	Se detectó un error en la interface de módulo 2.
B	x	Maestro DP: Uno o varios esclavos en el módulo de interface PROFIBUS-DP enchufado en el receptáculo 1 no responden. Esclavo DP: No es activado por el maestro DP.
x	B	Maestro DP: Uno o varios esclavos en el módulo de interface PROFIBUS-DP enchufado en el receptáculo 2 no responden. Esclavo DP: No es activado por el maestro DP.

E = LED encendido; P = LED parpadea; x = El estado del LED carece de importancia

Búfer de diagnóstico

Para eliminar una anomalía, se puede obtener del búfer de diagnóstico la causa exacta de la misma mediante STEP 7 (Sistema de destino -> Estado del módulo).

1.4 Selector de modo

Funciones del selector de modo

El selector de modo sirve para conmutar la CPU a los estados operativos RUN y STOP y para efectuar un borrado total de la CPU. También es posible cambiar el estado operativo de la CPU mediante STEP 7.

Posiciones

El selector de modo es un selector de tres posiciones. En la figura 1-5 se representan las distintas posiciones del selector de modo.

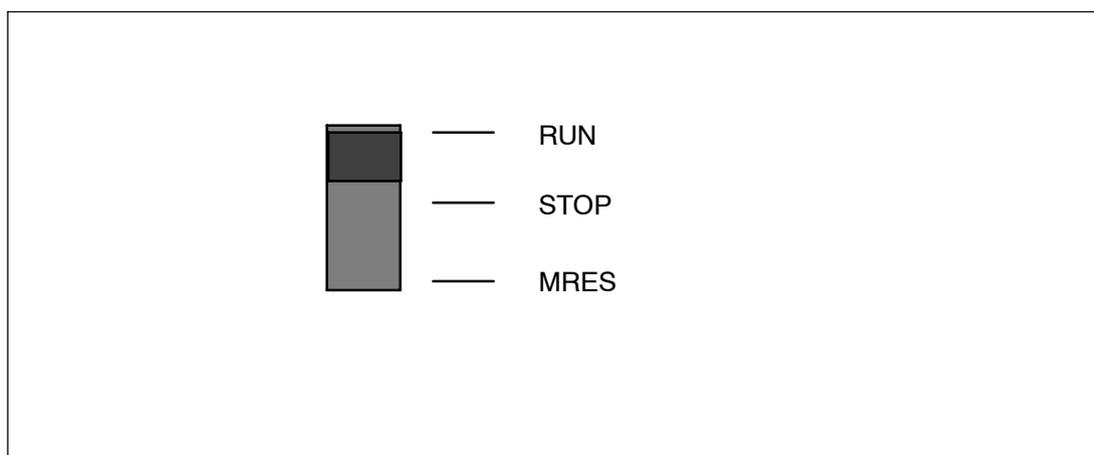


Figura 1-5 Posiciones del selector de modo

En la tabla 1-2 se describen las posiciones del selector de modo. En caso de fallos o de que hubiera impedimentos para el arranque, la CPU pasa a STOP o queda en este estado independientemente de la posición que tenga el selector.

Tabla 1-2 Posiciones del selector de modo de operación

Posición	Explicación
RUN	Si no existe ningún fallo u otro impedimento para el arranque, y la CPU puede pasar a RUN, entonces la CPU procesa el programa de usuario o se ejecuta en vacío. Es posible el acceso a la periferia. <ul style="list-style-type: none"> • Se pueden leer programas de la CPU desde la unidad PG (CPU -> PG), • Se pueden transferir programas desde la PG a la CPU (PG -> CPU).
STOP	La CPU no procesa el programa de usuario. Los módulos de señales digitales están bloqueados. <ul style="list-style-type: none"> • Se pueden leer programas de la CPU desde la unidad PG (CPU -> PG). • Se pueden transferir programas desde la PG a la CPU (PG -> CPU).
MRES (borrado total; Master Reset)	Posición del selector para el borrado total de la CPU (véanse las páginas siguientes).

Niveles de protección

En las CPU del sistema S7-400 se puede prever un nivel de protección, para evitar el acceso no autorizado a los programas de la CPU. Mediante el nivel de protección se determina qué funciones de la PG puede ejecutar un usuario sin legitimación (contraseña) en la CPU correspondiente. Si se indica la contraseña se pueden ejecutar todas las funciones de la PG.

Ajuste de los niveles de protección

Los niveles de protección (1 - 3) para una CPU son ajustables bajo STEP 7/Configuración de hardware.

El nivel de protección ajustado en STEP 7/Configuración de hardware se puede suprimir manualmente con un borrado total mediante el selector de modo.

En la tabla 1-3 se especifican los niveles de protección de una CPU S7-400.

Tabla 1-3 Niveles de protección de una CPU S7-400

Nivel de protección	Función	Selector
1	<ul style="list-style-type: none"> • Están permitidas todas las funciones de PG (ajuste por defecto). 	RUN-P / STOP
2	<ul style="list-style-type: none"> • Se permite cargar objetos desde la CPU en la PG, es decir sólo son admisibles funciones de PG de lectura. • Están permitidas las funciones para el control, la visualización y la comunicación del proceso. • Están permitidas todas las funciones de información. 	RUN
3	<ul style="list-style-type: none"> • Están permitidas las funciones para el control, la visualización y la comunicación del proceso. • Están permitidas todas las funciones de información. 	-

Operaciones para el borrado total

Caso A: Se desea transferir a la CPU un nuevo programa de aplicación completo.

1. Colocar el selector en la posición STOP.

Resultado: Se enciende el LED STOP.

2. Colocar el selector en la posición MRES y mantenerlo en ella.

Resultado: El LED STOP se apaga un segundo, luce un segundo, se apaga un segundo y luce luego continuamente.

3. Retornar el selector a la posición STOP y, antes de 3 segundos, moverlo de nuevo a la posición MRES y de nuevo a la posición STOP.

Resultado: El LED STOP parpadea por lo menos 3 segundos a 2 Hz (ejecución del borrado total) y luce luego continuamente.

Caso B: La CPU solicita un borrado total al parpadear lentamente el LED STOP a 0,5 Hz (solicitud de borrado total por parte del sistema, p.ej. tras desenchufar o enchufar una tarjeta de memoria).

Colocar el selector en la posición MRES y volverlo a colocar en la posición STOP.

Resultado: El LED STOP luce intermitente con 2 Hz como mínimo 3 segundos (señaliza que se está realizando el borrado total) y pasa luego a lucir permanentemente.

Los procesos que tienen lugar durante el borrado total se describen íntegramente en el manual de instalación: Sistemas de automatización S7-400, capítulo 6.

Para la función reiniciación tras RED CON. (reiniciación automática), el sistema S7-400 tiene que estar respaldado por pila.

¿Qué ocurre en la CPU durante el borrado total?

Procesos que discurren en la CPU durante el borrado total:

- La CPU borra todo el programa de usuario que se encuentra en la memoria de trabajo y en la memoria de carga (memoria RAM integrada y, dado el caso, Memory Card tipo RAM).
- La CPU borra todos los contadores, marcas y temporizadores (con excepción de la hora).
- La CPU comprueba su hardware.
- La CPU inicializa los parámetros del hardware y del programa de sistema, es decir les asigna los valores por defecto internos de la CPU. Se consideran ciertos preajustes parametrizados.
- Si no está insertada ninguna Memory Card de tipo EPROM flash, la CPU presenta, tras el borrado general, un grado de llenado de memoria igual a "0". STEP 7 permite comprobar dicho contenido.
- Si hay insertada una Memory Card tipo EPROM flash, la CPU copia en la memoria de trabajo el programa de usuario y los parámetros de sistema contenidos en la FLASH Card una vez finalizado el borrado total. Qué se conserva después del borrado total...

Después de borrar totalmente la CPU permanece intacto:

- el contenido del búfer de diagnóstico
Dicho contenido puede leerse con STEP 7 y la PG.
- los parámetros de la interfaz MPI (dirección MPI y dirección MPI más alta). Tenga en cuenta las particularidades que se indican a continuación.
- la hora
- estado y valor del contador de horas de funcionamiento.

Particularidad: parámetros MPI

Los parámetros MPI desempeñan un papel especial en el borrado total de la CPU. En la tabla siguiente se describe qué parámetros MPI son válidos tras efectuar un borrado total de la CPU.

Borrado total...	Los parámetros MPI...
con FLASH Card insertada	..., que se encuentran en la FLASH Card son válidos
sin FLASH Card	...de la CPU se conservan y son válidos

Arranque en frío

- En el arranque en frío se inicializan todos los datos (imagen de proceso, marcas, temporizadores, contadores y bloques de datos) a los valores iniciales depositados en el programa (memoria de carga) - independientemente de que hayan sido parametrizados o no como remanentes.
- El procesamiento del programa comienza desde el principio (OB 100, OB 101, OB 102 u OB 1).

Rearranque completo (en caliente)

- En el rearmado completo se inicializan la imagen de proceso y las marcas, temporizadores y contadores no remanentes.
Las marcas, temporizadores y contadores remanentes conservan su último valor válido.
Todos los bloques de datos que han sido parametrizados con la propiedad “Non Retain” se inicializan con los valores de carga. Los demás bloques de datos conservan su último valor válido.
- El procesamiento del programa comienza desde el principio (OB de arranque u OB 1) begonnen.
- En caso de interrumpirse la alimentación, el arranque en caliente sólo estará disponible en el funcionamiento respaldado.

Rearranque normal

- En el rearmado normal, todos los datos conservan su último valor válido.
- El procesamiento del programa continúa exactamente con la instrucción que fue interrumpida.
- Las salidas no se modifican hasta el final del ciclo actual.
- En caso de interrumpirse la alimentación, el rearmado normal sólo estará disponible en el funcionamiento respaldado.

Operaciones en el rearmado completo (en caliente)

1. Mover el selector a la posición STOP.
Resultado: Se enciende el LED STOP.
2. Mover el selector a la posición RUN.

Operaciones en el rearmado normal

1. Seleccione el tipo de arranque “Rearranque” de la PG.
El botón correspondiente al rearmado sólo está activado si la CPU lo admite.

Operaciones en el arranque en frío

El arranque en frío sólo se puede iniciar desde la PG.

1.5 Estructura y función de las Memory Cards

Referencia

Los números de referencia de las Memory Cards figuran en los datos técnicos del capítulo 6.

Estructura

Una Memory Card tiene un tamaño un poco mayor que una tarjeta de crédito y está protegida por una robusta caja o envoltorio metálico. Se enchufa en el receptáculo situado en el frontal de la CPU. La orientación para el enchufe está fijada por la construcción, lo que excluye errores.

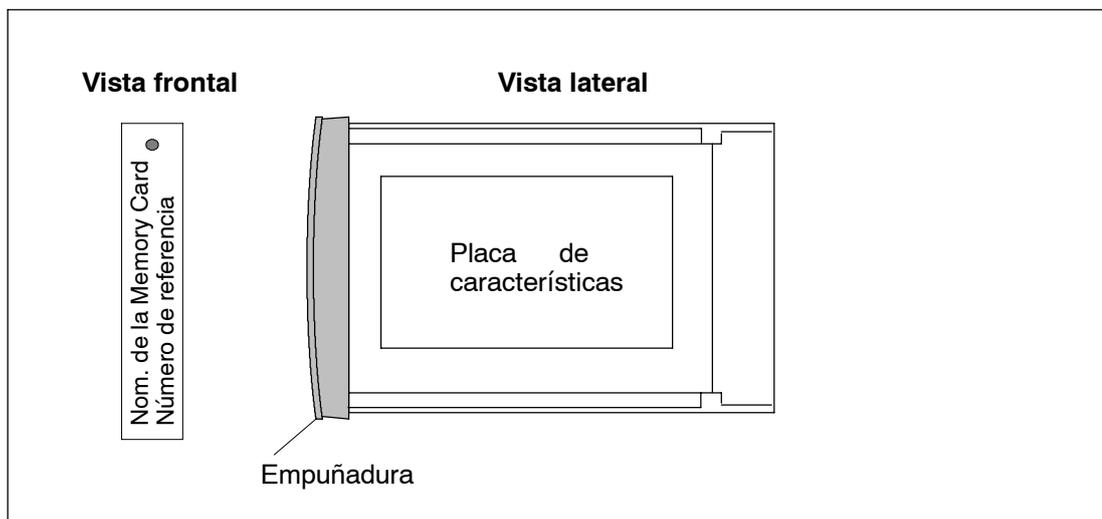


Figura 1-6 Estructura de la Memory Card

Función

La Memory Card y un área de memoria interna de la CPU constituyen la memoria de carga de la CPU. Durante el funcionamiento, la memoria de carga contiene el programa de usuario completo, incluyendo comentarios, símbolos e información adicional especial que permite la recompilación del programa de usuario, así como todos los parámetros del módulo (consulte el capítulo 4.1).

¿Qué contiene la Memory Card?

La Memory Card puede contener los datos siguientes:

- Programa de usuario, es decir, bloques (OBs, FBs, FCs, DBs) y datos de sistema
- Parámetros que determinan el comportamiento de la CPU
- Parámetros que determinan el comportamiento de los módulos de E/S
- A partir de STEP 7 V5.1, los archivos de proyecto completos en Memory Cards apropiadas.

Tipos de Memory Card para el S7-400

En el S7-400 se utilizan dos tipos de Memory Cards:

- RAM Card
- FLASH Card (FEPROM Card)

Nota

El S7-400 no acepta Memory Card de otros sistemas.

¿Qué tipo de Memory Card utilizar?

La elección de una u otra depende de la utilización prevista.

Tabla 1-4 Tipos de Memory Cards

Si ...	entonces ...
guarda los datos en RAM y desea modificar el programa también en el estado operativo RUN,	deberá utilizar una RAM Card
conservar el programa de usuario en la Memory Card aunque se desconecte la tensión (sin tensión de respaldo o fuera de la CPU),	deberá utilizar una FLASH Card

RAM Card

Si utiliza una tarjeta RAM, ésta deberá estar insertada en la CPU para la carga del programa de usuario. La carga del programa de usuario se efectúa por medio de la unidad de programación (PG).

Es posible cargar todo el programa de usuario o partes concretas del mismo, p. ej., FBs, FCs, OBs, DBs o SDBs en estado STOP o en estado RUN en la memoria de carga.

Una RAM Card pierde su contenido tan pronto se desenchufe de la CPU. La RAM Card no incorpora pila tampón de respaldo.

Mientras la fuente de alimentación incluya una pila tampón de respaldo en buen estado o mientras se aplique una tensión externa a la hembra "EXT. BATT." de la CPU, la RAM Card conserva su contenido tras el corte de alimentación, siempre que siga enchufada en la CPU y ésta siga montada en el bastidor.

FLASH Card

La FLASH Card ofrece dos posibilidades de transferir el programa de usuario a la memoria de carga:

- Conmute la CPU a estado STOP mediante el selector de modo, inserte la tarjeta FLASH en la CPU y cargue el programa de usuario mediante STEP 7 "Sistema de destino > Cargar programa de usuario en Memory Card".
- Cargue el programa de usuario en modo offline en la unidad de programación o en el adaptador de programación en la tarjeta FLASH e inserte la tarjeta FLASH en la CPU.

La FLASH Card sólo permite cargar el programa de usuario completo. Usando la PG es posible cargar posteriormente pequeñas secciones del programa en la memoria de carga integrada en la CPU. En caso de modificaciones importantes del programa, es necesario recargar el programa de usuario completo en la FLASH Card.

La tarjeta FLASH no requiere tensión para el almacenamiento de su contenido, es decir, la información existente se conserva al extraer la tarjeta FLASH de la CPU o al utilizar el sistema S7-400 sin respaldo (sin batería de respaldo en la fuente de alimentación o sin tensión de respaldo externa en la hembra "EXT. BATT." de la CPU).

¿Qué capacidad elegir para la Memory Card?

La Memory Card debe tener una capacidad adaptada a la longitud del programa de usuario y ofrecer espacio suplementario para el caso de utilización de módulos de función y de comunicaciones. El espacio que ocupan en memoria dichos módulos figura en los manuales correspondientes.

Para sacar el máximo partido a la memoria de trabajo (código y datos) de la CPU, amplíe la memoria de carga de la CPU con una Memory Card hasta que alcance, como mínimo, el tamaño de la memoria de trabajo.

Sustituir la Memory Card

Para sustituir una Memory Card, proceder de la forma siguiente:

1. Poner la CPU en STOP.
2. Desenchufar la Memory Card de la CPU.

Nota

Cuando se extrae la Memory Card, la CPU requiere un borrado total con el parpadeo del LED STOP en intervalos de 3 segundos. Este proceso no se ve afectado por los OB de error.

3. Insertar la “nueva” Memory Card.
4. Efectuar un borrado total de la CPU.

1.6 Interfaz multipunto (MPI)

Equipos conectables

Es posible conectar a la MPI p.ej. las siguientes estaciones:

- Unidades de programación (PG/PC)
- Equipos de control y visualización (OP y TD)
- Otros autómatas programables SIMATIC S7

Algunos de estos equipos conectables son alimentados con la tensión 24 V desde la interfaz. Esta suministra la tensión sin aislamiento galvánico.

Comunicación PG/CPU OP

Para la comunicación con las unidades PG/OP, una CPU puede establecer simultáneamente varios enlaces online. Sin embargo, uno de estos enlaces está reservado siempre –por defecto– para una unidad PG y otro enlace para un equipo OP/O&O.

En el capítulo 6 Especificaciones técnicas encontrará indicaciones específicas de la CPU con respecto a la cantidad de recursos de conexión o de OP conectables.

Comunicación y tiempos de respuesta a alarmas

Cuidado

Si aparecen órdenes de lectura y de escritura con una cantidad máxima de datos (aprox. 460 bytes), se podrían prolongar los tiempos de respuesta a las alarmas.

Comunicación CPU-CPU

Para la comunicación CPU existen tres procedimientos:

- Intercambio de datos a través de las funciones básicas S7
- Intercambio de datos a través de las funciones S7
- Intercambio de datos a través de la comunicación de datos globales

Esto se especifica en el manual “Programación mediante STEP 7”.

Conectores

Utilice exclusivamente conectores de bus con salida de cable oblicua para PROFIBUS DP o cable de PG para la conexión de dispositivos a la MPI (consulte el *manual de instalación*, capítulo 7).

Interfaz MPI como interfaz DP

La interface MPI se puede parametrizar también como interface DP. A tal efecto, es necesario reparametrizar la interface MPI bajo STEP 7 en el administrador SIMATIC. Entonces se puede configurar una cadena DP con un máximo de 32 esclavos.

1.7 Interfaz PROFIBUS-DP

Equipos conectables

Al interfaz Profibus-DP se puede conectar cualquier esclavo DP que cumpla la norma.

A tal efecto, la CPU constituye un maestro DP o un esclavo DP conectado a las estaciones esclavas pasivas o a otros maestros DP a través del bus de campo PROFIBUS-DP.

Algunos de estos equipos conectables son alimentados con la tensión 24 V desde la interfaz. Ésta suministra la tensión sin aislamiento galvánico.

Conectores

Utilice exclusivamente conectores de bus para PROFIBUS DP o cable PROFIBUS para la conexión de dispositivos al interfaz PROFIBUS-DP (*consulte el manual de instalación, capítulo 7*).

1.8 Parámetros para las CPU S7-400

Valores por defecto

En el suministro están ajustados todos los parámetros a valores por defecto. Con estos valores prefijados, que son adecuados para toda una serie de aplicaciones estándar, resulta posible utilizar el S7-400 directamente y sin ningún otro ajuste.

Los valores por defecto específicos de cada CPU se pueden averiguar mediante STEP 7 "Configuración de hardware".

Bloques de parámetros

El comportamiento y las características de la CPU se determinan mediante parámetros (almacenados en bloques de datos del sistema). Las CPU tienen un ajuste predeterminado definido. Este preajuste se puede modificar cambiando los parámetros de la configuración de hardware.

En la lista siguiente se relacionan las características del sistema parametrizables previstas para las CPU.

- Propiedades generales (p. ej. nombre de la CPU)
- Arranque (p. ej. habilitación del re arranque)
- Alarma de cadencia sincrónica
- Marca de cadencia/ciclo (p. ej. tiempo de vigilancia de ciclo)
- Remanencia (cantidad de marcas, temporizadores y contadores utilizados)
- Memoria (p. ej. datos locales)

Nota: Si modifica la división de la memoria de trabajo mediante parametrización, la memoria de trabajo se reorganizará al cargar los datos de sistema en la CPU. El resultado de ello es que los bloques de datos que han sido generados mediante SFC se borran y los restantes bloques de datos se inicializan con valores iniciales de la memoria de carga_

El tamaño utilizable de la memoria de trabajo para los bloques lógicos o de datos se modifica al cargar los datos de sistema cuando se modifican los parámetros siguientes:

- Tamaño de la imagen de proceso (byte por byte; en la ficha "Ciclo/Marca de ciclo")
- Recursos de comunicación (en la ficha "Memoria")
- Tamaño del búfer de diagnóstico (en la ficha "Diagnóstico/Reloj")
- Número de datos locales para todas las clases de prioridad (ficha "Memoria")
- Asignación de las alarmas (alarmas de proceso, alarmas retardadas, alarmas de error asíncrono) a las clases de prioridad
- Alarmas horarias (p. ej. arranque, duración de intervalo, prioridad)
- Alarmas cíclicas (p. ej. prioridad, duración de intervalo)
- Diagnóstico/reloj (p. ej. sincronización de hora)
- Niveles de protección

Nota

En el ajuste predeterminado se mantienen remanentes 16 bytes de marcas y 8 contadores, es decir, éstos no se borran ni siquiera al rearrancar la CPU.

Herramienta de parametrización

Los distintos parámetros CPU pueden ajustarse mediante la herramienta de configuración de hardware de STEP 7.

Nota

Si se modificara el ajuste actual en los parámetros indicados a continuación, el sistema operativo efectúa las mismas inicializaciones que durante el arranque en frío.

- Tamaño de la imagen del proceso de entradas
- Tamaño de la imagen del proceso de salidas
- Tamaño de los datos locales
- Cantidad de registros en el búfer de diagnóstico
- Recursos de comunicación

Se trata de las inicializaciones siguientes:

- Los bloques de datos son inicializados con los valores de carga
 - marcas, temporizadores, contadores, entradas y salidas se borran (0) independientemente de su ajuste de remanencia
 - Son borrados los DB generados a través de SFC
 - Se deshacen los enlaces de comunicación básica configurados de forma fija
 - Todos los niveles de ejecución comienzan desde el principio
-

Funciones especiales de una CPU 41x

2

Índice del capítulo

Apartado	Tema	Página
2.1	Lectura de datos de servicio	2-2
2.2	Modo multiprocesador	2-3
2.3	Modificaciones durante el funcionamiento	2-7

2.1 Lectura de datos de servicio

Requisitos

Para poder utilizar esta función es necesario tener instalado STEP 7 a partir de la versión 5.3.

Caso de aplicación

En un caso de avería para cuya solución se haya dirigido al Customer Support, puede ser necesario que el Customer Support requiera información especial sobre el estado de una CPU de su instalación. Esta información se encuentra en el búfer de diagnóstico y en los datos de servicio reales.

Estos datos se pueden leer con el comando de menú "Sistema de destino -> Guardar datos de servicio" y guardar en dos archivos que podrá enviar al Customer Support.

Para ello tenga en cuenta lo siguiente:

- En lo posible, guarde los datos de servicio directamente después de que la CPU cambie a STOP o después de que en un sistema H se haya producido una pérdida de la sincronización.
- En un sistema H guarde siempre los datos de servicio de ambas CPU, es decir, también de aquella CPU que esté todavía en RUN al perder la sincronización.

Los datos de servicio se guardan en el archivo <filename.ext> en la ruta <pfadname>.

Procedimiento

1. Elija el comando de menú "Sistema de destino -> Guardar datos de servicio"
Aparecerá un cuadro de diálogo en el que se puede definir la ruta y el nombre de ambos archivos.
2. Guarde el archivo.
3. Envíe los archivos al Customer Support cuando éste se los solicite.

2.2 Modo multiprocesador

Índice del capítulo

Apartado	Tema	Página
2.2.1	Peculiaridades	2-5
2.2.2	Alarma de multiprocesamiento	2-6
2.2.3	Configuración y programación de la operación multiproceso	2-6

¿Qué se entiende por modo multiprocesador?

En el modo multiprocesador operan simultáneamente varios (máx. 4) CPU multiprocesadoras en un bastidor central del S7-400.

Las CPU participantes cambian automáticamente y de forma síncrona sus estados operativos, es decir que las CPU arrancan conjuntamente y pasan conjuntamente al modo STOP. El programa de usuario de cada CPU se ejecuta independientemente de los programas de aplicación en las otras CPU. Con ello resulta posible ejecutar las tareas de control en paralelo.

¿Qué bastidores son apropiados para el modo multiprocesador?

Bastidores apropiados para el modo multiprocesador:

- UR1 y UR 2
- UR2-H, el modo multiprocesador de varias CPU sólo es posible si las CPU se encuentran en el mismo segmento del bastidor.
- CR3, como el CR3 sólo dispone de 4 slots sólo dos CPU pueden funcionar en modo multiprocesador.

Diferencias entre el modo multiprocesador y el funcionamiento en bastidor segmentado

En el bastidor segmentado CR2 (segmentado físicamente, no ajustable mediante parametrización) sólo se permite una CPU por segmento. Esto sin embargo no es el modo multiprocesador. Las CPU que se encuentran en el bastidor segmentado constituyen un sistema parcial respectivamente y se comportan como procesadores individuales. No existe ningún área de direcciones lógicas común.

El modo multiprocesador no es posible en el bastidor segmentado (véase también el manual de instalación).

¿Cuándo debe emplearse el modo multiprocesador?

En los casos siguientes resulta conveniente emplear el modo multiprocesador:

- Cuando el programa de aplicación sea demasiado amplio para una CPU y escasee el espacio de memoria, distribuir el programa entre varias CPU.
- Si debe procesarse rápidamente una parte determinada de la instalación, retirar del programa general la respectiva sección del programa y disponer el procesamiento de ésta mediante una propia CPU “rápida”.
- Si la instalación consta de varias partes bien delimitables entre sí y, por consiguiente, controlables o regulables con una relativa autonomía, disponer el procesamiento de la parte 1 mediante la CPU 1, el de la parte 2 mediante la CPU 2, etc.

Ejemplo

En la figura siguiente se representa un autómata programable que opera en modo multiprocesador. Cada CPU tiene acceso a los módulos (FM, CP, SM) que lleva asignados.

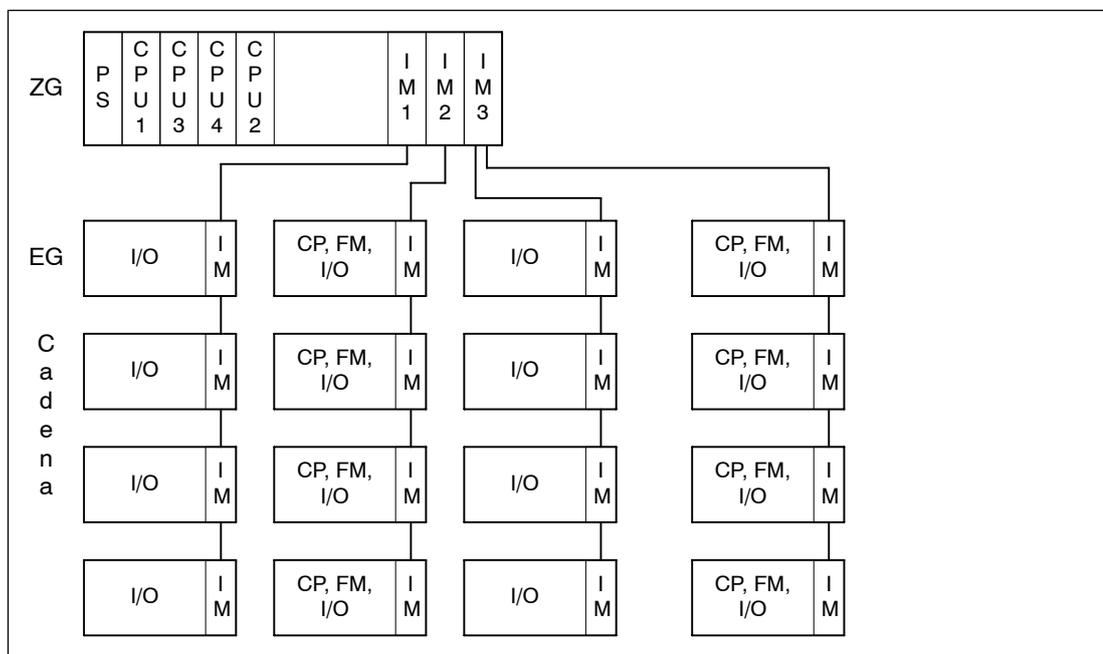


Figura 2-1 Ejemplo del modo multiprocesador

2.2.1 Peculiaridades

Reglas de inserción

Para la operación multiproceso pueden enchufarse simultáneamente en un bastidor central (ZG) hasta 4 CPU en un orden discrecional.

Conexión por bus

Las CPU están conectadas entre sí mediante el bus K, es decir, todas las CPU son accesibles a través de un interface MPI desde la PG para la configuración correspondiente.

Comportamiento durante el arranque y la operación

Durante el arranque, las CPU que intervienen en el modo multiprocesador comprueban automáticamente si se pueden sincronizar. La sincronización únicamente es posible en los siguientes casos:

- si todas las CPU configuradas (y sólo éstas) están enchufadas y funcionan correctamente.
- si se han generado y cargado con STEP 7 datos de configuración (SDB) correctos para todas las CPU insertadas.

Si no se cumple uno de estos requisitos, se registra ese evento en el búfer de diagnóstico con el ID 0x49A4. Encontrará más información acerca de los ID de eventos en la ayuda de referencia de las funciones estándar y del sistema.

Al abandonar el estado operativo STOP, se ejecuta una comparación de los tipos de arranque ARRANQUE EN FRÍO/REARRANQUE COMPLETO (ARRANQUE EN CALIENTE/REARRANQUE). Si los modos de arranque son diferentes, las CPU **no** cambian al estado RUN.

Asignación de direcciones y alarmas

En la operación multiproceso, las distintas CPU tienen acceso a los módulos que les fueron asignados durante la configuración mediante STEP 7. El área de direccionamiento de un módulo está asignada siempre “exclusivamente” a una CPU. Cada CPU lleva asignada una entrada de alarma.

Las alarmas que llegan a dicha entrada no pueden ser recibidas por las demás CPU. El circuito de alarma es asignado automáticamente al parametrizarse los módulos.

Procesamiento de alarmas

Para el procesamiento de alarmas rige lo siguiente:

- Las alarmas de proceso y de diagnóstico son transmitidas sólo a una CPU.
- Si falla un módulo, o al extraerlo e insertado otra vez, la alarma es procesada por la CPU que fue asignada a ese módulo al parametrizar con STEP 7.
Excepción: Una alarma de presencia de módulo (alarma extraer/insertar) que procede de un procesador de comunicaciones llega a todas las CPUs, aunque el procesador haya sido asignado a un CPU al configurar con STEP 7.
- Si falla un bastidor, el OB 86 es llamado en todas las CPUs, es decir, también en las CPUs que no tienen asignado ningún módulo en el bastidor que ha fallado.

El OB 86 se trata detalladamente en la ayuda de referencia de los bloques de organización.

Capacidad de E/S

La capacidad de E/S de un autómata programable equivale en el modo multiprocesador a la capacidad de la CPU que tenga más recursos. En las distintas CPU no se pueden sobrepasar las capacidades específicas de la CPU o del maestro DP correspondiente.

2.2.2 Alarma de multiprocesamiento

Con ayuda de la alarma de multiprocesamiento (OB 60) en el modo multiprocesador, es posible reaccionar de forma síncrona a un evento en las respectivas CPU. A diferencia de las alarmas de proceso, que son activadas por los módulos de señales, la alarma de multiprocesamiento pueden emitirla exclusivamente las CPU. La alarma de multiprocesamiento se dispara llamando la función SFC 35 "MP_ALM".

Para más información, consultar el manual *Software de sistema para S7-300/400; Funciones de sistema y funciones estándar*.

2.2.3 Configuración y programación del modo multiprocesador

La configuración y programación de las CPU y los módulos se describen en el manual *Configurar el hardware y la comunicación mediante STEP 7*.

2.3 Modificaciones con la instalación en marcha

Con ayuda de las modificaciones con la instalación en marcha mediante CiR (configuración en RUN) es posible realizar determinadas modificaciones de la configuración en modo RUN. En este caso, el procesamiento del proceso se detiene durante un breve espacio de tiempo. El límite máximo de este periodo de tiempo está ajustado a 1 s, pero es posible modificarlo. Durante este tiempo, las entradas de proceso conservan su último valor; consulte también el manual “*Modificaciones con la instalación en marcha mediante CiR*”.

Este manual se puede descargar de forma gratuita en la siguiente dirección de Internet: <http://www.siemens.com/automation/service&support>

Las modificaciones con la instalación en marcha mediante CiR se pueden realizar en partes de la instalación con periferia descentralizada. Para ello, se requiere la configuración representada en la figura siguiente. Para facilitar la comprensión, en esta figura sólo se incluye un sistema maestro DP y un sistema maestro PA. Esta limitación no existe en la práctica.

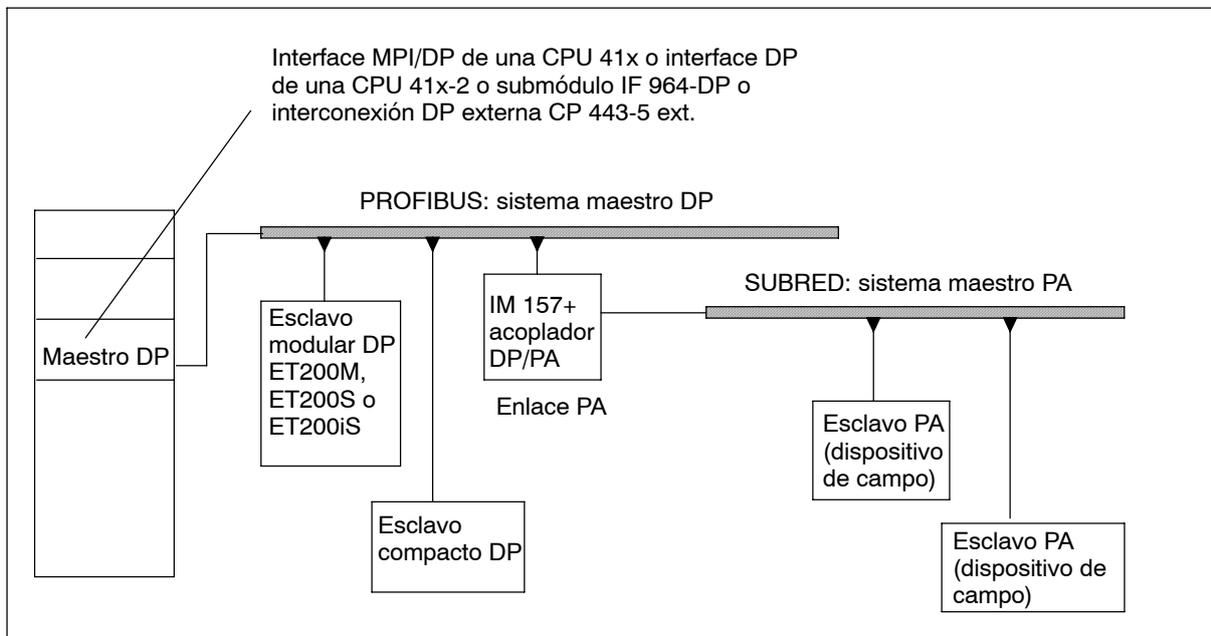


Figura 2-2 Vista general: estructura del sistema para modificaciones con la instalación en marcha

Requisitos de hardware para las modificaciones con la instalación en marcha

Para poder realizar una modificación con la instalación en marcha, deben cumplirse los siguientes requisitos de hardware desde la puesta en marcha:

- Utilización de una CPU estándar S7-400 (CPU 412, CPU 414, CPU 416 o CPU 417) a partir de la versión de firmware V3.1 o de una CPU H S7-400 (CPU 414-4H o CPU 417-4H) en modo Individual a partir de la versión de firmware V3.1
- Si desea realizar modificaciones con la instalación en marcha en un sistema maestro DP con maestro DP externo (CP 443-5 extended), éste debe tener al menos la versión de firmware V5.0.
- Si desea añadir módulos en ET 200M: utilización de IM 153-2 a partir de MLFB 6ES7153-2BA00-0XB0 o de IM 153-2FO a partir de MLFB 6ES7 153-2BB00-0XB0. Además, hay que montar el ET 200M con elementos de bus activos y hay que prever suficiente espacio libre para la ampliación planificada. Los ET 200M no se pueden conectar como esclavos DPV0 (a través del archivo GSD).
- Si desea añadir equipos completos: coloque primero los conectores de bus, repetidores, etc. correspondientes.
- Si desea añadir esclavos PA (dispositivos de campo): utilización de IM 157 a partir de la ref. 6ES7157-0AA82-0XA00 en el enlace DP/PA correspondiente.
- No se admite el uso del bastidor CR2.
- No se admite el uso de uno o más de los módulos citados a continuación dentro de un equipo en el que se vayan a realizar modificaciones con la instalación en marcha mediante CiR: CP 444, IM 467.
- Sin modo multiprocesador
- Sin modo isócrono en el mismo sistema maestro DP

Nota

Es posible mezclar componentes que admiten modificaciones con la instalación en marcha con componentes que no las admiten (con excepción de los módulos mencionados arriba). Sin embargo, sólo es posible realizar modificaciones con la instalación en marcha en aquellos componentes compatibles con CiR.

Requisitos de software para realizar modificaciones con la instalación en marcha

Para poder modificar la configuración en estado RUN, el programa de usuario debe cumplir el siguiente requisito: debe estar escrito de tal modo que, p. ej. los fallos de equipo, las averías de módulo o los rebasamientos de tiempo de ciclo no provoquen que la CPU pase a STOP.

Los siguientes OB deben estar disponibles en la CPU:

- OBs de alarma de proceso (OB 40 a OB 47)
- OB de error de tiempo (OB 80)
- OB de alarma de diagnóstico (OB 82)
- OB de inserción/extracción (OB 83)
- OB de error de hardware de la CPU (OB 84)
- OB de error de ejecución del programa (OB 85)
- OB de fallo del bastidor (OB 86)
- OB de error de acceso a la periferia (OB 122)

Modificaciones permitidas con la instalación en marcha: vista general

Es posible realizar las siguientes modificaciones con la instalación en marcha:

- Añadir módulos en caso de esclavo modular DP ET 200M, siempre que no se hayan conectado como esclavos DPV0 (a través del archivo GSD).
- Modificar la parametrización de módulos ET 200M, p. ej. seleccionar otros límites de alarma o utilizar canales que no se habían utilizado hasta ese momento.
- Utilizar canales no empleados hasta ese momento en un módulo o en un submódulo en el caso de los esclavos modulares ET 200M, ET 200S, ET 200iS.
- Añadir esclavos DP a un sistema maestro DP existente.
- Añadir esclavos PA (aparatos de campo) a un sistema maestro PA existente.
- Añadir acopladores DP/PA después de un IM157.
- Añadir enlaces PA (incluyendo sistemas maestros PA) a un sistema maestro DP existente.
- Asignar módulos añadidos a una imagen parcial del proceso.
- Modificar la parametrización de módulos existentes en equipos ET 200M (módulos estándar y módulos de señal de seguridad en funcionamiento estándar)
- Deshacer modificaciones: es posible volver a eliminar los módulos, submódulos, esclavos DP y esclavos PA (dispositivos de campo) añadidos.

Nota

Si desea añadir o eliminar módulos o esclavos o si desea modificar la asignación de la imagen parcial del proceso existente, sólo podrá hacerlo en cuatro sistemas maestros DP como máximo.

Todas las modificaciones no indicadas expresamente en la lista anterior no están permitidas con la instalación en marcha y, por tanto, no se consideran en esta documentación.

S7-400 en modo Profibus DP

3

Índice del capítulo

Apartado	Tema	Página
3.1	CPU 41x como maestro DP/esclavo DP	3-2
3.2	Comunicación directa	3-31
3.3	Datos coherentes	3-34

3.1 CPU 41x como maestro DP/esclavo DP

Introducción

Este capítulo contiene las características y las especificaciones técnicas necesarias para utilizar la CPU 41x como maestro DP o como esclavo DP y para configurar la comunicación directa.

Convención: Dado que el comportamiento como maestro DP/esclavo DP es idéntico para todas las CPU, en lo siguiente se designarán todas las CPU como CPU 41x.

Bibliografía

Las descripciones e indicaciones para la configuración y parametrización de una subred PROFIBUS, así como el diagnóstico de la misma, están incluidas en la ayuda en pantalla de *STEP 7*.

3.1.1 Áreas de direccionamiento DP de las CPU 41x

Áreas de direccionamiento de las CPU 41x

Tabla 3-1 Procesadores CPU 41x (interface MPI/DP como PROFIBUS-DP)

Área de direccionamiento	412-1	412-2	414-2	416-2
Interface MPI como PROFIBUS-DP, entradas y salidas (bytes)	2048	2048	2048	2048
Interface DP como PROFIBUS-DP, entradas y salidas (bytes)	-	4096	6144	8192
En la imagen del proceso, entradas y salidas, hasta x bytes ajustables	4096	4096	8192	16384

Tabla 3-2 Procesadores CPU 41x (interface MPI/DP y módulo DP como PROFIBUS-DP)

Area de direccionamiento	414-3	416-3	417-4
Interface MPI como PROFIBUS-DP, entradas y salidas (bytes)	2048	2048	2048
Interface DP como PROFIBUS-DP, entradas y salidas (bytes)	6144	8192	8192
Módulo DO como PROFIBUS -DP, entradas y salidas (bytes)	6144	8192	8192
En la imagen del proceso, entradas y salidas, hasta x bytes ajustables	8192	16384	16384

Las **direcciones de diagnóstico** ocupan en el área de direcciones de las entradas como mínimo 1 byte para el maestro DP y para cada esclavo DP. Bajo estas direcciones puede solicitarse p. ej. el diagnóstico normalizado DP de las respectivas estaciones (parámetro LADDR de SFC 13). Las direcciones de diagnóstico DP se determinan durante la configuración. Si no se han especificado estas direcciones de diagnóstico DP, **STEP 7** asigna las direcciones a partir de la máxima dirección de byte hacia abajo como direcciones de diagnóstico DP.

En el modo DPV1 del maestro, los esclavos reciben generalmente dos direcciones de diagnóstico.

3.1.2 CPU 41x como maestro DP

Introducción

En el presente apartado se tratan las características y las especificaciones técnicas de las CPU utilizadas como maestro Profibus DP.

Las características y las especificaciones técnicas de todas las CPUs 41x se describen a partir del capítulo 6.1.

Requisito

Antes de la puesta en marcha tiene que configurarse la CPU como maestro DP. A tal efecto, hay que efectuar los siguientes pasos en *STEP 7*.

- configurar la CPU como maestro DP,
- asignar una dirección PROFIBUS,
- seleccionar un modo de operación (compatible con S7 o DPV1)
- asignar una dirección de diagnóstico,
- conectar esclavos DP al sistema maestro DP.

Nota

¿Es uno de los esclavos PROFIBUS-DP una CPU 31x o una CPU 41x?

Entonces se encontrará ese esclavo DP en el catálogo de PROFIBUS-DP como "Equipo ya configurado". Asignar a esa CPU del esclavo DP una dirección de diagnóstico de esclavo en el maestro DP. Acoplar el maestro DP con la CPU del esclavo DP y determinar las áreas de direcciones para el intercambio de datos con la CPU del esclavo DP.

De EN 50170 a DPV1

La norma relativa a la periferia descentralizada EN 50170 se ha ampliado. Los resultados de esta ampliación se han vertido en las normas IEC 61158 / IEC 61784-1:2002 Ed1 CP 3/1. En la documentación SIMATIC se utiliza el distintivo DPV1 para identificarlas. La nueva versión presenta algunas ampliaciones y simplificaciones.

Algunos componentes de automatización de la empresa SIEMENS ya disponen de la funcionalidad DPV1. Para poder utilizar estas nuevas funcionalidades, es necesario realizar algunas modificaciones en el sistema. Encontrará la descripción completa de la transición de EN 50170 a DPV1 en formato FAQ bajo el título "Transición de EN 50170 a DPV1", ID 7027576 en la página de Internet del servicio de atención al cliente.

Componentes compatibles con la funcionalidad Profibus DPV1

Maestro DPV1

- Las CPU S7-400 con interface DP integrado a partir de la versión de firmware 3.0.
- El CP 443-5 con el número de referencia 6GK7443-5DX03-0XE0, si se utiliza con una de estas CPU S7-400.

Esclavos DPV1

- Los esclavos DP que se encuentren en el catálogo de hardware de STEP 7 bajo su nombre de familia se reconocen en el texto informativo como esclavos DPV1.
- Los esclavos DP introducidos en STEP 7 a través de archivos GSD, a partir de la revisión GSD 3.

STEP 7

A partir de STEP 7 V5.1, Service Pack 2.

¿Qué modos de operación existen para los componentes DPV1?

- Modo compatible con S7

En este modo, los componentes son compatibles con EN 50170. Sin embargo, no es posible utilizar la funcionalidad DPV1 completa.

- Modo DPV1

En este modo es posible utilizar la funcionalidad DPV1 completa. Los componentes de automatización del equipo que no sean compatibles con DPV1 se pueden seguir utilizando como de costumbre.

¿Son compatibles DPV1 y EN 50170?

Después de la transición a DPV1 es posible seguir utilizando todos los esclavos anteriores. Sin embargo, éstos no serán compatibles con las funciones ampliadas de DPV1.

Los esclavos DPV1 también se pueden utilizar sin realizar la transición a DPV1. En este caso, los esclavos se comportarán como esclavos convencionales. Los esclavos DPV1 de la empresa SIEMENS se pueden utilizar en modo compatible con S7. Para los esclavos DPV1 de otros fabricantes, necesitará un archivo GSD-Datei acorde con EN 50170, revisión 3.

Transición a DPV1

Si realiza una transición a DPV1, deberá adaptar la configuración del equipo a DPV1. Los ajustes se realizan en STEP 7, en la configuración de hardware (modo DP).

Otras informaciones

Las descripciones e indicaciones para pasar de PROFIBUS DP a PROFIBUS DPV1 se pueden consultar en Internet bajo:

<http://www.siemens.com/automation/service&support>

indicando el número de registro 7027576

Estado/Forzar, programación a través de PROFIBUS

Como alternativa a la interface MPI, es posible programar la CPU a través de la interface PROFIBUS-DP o bien ejecutar las funciones de PG 'Estado y Control'.

Nota

Las aplicaciones Programación o Estado y Control a través de la interface PROFIBUS-DP prolongan el ciclo DP.

Equidistancia

La equidistancia es la característica de PROFIBUS-DP que garantiza que los ciclos de bus tengan una duración exactamente igual. Una "duración exactamente igual de los ciclos de bus" quiere decir que el maestro DP inicia siempre el ciclo de bus DP una vez transcurrido el mismo periodo de tiempo. Desde el punto de vista de los esclavos conectados, esto implica que los esclavos reciben los datos del maestro a intervalos de tiempo idénticos.

A partir de STEP7 V 5.2 es posible parametrizar ciclos de bus de duración idéntica (equidistantes) para subredes PROFIBUS.

Actualizar imágenes parciales del proceso en modo isócrono

La SFC 126 "SYNC_PI" permite actualizar una imagen parcial del proceso de las entradas en modo isócrono. Un programa de usuario vinculado a un reloj DP puede actualizar con esta SFC los datos de entrada capturados en una imagen parcial de las entradas de forma síncrona con este reloj y consistente. La SFC 126 puede ser interrumpida y sólo se puede llamar desde los OB 61, 62, 63 y 64.

La SFC 127 "SYNC_PO" permite actualizar una imagen parcial del proceso de las salidas en modo isócrono. Con esta SFC, un programa de usuario que esté vinculado a un reloj DP podrá transferir a la periferia los datos de salida calculados de una imagen parcial de las salidas de forma síncrona con este reloj y consistente. La SFC 127 puede ser interrumpida y sólo se puede llamar desde los OB 61, 62, 63 y 64.

Para que las imágenes parciales del proceso se puedan actualizar en modo isócrono, todas las direcciones de entrada o direcciones de salida de un esclavo tienen que estar asignadas a la misma imagen de proceso.

Para asegurar la consistencia de los datos en una imagen parcial del proceso, se tienen que cumplir las siguientes condiciones en las distintas CPU:

- CPU 412: $\text{Número de esclavos} + \text{número de bytes} / 100 < 16$
- CPU 414: $\text{Número de esclavos} + \text{número de bytes} / 100 < 26$
- CPU 416: $\text{Número de esclavos} + \text{número de bytes} / 100 < 40$
- CPU 417: $\text{Número de esclavos} + \text{número de bytes} / 100 < 44$

Las SFC 126 y 127 se describen en la ayuda en pantalla correspondiente y en el manual "Funciones de sistema y funciones estándar".

Datos útiles coherentes

Los datos que pertenecen a un mismo grupo por su contenido y que describen un estado de proceso en un momento concreto se denominan “datos coherentes”. Para que los datos sean coherentes, no es posible modificarlos ni actualizarlos durante el procesamiento o la transmisión.

Encontrará más información al respecto en el capítulo 3.3.

SYNC/FREEZE

Mediante el comando de control SYNC, los esclavos DP de un grupo pasan a modo SYNC, es decir, el maestro DP transfiere los datos de salida actuales y provoca que los esclavos DP afectados congelen las salidas. Con los siguientes telegramas de salida, los esclavos DP guardan los datos de salida en un búfer interno; el estado de las salidas se mantiene sin cambios.

Con cada comando de control SYNC, los esclavos DP de los grupos seleccionados colocan los datos de salida de su búfer interno en las salidas del proceso.

Las salidas se actualizan de forma cíclica cuando se activa el comando de control UNSYNC con ayuda de la SFC 11 “DPSYC_FR”.

Mediante el comando de control FREEZE, los esclavos DP afectados pasan al modo FREEZE, es decir, el maestro DP provoca que los esclavos DP afectados congelen el estado actual de las entradas. A continuación, el maestro transfiere los datos congelados al margen de entrada de la CPU.

Con cada comando de control FREEZE, los esclavos DP congelan el estado de sus salidas de nuevo.

El maestro DP recibe de nuevo de forma cíclica el estado actual de las entradas cuando se activa el comando de control UNFREEZE con ayuda de la SFC 11 “DPSYC_FR”.

La SFC 11 se describe en la ayuda en pantalla correspondiente y en el manual “Funciones de sistema y funciones estándar”.

Arranque del sistema maestro DP

La supervisión de arranque del maestro DP se ajusta mediante los parámetros siguientes:

- Transferencia de los parámetros a los módulos
- Mensaje “ready” del módulo

Es decir, los esclavos DP deben inicializarse y ser parametrizados por la CPU (como maestro DP) durante el tiempo ajustado.

Dirección PROFIBUS del maestro DP

Son admisibles todas las direcciones PROFIBUS.

3.1.3 Diagnóstico de la CPU 41x como maestro DP

Diagnóstico mediante diodos LED

En la tabla 3-3 se explica el significado del LED BUSF.

En cada señalización luce o parpadea siempre el LED BUSF asignado a la interface configurada como interface PROFIBUS-DP.

Tabla 3-3 Significado del LED "BUSF" en la CPU 41x como maestro DP

BUSF	Significado	Remedio
apag.	Configuración en orden; son accesibles todos los esclavos configurados	-
encendido	<ul style="list-style-type: none"> Anomalía de bus (error físico) Error de interface DP Diferentes velocidades de transmisión en la operación multimaestro DP 	<ul style="list-style-type: none"> Examine el cable de bus en busca de cortocircuitos o rupturas. Evaluar el diagnóstico. Efectuar una nueva configuración o corregir la existente.
parpadea	<ul style="list-style-type: none"> Fallo de estación No es accesible por lo menos uno de los esclavos asignados 	<ul style="list-style-type: none"> Comprobar si el cable de bus está conectado a la CPU 41x o si el bus está interrumpido. Esperar a que se haya inicializado la CPU 41x. Si el LED sigue parpadeando, verificar los esclavos DP o evaluar el diagnóstico de éstos.
parpadea brevemente INTF se ilumina brevemente	Sincronización CiR en marcha	-

Activar el cálculo de la topología de bus en un sistema maestro DP mediante la SFC 103 "DP_TOPOL"

Existe un repetidor de diagnósticos para mejorar las posibilidades de determinar qué módulo ha sufrido desperfectos o dónde se encuentra la ruptura en el cable DP si se producen averías con la instalación en marcha. Este módulo actúa como esclavo y puede calcular la topología de una línea DP y, a partir de ella, detectar las averías.

Mediante la SFC 103 "DP_TOPOL" se activa el cálculo de la topología de bus de un sistema maestro DP a través del repetidor de diagnósticos. La SFC 103 se describe en la ayuda en pantalla correspondiente y en el manual "Funciones de sistema y funciones estándar". El repetidor de diagnósticos se describe en el manual "Repetidor de diagnósticos para PROFIBUS-DP", nº de referencia 6ES7972-0AB00-8AA0.

Lectura del diagnóstico mediante STEP 7

Tabla 3-4 Lectura del diagnóstico mediante STEP 7

Maestro DP	Bloque o registro en STEP 7	Aplicación	Consultas
CPU 41x	Registro "Diagnóstico esclavo DP"	Mostrar el diagnóstico de esclavos en texto explícito en la superficie STEP 7	Véase "Diagnosticar el hardware" en la ayuda online de STEP 7 y en el manual del usuario STEP 7
	SFC 13 "DPNRM_DG"	Leer el diagnóstico de esclavos (depositándolo en el área de datos del programa de aplicación)	Estructura para CPU 41x: véase el apartado 3.1.5; para SFC véase el manual de referencia <i>Funciones de sistema y funciones estándar</i> Estructura para otros esclavos: véase su descripción
	SFC 59 "RD_REC"	Leer los registros de datos del diagnóstico S7 (depositándolos en el área de datos del programa de aplicación)	Manual de referencia <i>Funciones de sistema y funciones estándar</i>
	SFC 51 "RDSYSST"	Leer sublistas SZL. En la alarma de diagnóstico con el ID SZL W#16#00B3, solicitar la función SFC 51 y leer la SZL de la CPU esclava.	
	SFB 52 "RDREC"	Para esclavos DPV1: Leer los registros de datos del diagnóstico S7 (depositándolos en el área de datos del programa de aplicación)	
	SFB 54 "RALRM"	Para esclavos DPV1: Leer la información de alarma dentro del respectivo OB de alarma	
	SFC 103 "DP_TOPOL"	Activar el cálculo de la topología de bus de un sistema maestro DP mediante el repetidor de diagnósticos disponible.	

Evaluación del diagnóstico en el programa de aplicación

En la figura siguiente se muestra cómo hay que proceder para evaluar el diagnóstico en el programa de aplicación.

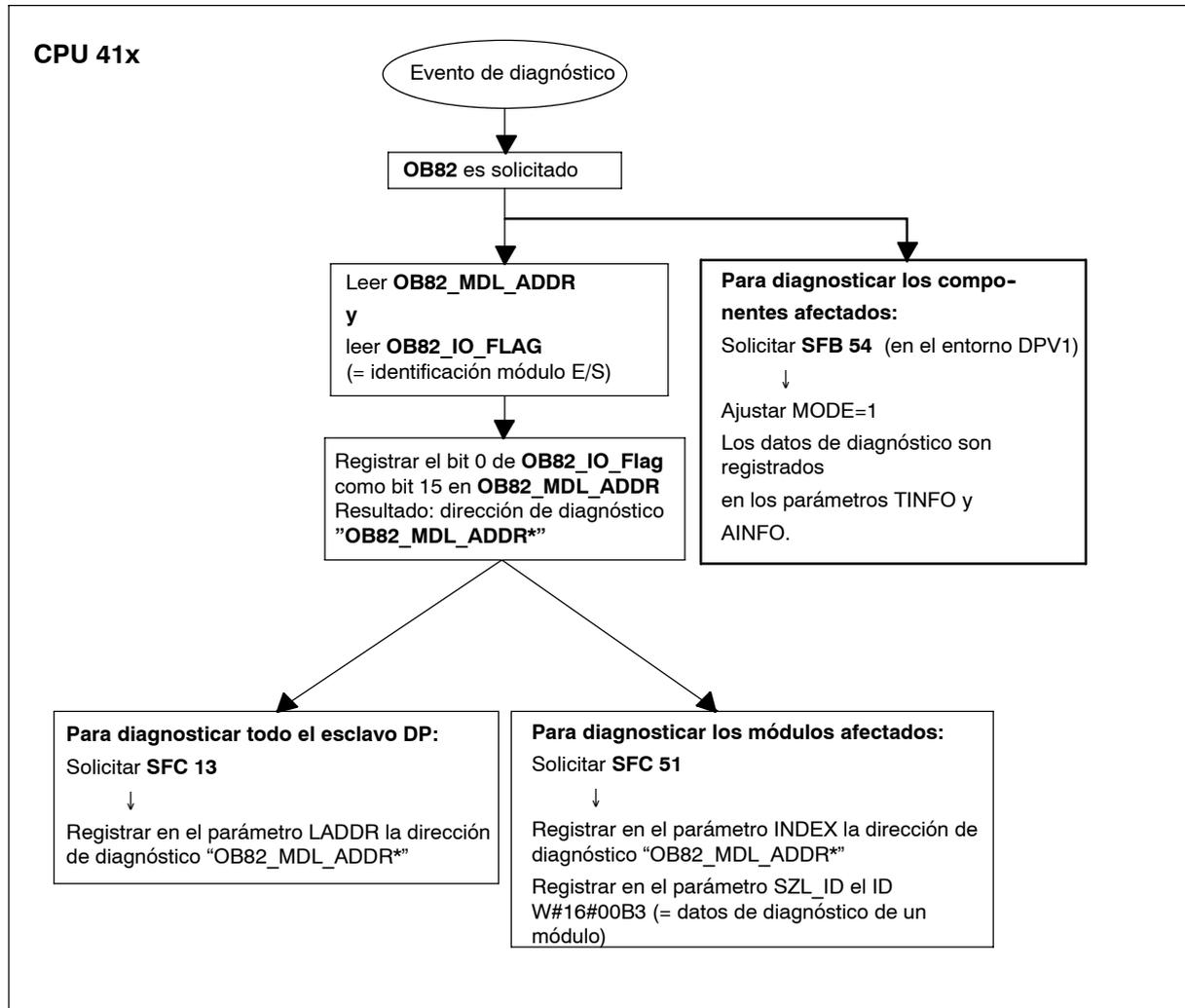


Figura 3-1 Diagnóstico con CPU 41x

Direcciones de diagnóstico en combinación con la funcionalidad del esclavo DP

En la CPU 41x hay que asignar direcciones de diagnóstico para el PROFIBUS-DP. Obsérvese en la configuración que las direcciones de diagnóstico DP se asignan por un lado al maestro DP y por otro lado al esclavo DP.

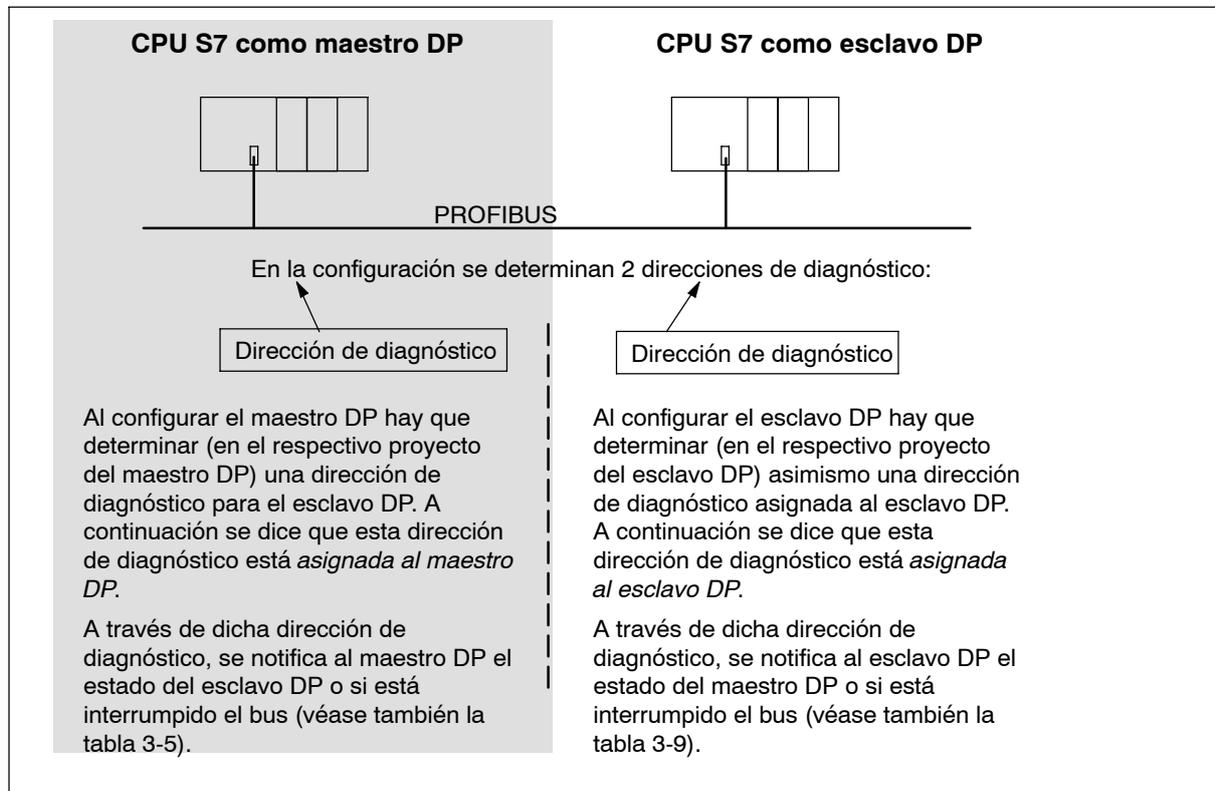


Figura 3-2 Direcciones de diagnóstico para el maestro DP y el esclavo DP

Detección de eventos

En la tabla 3-5 se describe cómo la CPU 41x detecta como maestro DP las modificaciones de estados operativos de una CPU o como esclavo DP las interrupciones de la transferencia de datos.

Tabla 3-5 Detección de eventos de una CPUs 41x como maestro DP

Evento	Reacción del maestro DP
Interrupción del bus (cortocircuito, conector desenchufado)	<ul style="list-style-type: none"> Solicitud del OB 86 con el aviso <i>Fallo de estación</i> (evento entrante; dirección de diagnóstico del esclavo DP asignado al maestro DP) En caso de acceso a la periferia: Solicitud del OB 122 (error de acceso a periferia)
Esclavo DP: RUN → STOP	<ul style="list-style-type: none"> Solicitud del OB 82 con el aviso <i>Módulo averiado</i> (evento entrante; dirección de diagnóstico del esclavo DP asignado al maestro DP; variable OB82_MDL_STOP=1)
Esclavo DP: STOP → RUN	<ul style="list-style-type: none"> Solicitud del OB 82 con el aviso <i>Módulo OK</i> (evento saliente; dirección de diagnóstico del esclavo DP asignado al maestro DP; variable OB82_MDL_STOP=0)

Evaluación en el programa de aplicación

En la tabla siguiente se muestra cómo es posible evaluar en el maestro DP p.ej. las transiciones RUN-STOP del esclavo DP (véase también la tabla 3-5).

En el maestro DP	En el esclavo DP (CPU 41x)
Direcciones de diagnóstico (ejemplos): Dirección de diagnóstico de maestro= 1023 Dirección de diagnóstico de esclavo en el sistema maestro= 1022	Direcciones de diagnóstico (ejemplos): Dirección de diagnóstico de esclavo= 422 Dirección de diagnóstico de maestro=carece de importancia
La CPU solicita el OB 82 con, entre otras, las informaciones siguientes: <ul style="list-style-type: none"> OB 82_MDL_ADDR:=1022 OB82_EV_CLASS:=B#16#39 (evento entrante) OB82_MDL_DEFECT:=fallo en módulo Sugerencia: Estas informaciones aparecen también en el búfer de diagnóstico de la CPU En el programa de aplicación debería programarse también la función SFC 13 "DPNRM_DG" para leer los datos de diagnóstico del esclavo DP. En el entorno DPV1 conviene utilizar la función SFB 54, que ofrece la información de alarma completa.	CPU: RUN → STOP La CPU genera un telegrama de diagnóstico para el esclavo DP .

3.1.4 CPU 41x como esclavo DP

Introducción

En el presente apartado se tratan las características y los datos técnicos de las CPU utilizadas como esclavo DP.

Las características y las especificaciones técnicas de todas las CPU 41x se describen a partir del apartado 6.1.

Condiciones

1. No es posible configurar más de una interface DP de cada CPU como esclavo DP.
2. ¿Debe ser la interface MPI/DP una interface DP? En caso afirmativo, es necesario configurarla como interface DP.

Antes de la puesta en marcha tiene que configurarse la CPU como esclavo DP. A tal efecto, hay que efectuar los siguientes pasos en *STEP 7*

- activar la CPU como esclavo DP,
- asignar una dirección PROFIBUS,
- asignar una dirección de diagnóstico de esclavo,
- determinar las áreas de direccionamiento para el intercambio de datos con el maestro DP.

Archivos GSD

Se requiere un archivo GSD para poder configurar la CPU como esclavo DP en un sistema ajeno.

El archivo GSD está disponible en la siguiente página de Internet:

http://www.ad.siemens.de/csi_e/gsd para su descarga gratuita.

También es posible descargar el archivo GSD del buzón del centro de interfaces en Fürth llamando al número +49 (911) 737972.

Telegrama de configuración y parametrización

STEP 7 facilita la configuración/parametrización de la CPU 41x. Si se requiere una descripción del telegrama de configuración y de parametrización, p.ej. para el control mediante un monitor de bus, puede obtenerse dicha descripción en la internet bajo <http://www.ad.siemens.de/simatic-cs> indicando el ID de registro 1452338.

Estado/Forzar, programación a través de PROFIBUS

Como alternativa a la interface MPI, es posible programar la CPU a través de la interface PROFIBUS-DP o bien ejecutar las funciones de PG 'Estado y Control'. A tal efecto, es necesario habilitar tales funciones al configurar la CPU como esclavo DP en *STEP 7*.

Nota

Las funciones Programación u Observar y Forzar a través de la interface PROFIBUS-DP prolongan el ciclo DP.

Transferencia de datos a través de de una memoria intermedia

La CPU 41x utilizada como esclavo DP incluye una memoria intermedia hacia PROFIBUS DP. Los datos son transferidos entre la CPU como esclavo DP y el maestro DP siempre a través de esta memoria intermedia. A tal efecto, se configuran hasta 32 áreas de direccionamiento.

Es decir, el maestro DP inscribe sus datos en estas áreas de direccionamiento de la memoria intermedia y la CPU lee esos datos en el programa de aplicación, y viceversa.

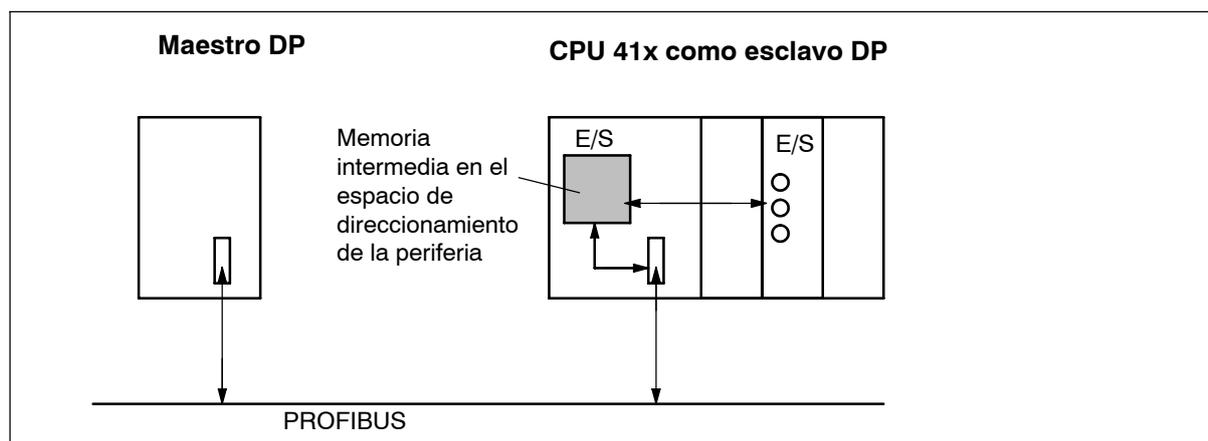


Figura 3-3 Memoria intermedia en la CPU 41x como esclavo DP

Áreas de direccionamiento de la memoria intermedia

En *STEP 7* se configuran áreas de direccionamiento de entrada y salida:

- Se puede configurar un máximo de 32 áreas de direccionamiento de entrada o salida.
- Cada área de direccionamiento puede tener hasta 32 bytes
- En total, se puede configurar un máximo de 244 bytes de entradas y 244 bytes de salidas.

En la tabla siguiente encontrará un ejemplo de configuración para la asignación direcciones de la memoria de transferencia. Esta tabla también se encuentra en la ayuda para la configuración de *STEP 7*.

Tabla 3-6 Ejemplo de configuración para las áreas de direccionamiento en la memoria intermedia

	Tipo	Dirección de maestro	Tipo	Dirección de esclavo	Longitud	Unidad	Consistencia
1	t	222	A	310	2	Byte	Unidad
2	A	0	t	13	10	Palabra	Toda la longitud
:							
32							
Áreas de direccionamiento en la CPU maestro DP			Áreas de direccionamiento en la CPU esclavo DP		Estos parámetros de las áreas de direccionamiento tienen que ser idénticos para el maestro DP y el esclavo DP		

Reglas

Al trabajar con la memoria intermedia deberán observarse las reglas siguientes:

- Asignación de las áreas de direccionamiento:
 - Los datos de entrada del esclavo DP son **siempre** los datos de salida del maestro DP
 - Los datos de salida del esclavo DP son **siempre** los datos de entrada del maestro DP
- Las direcciones pueden asignarse discrecionalmente. En el programa de aplicación se accede a los datos mediante instrucciones de carga/transferencia o las funciones SFC 14 y 15. También es posible asignar direcciones de la imagen de proceso a las entradas o salidas (consulte también el capítulo 3.1.1).

Nota

Para la memoria intermedia se asignan las direcciones del área de direccionamiento DP de la CPU 41x.

¡Las direcciones asignadas en la memoria intermedia no pueden emplearse también para los módulos periféricos en la CPU 41x!

- La dirección más baja de cada área de direccionamiento es la dirección inicial de la respectiva área de direccionamiento.
- La longitud, la unidad y la consistencia de las áreas de direccionamiento coherentes deben ser idénticas para el maestro DP y el esclavo DP.

Maestro DP S5

Si se emplea una IM 308 C como maestro DP y la CPU 41x como esclavo DP, rige lo siguiente para el intercambio de datos consistentes:

Es necesario programar el FB 192 en la IM 308-C para que se transfieran datos consistentes entre el maestro DP y el esclavo DP. Únicamente mediante el FB 192 son extraídos o leídos los datos de la CPU 41x de forma coherente en un bloque.

S5-95 como maestro DP

Si se emplea un AG S5-95 como maestro DP, deben ajustarse sus parámetros del bus también para la CPU 41x como esclavo DP.

Programa de ejemplo

A continuación se muestra un pequeño programa de ejemplo para el intercambio de datos entre el maestro DP y el esclavo DP. Se utilizan aquí las direcciones de la tabla 3-6.

En la CPU esclavo DP				En la CPU maestro DP			
L	2		Procesamiento				
T	MB	6	previo en el				
L	EB	0	esclavo DP				
T	MB	7					
L	MW	6	Retransmisión de				
T	PAW	310	los datos al				
			maestro DP				
				L	PEB	222	Postprocesamiento
				T	MB	50	de los datos
				L	PEB	223	recibidos en el
				L	B#16#3		maestro DP
				+	I		
				T	MB	51	
				L	10		Procesamiento
				+	3		previo en el
				T	MB	60	maestro DP
				CALL	SFC	15	Transmisión de los
				LADDR:=	W#16#0		datos al esclavo
				RECORD:=	P#M60.0	Byte20	DP
				RET_VAL:=	MW 22		
CALL	SFC	14	Recepción de los				
LADDR:=	W#16#D		datos del maestro				
RET_VAL:=	MW 20		DP				
RECORD:=	P#M30.0	Byte20					
L	MB	30	Postprocesamiento				
L	MB	7	de los datos				
+	I		recibidos				
T	MW	100					

Transferencia de datos en el modo STOP

Al pasar la CPU esclavo DP a STOP, se sobrescriben con "0" los datos en la memoria intermedia de la CPU, es decir el maestro DP lee "0".

Al pasar el maestro DP a STOP, se conservan los datos actuales en la memoria intermedia de la CPU y ésta puede seguir extrayéndolos.

Dirección PROFIBUS

No puede ajustarse 126 como dirección PROFIBUS para la CPU 41x como esclavo DP.

3.1.5 Diagnósticos de la CPU 41x como esclavo DP

Diagnóstico mediante diodos LED - CPU 41x

En la tabla 3-7 se explica el significado de los LED BUSF.

En cada caso luce o parpadea siempre el LED BUSF asignado a la interface configurada como interface PROFIBUS-DP.

Tabla 3-7 Significado de los LED "BUSF" en la CPU 41x como esclavo DP

BUSF	Significado	Remedio
apag.	Configuración correcta	-
parpadea	La CPU 41x está parametrizada indebidamente. No se intercambian datos entre el maestro DP y la CPU 41x. Causas: <ul style="list-style-type: none"> • ha transcurrido el tiempo de vigilancia de exploración • la comunicación de bus a través de PROFIBUS está interrumpida • la dirección PROFIBUS es errónea 	<ul style="list-style-type: none"> • Verificar la CPU 41x • Comprobar si el conector de bus está enchufado debidamente • Comprobar si está interrumpido el cable de bus hacia el maestro DP • Comprobar la configuración y la parametrización.
luce	<ul style="list-style-type: none"> • Cortocircuito en el bus 	<ul style="list-style-type: none"> • Comprobar la estructura del bus

Activar el cálculo de la topología de bus en un sistema maestro DP mediante la SFC 103 "DP_TOPOL"

Existe un repetidor de diagnósticos para mejorar las posibilidades de determinar qué módulo ha sufrido desperfectos o dónde se encuentra la ruptura en el cable DP si se producen averías con la instalación en marcha. Este módulo actúa como esclavo y puede calcular la topología de una línea DP y, a partir de ella, detectar las averías.

Mediante la SFC 103 "DP_TOPOL" se activa el cálculo de la topología de bus de un sistema maestro DP a través del repetidor de diagnósticos. La SFC 103 se describe en la ayuda en pantalla correspondiente y en el manual "Funciones de sistema y funciones estándar". El repetidor de diagnósticos se describe en el manual "Repetidor de diagnósticos para PROFIBUS-DP", nº de referencia 6ES7972-0AB00-8AD0.

Diagnóstico de esclavos mediante STEP 5 o STEP 7

El diagnóstico de esclavos se atiene a la norma EN 50170, volumen 2, PROFIBUS. En función del maestro DP, puede extraerse el mismo mediante STEP 5 ó STEP 7 para todos los esclavos DP que se atengan a esa norma.

La extracción y la estructura del diagnóstico de esclavos se describen en los apartados siguientes.

Diagnóstico S7

El diagnóstico S7 puede ser solicitado en el programa de aplicación por todas las unidades diagnosticables de la gama de módulos SIMATIC S7. En la información correspondiente a los módulos y en el catálogo se indica qué módulos son diagnosticables. La estructura del diagnóstico S7 es idéntica para los módulos centralizados y los descentralizados.

Los datos de diagnóstico de un módulo figuran en los registros de datos 0 y 1 de la zona de datos del sistema de ese módulo. El registro 0 contiene 4 bytes de datos de diagnóstico, que describen el estado actual de un módulo. El registro 1 contiene además datos de diagnóstico específicos del módulo.

La estructura de los datos de diagnóstico aparece en el manual de referencia *Funciones estándar y funciones de sistema*.

Extracción del diagnóstico

Tabla 3-8 Extracción del diagnóstico mediante *STEP 5* y *STEP 7* en el sistema maestro

Sistema de automatización con maestro DP	Bloque o registro en <i>STEP 7</i>	Aplicación	Consultas
SIMATIC S7	Registro "Diagnóstico esclavo DP"	Mostrar el diagnóstico de esclavos en texto explícito en la superficie <i>STEP 7</i>	Véase "Diagnosticar el hardware" en la ayuda online de <i>STEP 7</i> y en el manual del usuario <i>STEP 7</i>
	SFC 13 "DP NRM_DG"	Leer el diagnóstico de esclavos (depositándolo en el área de datos del programa de aplicación)	SFC: consulte el manual de referencia <i>Funciones de sistema y funciones estándar</i>
	SFC 51 "RDSYSST"	Leer sublistas SZL. En la alarma de diagnóstico con el ID SZL W#16#00B3, solicitar la función SFC 51 y leer la SZL de la CPU esclava.	Manual de referencia <i>Funciones de sistema y funciones estándar</i>
	SFB 54 "RDREC"	Para el entorno DPV1 rige: Leer la información de alarma dentro del respectivo OB de alarma	
	FB 125/FC 125	Evaluar el diagnóstico de esclavos	En Internet bajo http://www.ad.siemens.de/simatic-cs ID 387 257
SIMATIC S5 con IM 308-C como maestro DP	FB 192 "IM308C"	Leer el diagnóstico de esclavos (depositándolo en el área de datos del programa de aplicación)	FB: consulte el manual <i>Sistema de periferia descentralizada ET 200</i>
SIMATIC S5 con autómata programable S5-95U como maestro DP	SFB 230 "S_DIAG"		

Ejemplo de lectura del diagnóstico de esclavos con el FB 192 "IM 308C"

He aquí un ejemplo de cómo se lee el diagnóstico de esclavos para un esclavo DP en el programa de aplicación *STEP 5* a base del FB 192.

Suposiciones

Para este programa de aplicación *STEP 5* rigen las suposiciones siguientes:

- La IM 308-C ocupa como maestro DP las ventanas 0 ... 15 (número 0 de IM 308-C).
- El esclavo DP tiene la dirección PROFIBUS 3.
- El diagnóstico de esclavos debe depositarse en DB 20. A tal efecto se puede emplear también cualquier otro bloque de datos.
- El diagnóstico de esclavos consta de 26 bytes.

Programa de aplicación *STEP 5*

AWL		Explicación
	:A DB 30	
	:SPA FB 192	
Nombre	:IM308C	
DPAD	: KH F800	Area de direccionamiento prefijada para IM 308-C
IMST	: KY 0, 3	Nº IM = 0, dirección PROFIBUS del esclavo DP = 3
FCT	: KC SD	Función: Leer el diagnóstico de esclavos
GCGR	: KM 0	No es evaluado
TYP	: KY 0, 20	Area de datos S5: DB 20
STAD	: KF +1	Datos de diagnóstico desde palabra de datos 1
LENG	: KF 26	Longitud del diagnóstico = 26 bytes
ERR	: DW 0	Código de error depositado en DW 0 de DB 30

Direcciones de diagnóstico en combinación con la funcionalidad del maestro DP

En la CPU 41x hay que asignar direcciones de diagnóstico para el PROFIBUS-DP. Obsérvese en la configuración que las direcciones de diagnóstico DP se asignan por un lado al maestro DP y por otro lado al esclavo DP.

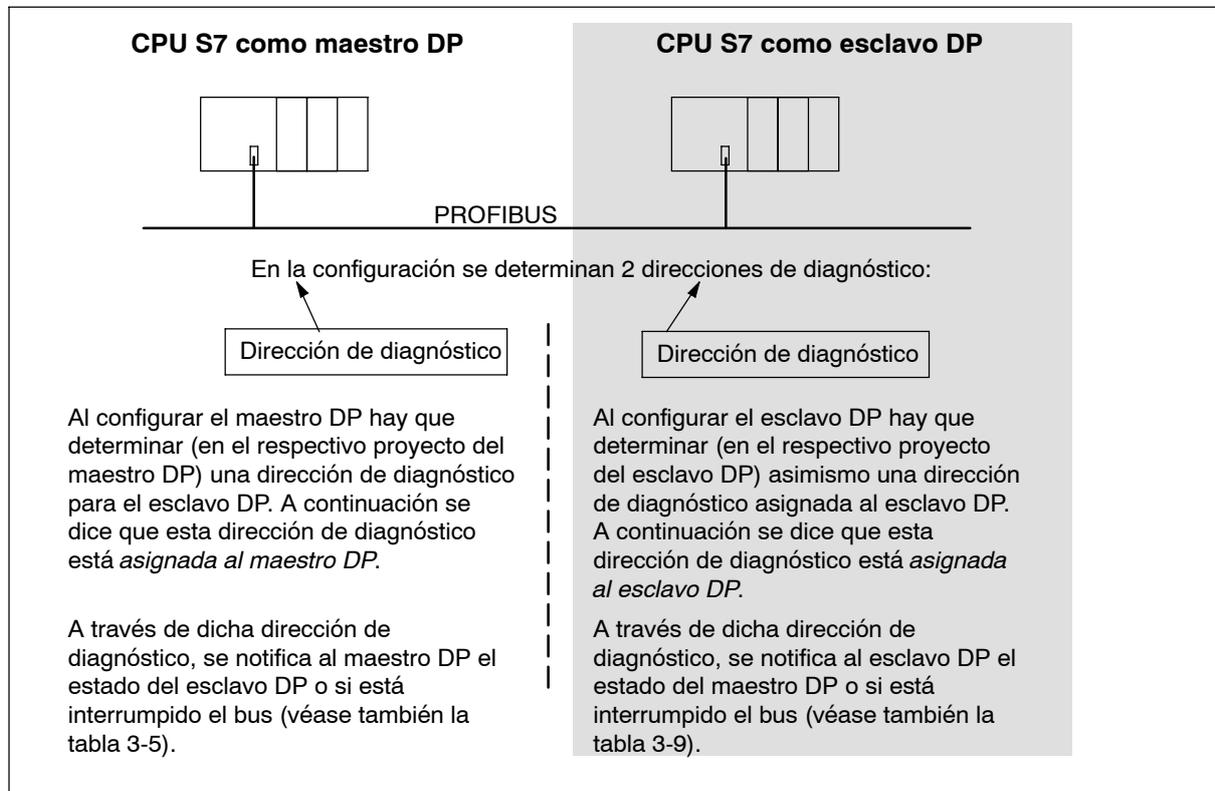


Figura 3-4 Direcciones de diagnóstico para el maestro DP y el esclavo DP

Detección de eventos

En la tabla 3-9 se describe cómo la CPU 41x detecta como esclavo DP las modificaciones de estados operativos o las interrupciones de la transferencia de datos.

Tabla 3-9 Detección de eventos de una CPU 41x como esclavo DP

Evento	Reacción del esclavo DP
Interrupción del bus (cortocircuito, conector desenchufado)	<ul style="list-style-type: none"> Solicitud del OB 86 con el aviso <i>Fallo de estación</i> (evento entrante; dirección de diagnóstico del esclavo DP asignado a otro esclavo DP) En caso de acceso a la periferia: Solicitud del OB 122 (error de acceso a periferia)
Maestro DP: RUN → STOP	<ul style="list-style-type: none"> Solicitud del OB 82 con el aviso <i>Módulo averiado</i> (evento entrante; dirección de diagnóstico del esclavo DP asignado a otro esclavo DP; variable OB82_MDL_STOP=1)
Maestro DP: STOP → RUN	<ul style="list-style-type: none"> Solicitud del OB 82 con el aviso <i>Módulo OK</i> (evento saliente; dirección de diagnóstico del esclavo DP asignado a otro esclavo DP; variable OB82_MDL_STOP=0)

Evaluación en el programa de aplicación

En la siguiente tabla 3-10 se muestra cómo es posible evaluar en el esclavo DP p.ej. las transiciones RUN-STOP del maestro DP (véase también la tabla 3-9).

Tabla 3-10 Evaluación de transiciones RUN-STOP en el maestro DP/esclavo DP

En el maestro DP	En el esclavo DP
Direcciones de diagnóstico (ejemplos): Dirección de diagnóstico de maestro= 1023 Dirección de diagnóstico de esclavo en el sistema maestro= 1022	Direcciones de diagnóstico (ejemplos): Dirección de diagnóstico de esclavo= 422 Dirección de diagnóstico de maestro=carece de importancia
CPU: RUN → STOP	<p>La CPU solicita el OB 82 con, entre otras, las informaciones siguientes:</p> <ul style="list-style-type: none"> OB 82_MDL_ADDR=422 OB82_EV_CLASS:=B#16#39 (evento entrante) OB82_MDL_DEFECT:=fallo en módulo <p>Sugerencia: Estas informaciones aparecen también en el búfer de diagnóstico de la CPU</p>

Estructura del diagnóstico de esclavos

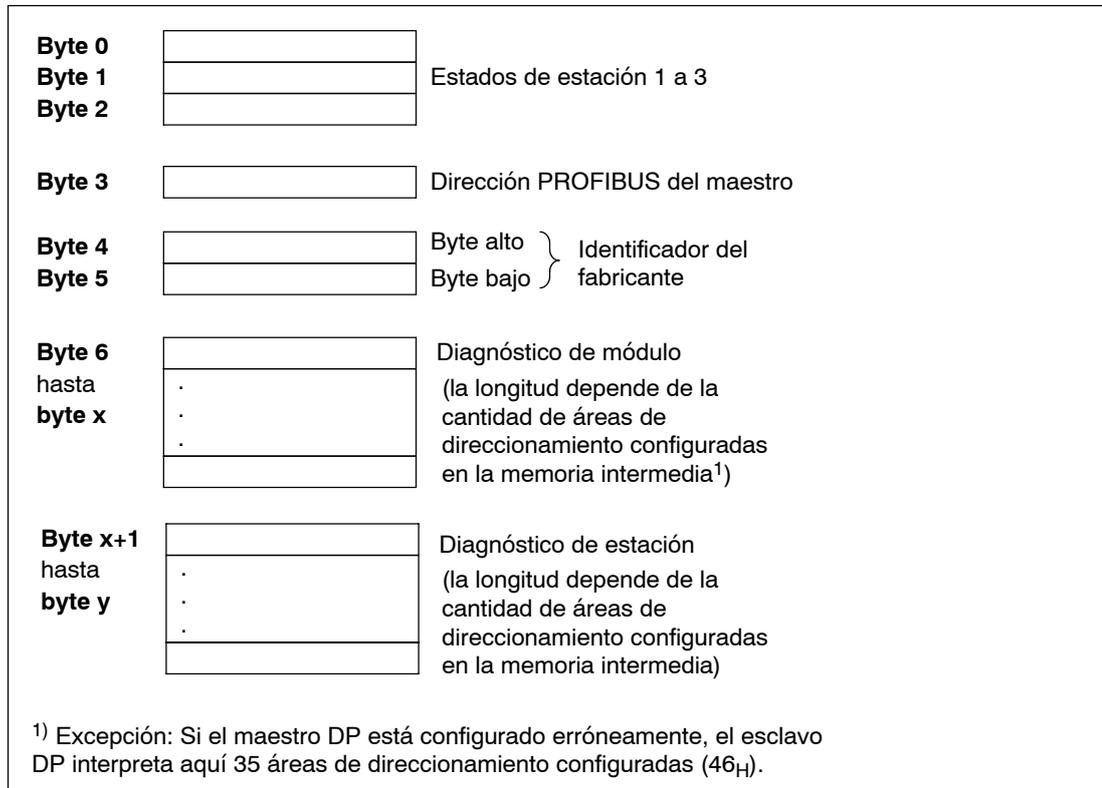


Figura 3-5 Estructura del diagnóstico de esclavos

3.1.6 CPU 41x como esclavo DP: estado de equipo 1 a 3

Estados de estación 1 a 3

Los estados de estación 1 a 3 ofrecen una visión de conjunto del estado de un esclavo DP.

Tabla 3-11 Estructura del estado de estación 1 (byte 0)

Bit	Significado	Remedio
0	1:El esclavo DP no puede ser explorado por el maestro DP.	<ul style="list-style-type: none"> • ¿Es correcta la dirección DP ajustada en el esclavo DP? • ¿Conector de bus enchufado? • ¿Tensión aplicada al esclavo DP? • ¿Repetidor RS 485 ajustado debidamente? • Reinicializar el esclavo DP
1	1: El esclavo DP no está listo aún para el intercambio de datos.	<ul style="list-style-type: none"> • Esperar, porque el esclavo DP está arrancando
2	1: Los datos de configuración enviados desde el maestro DP al esclavo DP no coinciden con la estructura de éste.	<ul style="list-style-type: none"> • ¿Son correctos el tipo de estación o la estructura del esclavo DP introducidos en el software?
3	1:Alarma de diagnóstico generada por cambio RUN-STOP de la CPU 0:Alarma de diagnóstico generada por cambio STOP-RUN de la CPU	<ul style="list-style-type: none"> • Se puede leer el diagnóstico
4	1: Función no admitida, p. ej. modificación de la dirección DP a través del software	<ul style="list-style-type: none"> • Verificar la configuración
5	0:Este bit es siempre "0".	–
6	1:Este tipo de esclavo DP no coincide con la configuración software.	<ul style="list-style-type: none"> • ¿Es correcto el tipo de estación introducido en el software (error de parametrización)?
7	1:El esclavo DP ha sido parametrizado por un maestro DP diferente al que tiene acceso actualmente al esclavo DP.	<ul style="list-style-type: none"> • El bit es siempre 1, si, p. ej., accede al esclavo DP a través de la PG u otro maestro DP. La dirección DP del maestro parametrizador se halla en el byte de diagnóstico "Dirección PROFIBUS del maestro".

Tabla 3-12 Estructura del estado de estación 2 (byte 1)

Bit	Significado
0	1: El esclavo DP debe ser parametrizado y configurado de nuevo.
1	1: Se ha recibido un aviso de diagnóstico. El esclavo DP sólo puede seguir funcionando tras subsanarse la anomalía (aviso de diagnóstico estático).
2	1: Este bit es siempre "1" si existe un esclavo DP con dicha dirección DP.
3	1: Está activada la vigilancia de exploración para este esclavo DP.
4	0: Este bit es siempre "0".
5	0: Este bit es siempre "0".
6	0: Este bit es siempre "0".
7	1: Este esclavo DP está desactivado, es decir retirado del procesamiento cíclico.

Tabla 3-13 Estructura del estado de estación 3 (byte 2)

Bit	Significado
0 hasta 6	0: Estos bits son siempre "0"
7	1: <ul style="list-style-type: none"> • Se recibieron más avisos de diagnóstico que los que puede almacenar el esclavo DP. • El maestro DP no puede registrar en su búfer de diagnóstico todos los avisos de diagnóstico enviados por el esclavo DP.

Dirección PROFIBUS de maestro

El byte de diagnóstico 'Dirección PROFIBUS del maestro' contiene la dirección DP del maestro DP

- que ha parametrizado el esclavo DP y
- que tiene acceso de lectura y de escritura al esclavo DP.

Tabla 3-14 Estructura de la dirección PROFIBUS del maestro (byte 3)

Bit	Significado
0 a 7	Dirección DP del maestro DP que ha parametrizado el esclavo DP y tiene acceso de lectura y de escritura a éste.
	FF _H : El esclavo DP no ha sido parametrizado por ningún maestro DP.

Código del fabricante

El identificador del fabricante contiene un código donde se describe el tipo del esclavo DP.

Tabla 3-15 Estructura del código del fabricante (bytes 4, 5)

Byte 4	Byte 5	Código del fabricante de la CPU
80 _H	C5 _H	412-1
80 _H	C6 _H	412-2
80 _H	C7 _H	414-2
80 _H	C8 _H	414-3
80 _H	CA _H	416-2
80 _H	CB _H	416-3
80 _H	CC _H	417-4

Diagnóstico de código

Del diagnóstico de código se deduce para qué área de direccionamiento configurada en la memoria intermedia se ha efectuado una entrada.

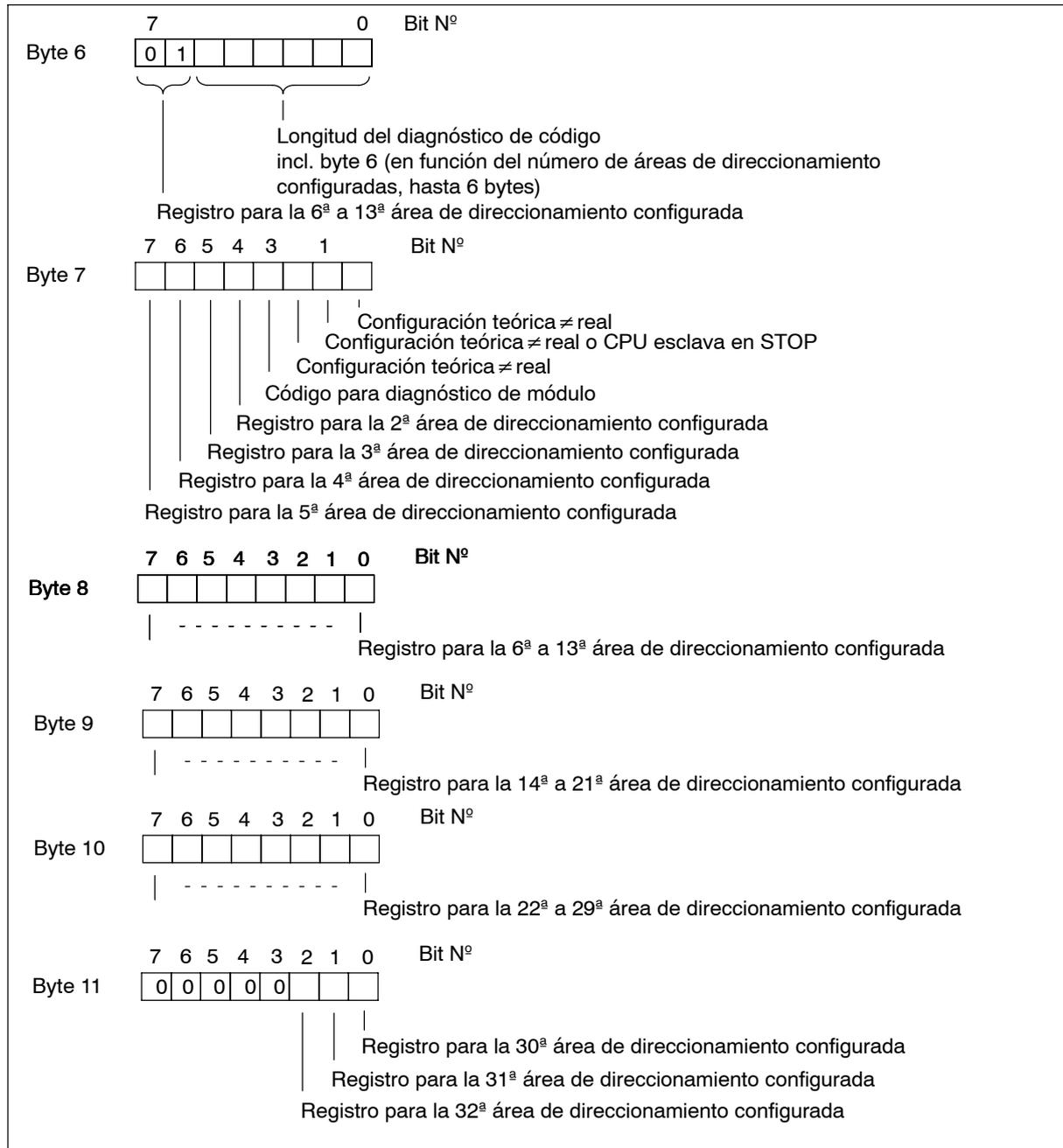


Figura 3-6 Estructura del diagnóstico de código en la CPU 41x

Diagnóstico del aparato

El diagnóstico de aparato proporciona informaciones detalladas sobre un esclavo DP. El diagnóstico de aparato empieza a partir del byte x y puede comprender como máximo 20 bytes.

En la figura siguiente se exponen la estructura y el contenido de los bytes para un área de direccionamiento configurada en la memoria intermedia.

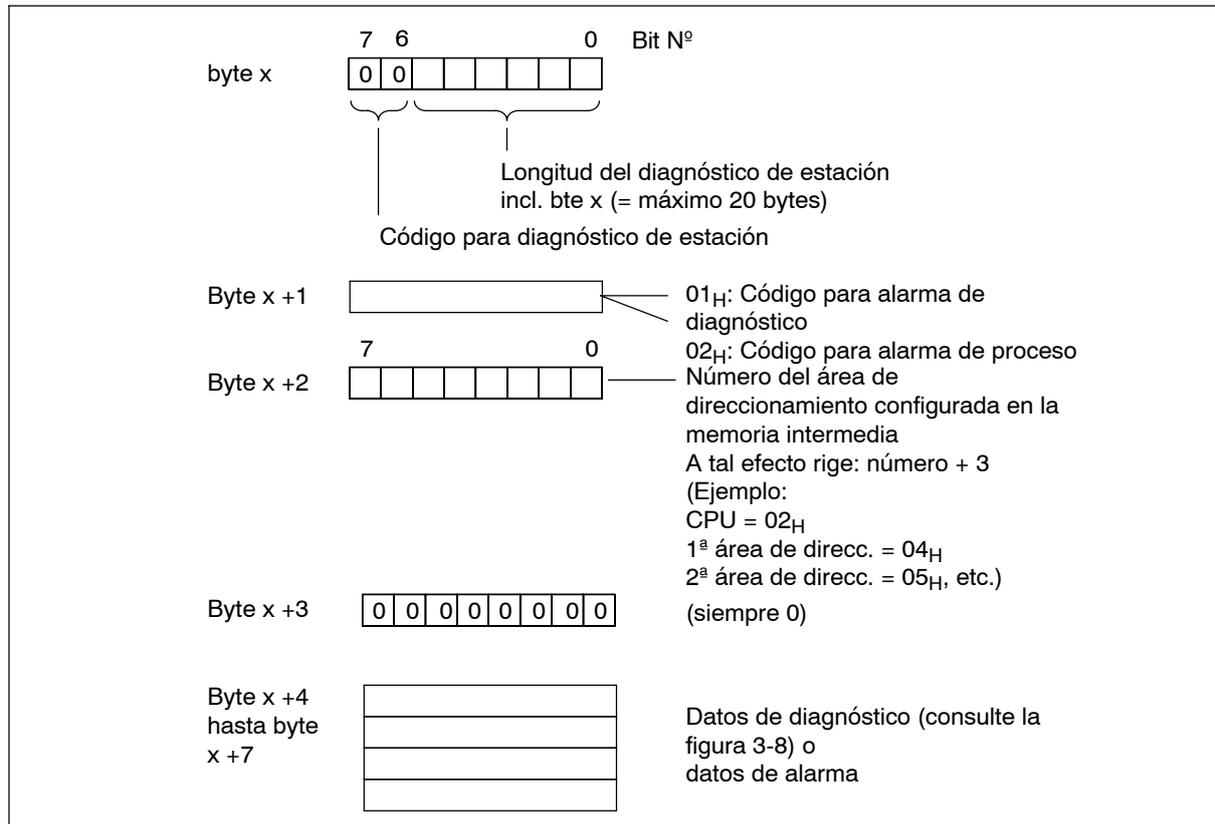


Figura 3-7 Estructura del diagnóstico de estación

A partir del byte x +4

El significado de los bytes desde el byte x+4 depende del byte x +1 (véase la figura 3-7).

El byte x +1 incluye el código para ...	
Alarma de diagnóstico (01 _H)	Alarma de proceso (02 _H)
Los datos de diagnóstico contienen los 16 bytes con la información de estado de la CPU. En la figura 3-8 se muestra la ocupación de los primeros 4 bytes en los datos de diagnóstico. Los 12 bytes restantes son siempre 0.	Es posible programar discrecionalmente 4 bytes con informaciones de alarma para la alarma de proceso. Estos 4 bytes se transfieren en <i>STEP 7</i> mediante la SFC 7 "DP_PRAL" al maestro DP.

Bytes x +4 hasta x +7 para la alarma de diagnóstico

En la figura 3-8 se muestran la estructura y el contenido de los bytes x +4 hasta x +7 para la alarma de diagnóstico. El contenido de tales bytes corresponde al contenido del registro de datos 0 para el diagnóstico en *STEP 7* (en este caso no están ocupados todos los bits).

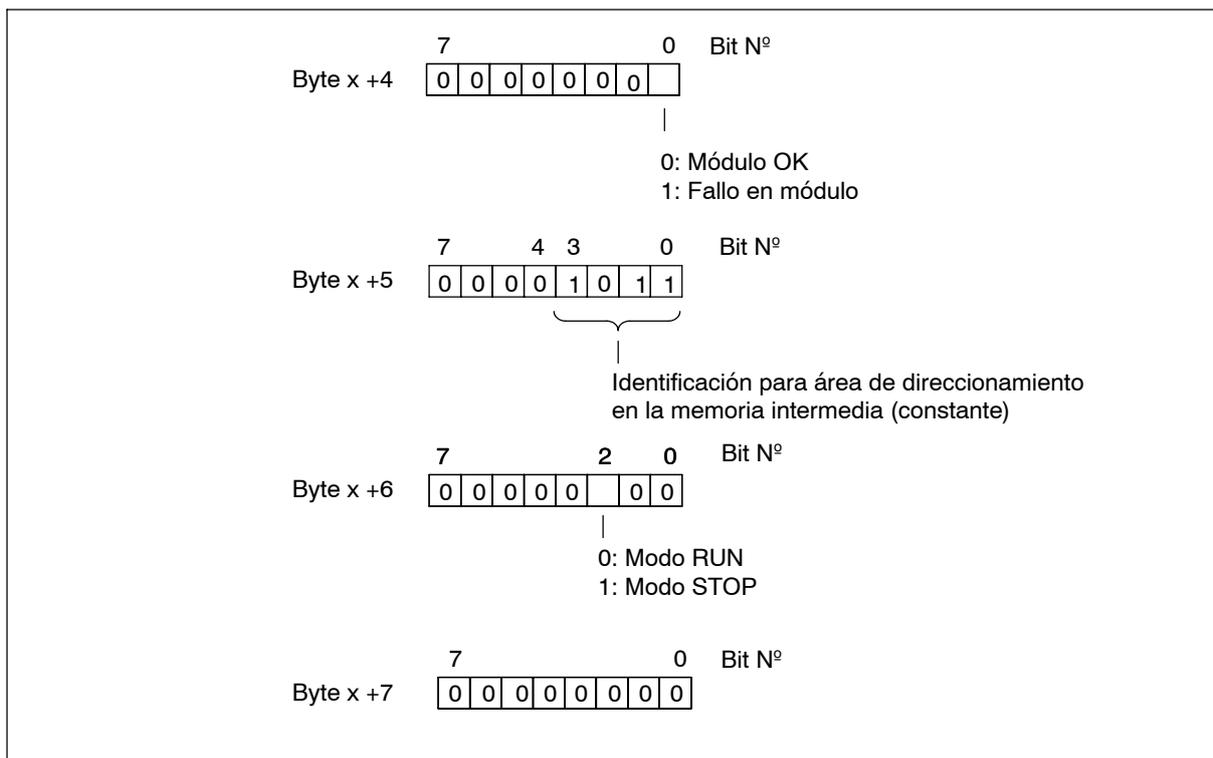


Figura 3-8 Bytes x +4 hasta x +7 alarma de diagnóstico y de proceso

Alarmas con un maestro DP S7

Al utilizar la CPU 41x como esclavo DP es posible activar una alarma de proceso en el maestro DP desde el programa de aplicación. Tras solicitar la función SFC 7 "DP_PRAL" es activado un OB 40 en el programa de aplicación del maestro DP. Mediante SFC 7 se puede transferir en una palabra doble una información de alarma al maestro DP, que es evaluable en el OB 40 dentro de la variable OB40_POINT_ADDR. La información de alarma es programable discrecionalmente. La función SFC 7 "DP_PRAL" se describe detalladamente en el manual de referencia *Software de sistema para S7-300/400 - Funciones de sistema y funciones estándar*.

Alarmas con otro maestro DP

Si se opera la CPU 41x con otro maestro DP, son reproducidas dichas alarmas dentro del diagnóstico de estación de la CPU 41x. Los respectivos eventos de diagnóstico deberán procesarse posteriormente en el programa de aplicación del maestro DP.

Nota

Para poder evaluar las alarmas de diagnóstico y de proceso a través del diagnóstico de estación con otro maestro DP, se debe observar lo siguiente:

- El maestro DP deberá poder almacenar los avisos de diagnóstico, es decir que éstos tendrán que depositarse en un búfer anular dentro del maestro DP. Si el maestro DP no puede guardar los mensajes de diagnóstico, sólo se almacenará el último mensaje de diagnóstico entrante.
 - El usuario debe consultar en su programa de aplicación a intervalos regulares los respectivos bits en el diagnóstico de estación. Hay que tener en cuenta el tiempo de ejecución de bus de PROFIBUS-DP para consultar los bits al menos una vez de forma sincrónica con el tiempo de ejecución de bus.
 - Mediante una IM 308-C como maestro DP no pueden utilizarse las alarmas de proceso dentro del diagnóstico de estación, pues se notifican únicamente las alarmas entrantes y no las salientes.
-

3.2 Comunicación directa

A partir de *STEP 7 V 5.0* se puede configurar la “comunicación directa” para las estaciones PROFIBUS. Las CPU 41x pueden actuar en la comunicación directa como emisor o como receptor.

La “Comunicación directa” constituye una relación de comunicación especial entre las estaciones de PROFIBUS-DP.

3.2.1 Principio de la comunicación directa

La comunicación directa se caracteriza porque las estaciones PROFIBUS-DP pueden “escuchar” los datos que un esclavo DP reenvía a su maestro DP. Gracias a este mecanismo, la estación que “escucha” (receptor) tiene acceso directo a los datos de entrada modificados de los esclavos DP remotos.

Durante la configuración en *STEP 7* se determina a través de las respectivas direcciones de entrada de periferia en qué área de direccionamiento del receptor deben ser leídos los datos deseados del emisor.

Una CPU 41x puede ser:

Emisor como esclavo DP

Receptor como esclavo DP o maestro DP, o bien como CPU no implementada en un sistema maestro (véase la figura 3-9).

Ejemplo

En la figura 3-9 se representan a base de un ejemplo las “relaciones” de comunicación directa de datos que pueden configurarse. La figura incluye todos los maestros DP y esclavos DP de una CPU 41x. Téngase en cuenta que los demás tipos de esclavo DP (ET 200M, ET 200X, ET 200S) sólo pueden ser emisores.

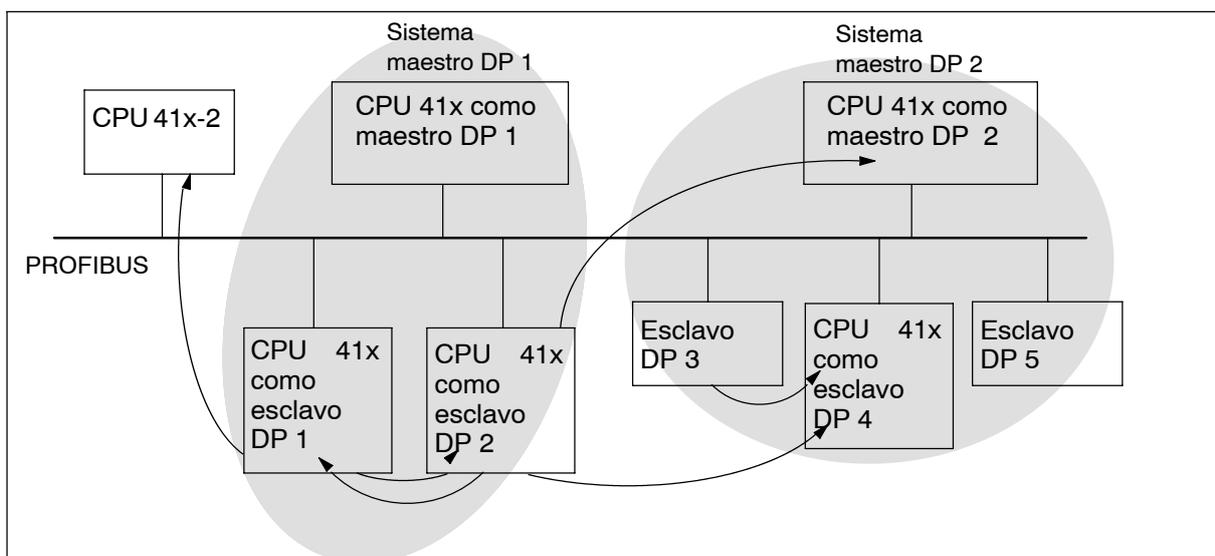


Figura 3-9 Comunicación directa mediante CPU 41x

3.2.2 Diagnóstico en la comunicación directa

Direcciones de diagnóstico

Para el intercambio directo de datos se asigna una dirección de diagnóstico en el receptor:

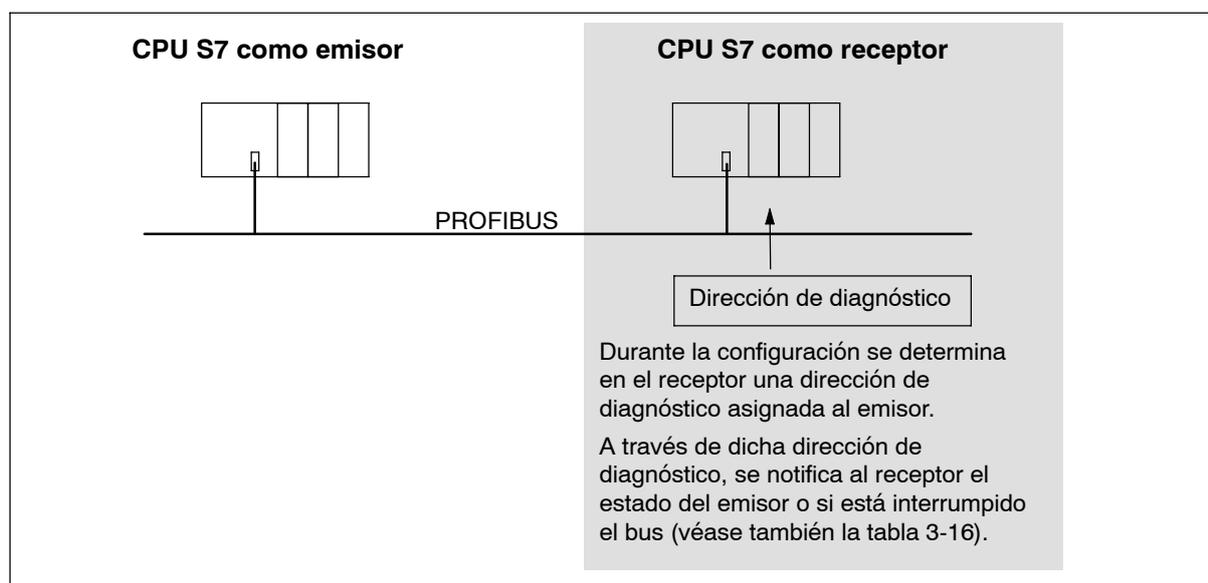


Figura 3-10 Dirección de diagnóstico para el receptor en el intercambio directo de datos

Detección de eventos

En la tabla 3-16 se expone cómo la CPU 41x en calidad de receptor detecta las interrupciones en la transferencia de datos.

Tabla 3-16 Detección de eventos por las CPUs 41x como receptor en el intercambio directo de datos

Evento	¿Qué sucede en el receptor?
Interrupción del bus (cortocircuito, conector desenchufado)	<ul style="list-style-type: none"> Solicitud del OB 86 con el aviso <i>Fallo de estación</i> (evento entrante; dirección de diagnóstico del receptor asignado al emisor) En caso de acceso a la periferia: Solicitud del OB 122 (error de acceso a periferia)

Evaluación en el programa de aplicación

En la siguiente tabla 3-17 se muestra cómo es posible evaluar p.ej. el fallo de estación del emisor en el receptor (véase también la tabla 3-16).

Tabla 3-17 Evaluación de fallo de estación del emisor en el intercambio directo de datos

En el emisor	En el receptor
Direcciones de diagnóstico (ejemplos): Dirección de diagnóstico de maestro= 1023 Dirección de diagnóstico de esclavo en el sistema maestro= 1022	Dirección de diagnóstico (ejemplo) Dirección de diagnóstico= 444
Fallo de estación	La CPU solicita el OB 86 con, entre otras, las informaciones siguientes: <ul style="list-style-type: none"> • OB 86_MDL_ADDR:=444 • OB86_EV_CLASS:=B#16#38 (evento entrante) • OB86_FLT_ID:=B#16#C4 (fallo de una estación DP) Sugerencia: Estas informaciones aparecen también en el búfer de diagnóstico de la CPU

3.3 Datos coherentes

Los datos que pertenecen a un mismo grupo por su contenido y que describen un estado de proceso en un momento concreto se denominan “datos coherentes”. Para que los datos sean coherentes, no es posible modificarlos ni actualizarlos durante el procesamiento o la transmisión.

Ejemplo

Para que la CPU disponga de una imagen coherente de las señales de proceso durante el procesamiento cíclico del programa, las señales de proceso se leen antes del procesamiento del programa en la imagen del proceso de las entradas o se escriben después del procesamiento del programa en la imagen del proceso de las salidas. A continuación, el programa de usuario no accede directamente a los módulos de señal durante el procesamiento del programa cuando reaccionan las áreas de operandos de entradas (E) y salidas (A), sino que accede al área de memoria interna de la CPU en la que se encuentra la imagen del proceso.

SFC 81 “UBLKMOV”

Mediante la SFC 81 “UBLKMOV” se copia el contenido de un área de memoria (= área de origen) de forma coherente en otra área de memoria (= área de destino). El proceso de copia no se puede interrumpir por otras funciones del sistema operativo.

Mediante la SFC 81 “UBLKMOV” se pueden copiar las siguientes áreas de memoria:

- Marcas
- Contenido DB
- Imagen de proceso de las entradas
- Imagen de proceso de las salidas

La cantidad de datos máxima que se puede copiar asciende a 512 bytes. Tenga en cuenta las limitaciones específicas de la CPU, que figuran, por ejemplo, en la lista de operaciones.

Como el proceso de copia no se puede interrumpir, puede aumentar el tiempo de respuesta ante alarmas de la CPU cuando se utiliza la SFC 81 “UBLKMOV”.

Las áreas de origen y de destino no pueden solaparse. Si el área de destino indicada es mayor que el área de origen, sólo se copiarán en el área de destino tantos datos como existan en el área de origen. Si el área de destino es menor que el área de origen, sólo se copiarán tantos datos como tengan cabida en el área de destino.

La SFC 81 se describe en la ayuda en pantalla correspondiente y en el manual “Funciones de sistema y funciones estándar”.

3.3.1 Coherencia en las funciones y en los bloques de comunicación

En el sistema S7-400, las peticiones de comunicación no se procesan en el punto de control de ciclo, sino en espacios de tiempo fijos durante el ciclo del programa.

Por parte del sistema, los formatos de datos Byte, Palabra y Doble palabra se procesan de forma coherente, es decir, la transferencia o el procesamiento de 1 byte, 1 palabra (= 2 bytes) o 1 doble palabra (= 4 bytes) no se puede interrumpir.

Si en el programa de usuario se llaman bloques de comunicación (p. ej. SFB 12 "BSEND") que sólo se pueden utilizar por pares (p. ej. SFB 12 "BSEND" y SFB 13 "BRCV") y que acceden a datos comunes, el acceso a esta área de datos se puede coordinar, por ejemplo, mediante el parámetro "DONE". Por lo tanto, en el programa de usuario no es posible garantizar la coherencia de los datos que se transfieren de forma local junto con estos bloques de comunicación.

No ocurre lo mismo con las funciones de comunicación S7, que no requieren ningún bloque en el programa de usuario en el equipo de destino (p. ej. SFB 14 "GET", SFB 15 "PUT"). En este caso, hay que tener en cuenta el tamaño de los datos coherentes durante la programación.

3.3.2 Acceso a la memoria de trabajo de la CPU

Las funciones de comunicación del sistema operativo acceden en bloques de tamaño fijo a la memoria de trabajo de la CPU. El tamaño del bloque es la longitud variable hasta 462 bytes como máximo.

3.3.3 Lectura coherente de los datos de un esclavo normalizado DP y escritura coherente de datos en un esclavo normalizado DP

Lectura coherente de los datos de un esclavo normalizado DP mediante la SFC 14 "DPRD_DAT"

La SFC 14 "DPRD_DAT" (read consistent data of a DP-normslave) permite leer de forma coherente los datos de un esclavo normalizado DP.

Si no se produce ningún fallo durante la transferencia de datos, los datos leídos se introducen en el área de destino fijada por el parámetro RECORD.

El área de destino debe tener la misma longitud que se haya configurado para el módulo seleccionado con STEP 7.

Con cada llamada de la SFC 14 sólo se puede acceder a los datos de un módulo/ID de DP bajo la dirección de inicio configurada.

La SFC 14 se describe en la ayuda en pantalla correspondiente y en el manual "Funciones de sistema y funciones estándar".

3.3.4 Escritura coherente de datos en un esclavo normalizado DP mediante la SFC 15 “DPWR_DAT”

La SFC 15 “DPWR_DAT” (write consistent data to a DP-normslave) permite transferir de forma coherente los datos de RECORD al esclavo normalizado DP direccionado.

El área de origen debe tener la misma longitud que se haya configurado para el módulo seleccionado con STEP 7.

Nota

La norma Profibus DP define límites máximos para la transferencia de datos útiles coherentes (consulte el siguiente apartado). Los esclavos normalizados DP convencionales respetan estos límites máximos. En las CPU antiguas (<1999) había limitaciones específicas relativas a la transferencia de datos útiles coherentes. Las longitudes máximas de datos que este tipo de CPUs pueden leer o escribir de forma coherente desde y hacia un esclavo normalizado DP figura en los datos técnicos de dichas CPU, bajo el título “Maestro DP – Datos útiles por esclavo DP”. Las CPU recientes exceden con este valor la longitud de los datos que facilita o toma un esclavo normalizado DP.

Límites máximos para la transferencia de datos útiles coherentes a un esclavo DP

La norma Profibus DP define límites máximos para la transferencia de datos útiles coherentes a un esclavo DP. Por este motivo, en un esclavo normalizado DP se pueden transferir de forma coherente en un bloque 64 palabras = 128 bytes de datos útiles como máximo.

Durante la configuración, determine el tamaño del área coherente. Para ello, en el formato de identificación especial (SKF) se puede ajustar una longitud máxima para los datos coherentes 64 palabras = 128 bytes (128 bytes para entradas y 128 bytes para salidas). No se admite una longitud mayor.

Este límite máximo sólo es válido para datos útiles puros. Los datos de parámetros y de diagnósticos se agrupan en registros de datos completos y, de este modo, se transfieren de forma coherente.

En el formato de identificación general (AKF) se puede ajustar una longitud máxima para los datos coherentes de 16 palabras = 32 bytes (32 bytes para entradas y 32 bytes para salidas). No se admite una longitud mayor.

Tenga también en cuenta que una CPU 41x que actúe como esclavo DP debe poder ser configurable a través del formato de identificación general en un maestro externo (conexión a través de GSD). Por este motivo, la memoria de transferencia de una CPU 41x que actúe como esclavo DP con respecto a PROFIBUS DP tiene un tamaño máximo de 16 palabras = 32 bytes.

La SFC 15 se describe en la ayuda en pantalla correspondiente y en el manual “Funciones de sistema y funciones estándar”.

3.3.5 Acceso coherente a los datos sin utilizar la SFC 14 o la SFC 15

El acceso coherente a los datos > 4 bytes es posible en las CPU descritas en este manual sin utilizar la SFC 14 o la SFC 15. El área de datos de un esclavo DP que se tenga que transferir de forma coherente se transfiere a una imagen parcial del proceso. La información de esta área es siempre coherente. Posteriormente, es posible acceder a la imagen parcial del proceso mediante comandos de carga o transferencia (p. ej., L EW 1). De esta forma disfrutará de una posibilidad de acceso a los datos coherentes especialmente cómoda y eficaz (gracias a un menor consumo de tiempo). Así, es posible una integración y parametrización eficaz de, por ejemplo, drives u otros esclavos DP.

En el caso de un acceso directo (p. ej. L PEW o T PAW) **no** se produce ningún error de acceso a la periferia.

Nota importante para la adaptación de la solución SFC14/15 a la solución de imagen de proceso:

- Para la adaptación de la solución SFC14/15 a la solución de imagen de proceso no se recomienda la utilización simultánea de funciones del sistema y de la imagen de proceso. Básicamente, la imagen de proceso se corrige durante la escritura por medio de la función de sistema SFC 15, pero no durante la lectura. Esto quiere decir que la coherencia entre los valores de la imagen de proceso y los valores de la función de sistema SFC 14 no está garantizada.
- La SFC 50 "RD_LGADR" da como resultado un área de direccionamiento distinto con la solución SFC 14/15 que con la solución de imagen de proceso.
- Si se utiliza un CP 443-5 ext, la utilización simultánea de la SFC 14/15 y de la imagen del proceso provoca que sea imposible la lectura/escritura en la imagen de proceso o la lectura/escritura a través de la SFC 14/15.

Ejemplo:

El ejemplo siguiente (para la imagen parcial del proceso 3 "TPA 3") ilustra una configuración posible en HW Config:

- TPA 3 en la salida: Estos 50 bytes figuran de forma coherente en la imagen parcial del proceso 3 (lista desplegable "Coherente vía > Longitud total") y, por tanto, se pueden leer mediante comandos "entrada de carga xy" normales.
- La selección en la lista desplegable "Imagen parcial del proceso > ---" bajo Entrada significa que no se realiza ningún almacenamiento en la imagen de proceso. Sólo es posible el manejo con las funciones de sistema SFC14/15.

Propiedades - Esclavo DP

Dirección / Identificador

Tipo E/S: **Entrada/Salida** Entrada directa...

Salida

	Dirección:	Long.:	Unidad:	Coherente vía:
Inicio:	0	50	Bytes	Longitud total
Fin:	49			
Imagen del proceso:	IPP 3			

Entrada

	Dirección:	Long.:	Unidad:	Coherente vía:
Inicio:	0	20	Bytes	Longitud total
Fin:	19			
Imagen del proceso:	---			

Datos específicos del fabricante:

(máx. 14 bytes hexadecimal, separados por una coma o espacio en blanco)

Aceptar **Cancelar** **Ayuda**

Concepto de memoria y tipos de arranque

4

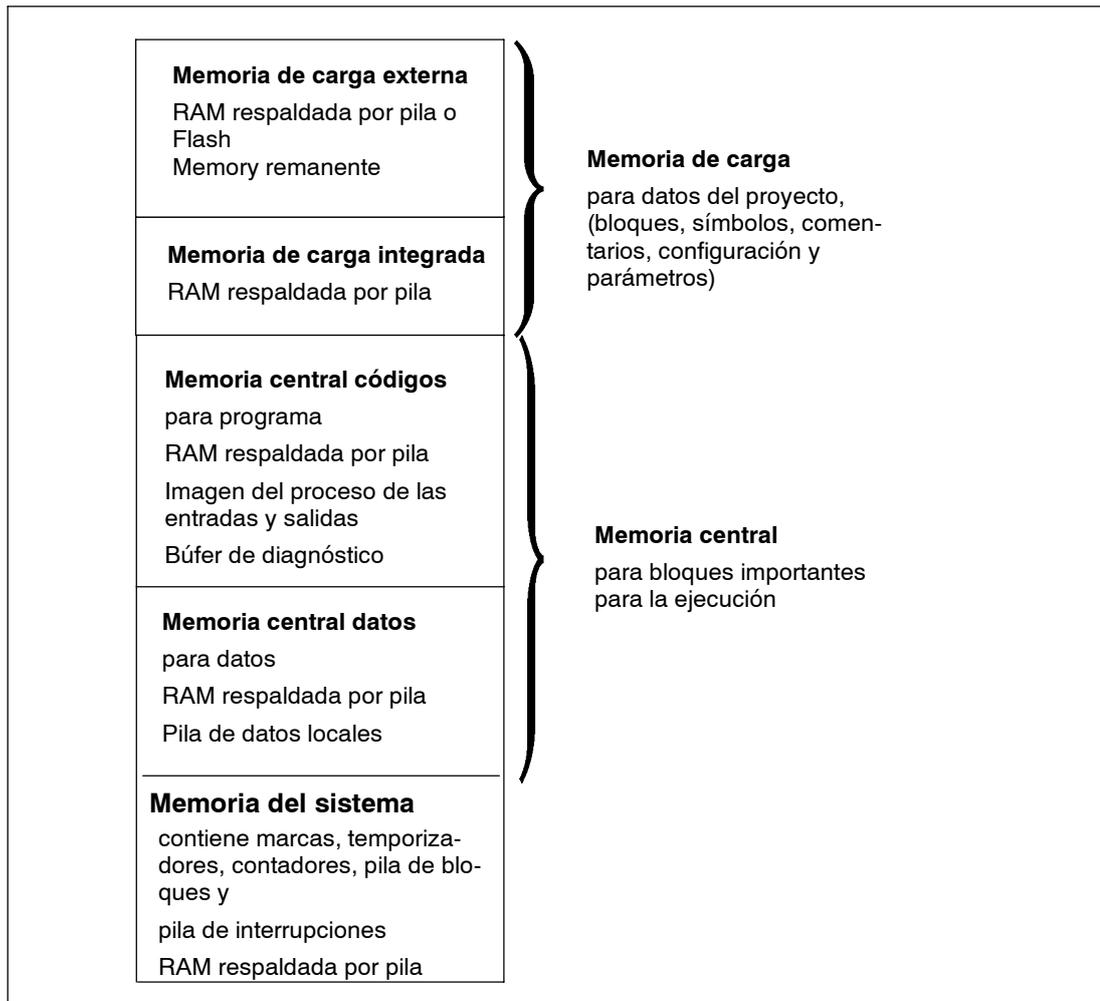
Índice del apartado

Apartado	Tema	Página
4.1	Descripción general del concepto de memoria de las CPU S7-400	4-2
4.2	Descripción general de los tipos de arranque de las CPU S7-400	4-5

4.1 Descripción general del concepto de memoria de las CPU S7-400

Distribución de las áreas de memoria

La memoria de las CPU S7 puede distribuirse en las áreas siguientes:



Nota importante para las CPU con distribución parametrizable de la memoria de trabajo

Cuando se modifique mediante parametrización la distribución de la memoria central, al cargar los datos del sistema en la CPU se reorganizará la memoria central. Esto tiene como consecuencia que los bloques de datos que hayan sido creados con una función del sistema (SFC) serán borrados y a los demás bloques de datos se les asignarán valores iniciales de la memoria de carga.

El tamaño disponible de la memoria de trabajo para bloques de código y de datos se modifica durante la carga de datos del sistema si se alteran los siguientes parámetros:

- Tamaño de la imagen del proceso (byte a byte; en la ficha "Ciclo/Marca de reloj")
- Recursos para comunicación (sólo S7-400; en la ficha "Memoria")
- Tamaño del búfer de diagnóstico (en la ficha "Diagnóstico/Reloj")
- Cantidad de datos locales para todas las clases de prioridad (ficha "Memoria")

Base de cálculo para estimar la memoria central necesaria

Con el fin de no sobrepasar el tamaño de la memoria central disponible en la CPU, al parametrizar se deberán tener en cuenta los siguientes requerimientos de memoria:

Tabla 4-1 Memoria necesaria

Parámetro	Memoria central necesaria	En la memoria de programa/datos
Tamaño de la imagen del proceso (entradas)	12 bytes por byte en la imagen de proceso de las entradas	Memoria de programa
Tamaño de la imagen del proceso (salidas)	12 bytes por byte en la imagen de proceso de las salidas	Memoria de programa
Recursos de comunicación (peticiones de comunicación)	72 bytes por orden de comunicación	Memoria de programa
Tamaño del búfer de diagnóstico	32 bytes por entrada del búfer de diagnóstico	Memoria de programa
Cantidad de datos locales	1 byte por cada byte de datos locales	Memoria de datos

Tipos de memoria en las CPU S7-400

- Memoria de carga para los datos del proyecto, p.ej. bloques, configuración hardware y datos de parametrización, así como desde la versión 5.1 completada con símbolos y comentarios.
- Memoria central para los bloques importantes para la ejecución (bloques lógicos y bloques de datos).
- Memoria del sistema (RAM) con los elementos de almacenamiento que cada CPU pone a disposición del programa de aplicación, tales como marcas, temporizadores o contadores. La memoria del sistema contiene además la pila de bloques y la pila de interrupciones.
- La memoria del sistema de la CPU proporciona asimismo memorias intermedias (pila de datos locales, búfer de diagnóstico y recursos de comunicación), que se asignan al programa al solicitarse un bloque para sus datos temporales. Tales datos son válidos únicamente mientras está activado el bloque.

Modificando los valores predeterminados para la imagen del proceso, los datos locales, el búfer de diagnóstico y los recursos de comunicación (véanse las características del objeto de la CPU en la configuración de hardware), es posible influir en la memoria central disponible para los bloques importantes para la ejecución.

Cuidado

Tener en cuenta lo siguiente cuando vaya a ampliar la imagen del proceso de una CPU: Configurar aquellos módulos que sólo deban operar por encima de la imagen del proceso de tal manera que también queden por encima de la imagen del proceso ampliada. Esto se aplica especialmente con los módulos IP y WF que operan en la cápsula de adaptación S5 en un S7 400.

Capacidad de memoria flexible

- Memoria central:
La capacidad de la memoria central se determina eligiendo de la variada gama de unidades CPU una CPU adecuada.
- Memoria de carga:
Para los programas de volumen pequeño y medio es suficiente la memoria de carga integrada.
Para los programas más extensos se puede ampliar la memoria de carga enchufando tarjetas de memoria RAM.
Además, hay disponibles tarjetas de memoria FLASH para conservar los programas incluso sin pila tampón en caso de interrumpirse la tensión. Dichas tarjetas de memoria FLASH (a partir de 4 MB) también sirven para enviar y realizar actualizaciones del sistema operativo.

Respaldo en tampón

- La pila tampón respalda transitoriamente la parte integrada y externa de la memoria de carga, la sección de datos de la memoria central y la sección de código.

4.2 Descripción general de los tipos de arranque de las CPU S7-400

Rearranque en frío

- En un re arranque en frío son repuestos todos los datos (imagen del proceso, marcas, temporizadores, contadores y bloques de datos) a los valores iniciales depositados en el programa (memoria de carga), independientemente de si fueron parametrizados como datos remanentes o no remanentes.
- El programa vuelve a ejecutarse desde el principio (OB de arranque u OB 1).

Rearranque completo (en caliente)

- En el re arranque completo se inicializan la imagen del proceso, así como las marcas, los temporizadores y los contadores no remanentes.

Las marcas, los temporizadores y los contadores remanentes conservan su último valor válido.

Todos los bloques de datos que han sido parametrizados con la propiedad "Non Retain" se ponen a sus valores de carga. Los demás bloques de datos conservan su último valor válido.

- El programa vuelve a ejecutarse desde el principio (OB de arranque u OB 1).
- En caso de interrumpirse la alimentación, sólo es posible el re arranque en caliente si se opera con respaldo en tampón.

Rearranque normal

- En el re arranque normal conservan su último valor válido todos los datos, incluida la imagen del proceso.
- La ejecución del programa prosigue exactamente con la instrucción que fue interrumpida.
- Las salidas no son modificadas hasta que acaba el ciclo actual.
- En caso de interrumpirse la alimentación, sólo se podrá efectuar un re arranque normal si el funcionamiento está respaldado.

Tiempos de ciclo y de respuesta del S7-400

En el presente capítulo se describe la composición de los tiempos de ciclo y de respuesta del S7-400.

Utilizando una PG se puede leer el tiempo de ciclo del programa de aplicación en la CPU correspondiente (véase el manual *Configurar el hardware y la comunicación con STEP 7 V5.3* o superior).

Con ayuda de ejemplos se muestra cómo calcular el tiempo de ciclo.

Un parámetro muy importante a la hora de observar un proceso es el tiempo de respuesta. En el presente capítulo se describe detalladamente cómo calcularlo. Si se utiliza una CPU 41x-2 DP como maestro en la red PROFIBUS DP, es necesario tener en cuenta además los tiempos de ciclo (vea el apartado 5.5).

Índice del capítulo

Apartado	Tema	Página
5.1	Tiempo de ciclo	5-2
5.2	Cálculo del tiempo de ciclo	5-4
5.3	Tiempos de ciclo diferentes	5-7
5.4	Carga por comunicación	5-9
5.5	Tiempo de respuesta	5-12
5.6	Cálculo de los tiempos de ciclo y de respuesta	5-17
5.6	Ejemplos de cálculo de los tiempos de ciclo y de respuesta	5-17
5.8	Tiempo de respuesta a alarmas	5-22
5.9	Ejemplo de cálculo para el tiempo de respuesta a alarmas	5-24
5.10	Reproducibilidad de alarmas de retardo y alarmas cíclicas	5-25

Otras informaciones

Si desea obtener más informaciones sobre los siguientes tiempos de ejecución, consulte la lista de operaciones S7-400. En ella encontrará todas las instrucciones *STEP 7* procesables por las respectivas CPUs con sus tiempos de ejecución, así como todos los SFCs/SFBs integrados en las CPUs y las funciones IEC solicitables en *STEP 7* con sus tiempos de ejecución.

5.1 Tiempo de ciclo

En este apartado se exponen la composición del tiempo de ciclo y la forma de calcular el mismo.

Definición del tiempo de ciclo

El tiempo de ciclo es el período que requiere el sistema operativo para procesar un ciclo de programa –es decir, el ciclo de un OB 1– así como todas las secciones del programa y actividades del sistema que interrumpen dicho ciclo.

Este tiempo es supervisado.

Modelo de segmentos de tiempo

La ejecución cíclica del programa y, por consiguiente, también el procesamiento del programa de aplicación se llevan a cabo en segmentos de tiempo. Para mostrar mejor las distintas operaciones, se parte del supuesto de que cada segmento de tiempo dura exactamente 1 ms.

Imagen del proceso

Con el fin de que la CPU cuente con una imagen consistente de las señales del proceso durante la ejecución cíclica del programa, éstas son leídas o inscritas antes de la ejecución del programa. A partir de ahora, cuando la CPU activa las zonas de operandos entradas (E) y salidas (S) durante la ejecución del programa no accede directamente a los módulos de señales, sino al área de memoria interna de la CPU donde se halla la imagen de las entradas/salidas.

Desarrollo de la ejecución cíclica del programa

En la tabla y la figura siguientes se exponen las distintas fases de la ejecución cíclica del programa.

Tabla 5-1 Ejecución cíclica del programa

Paso	Operación
1	El sistema operativo inicia el tiempo de vigilancia del ciclo.
2	La CPU emite los valores de la imagen del proceso de las salidas a los módulos de salida.
3	La CPU lee el estado de las entradas en los módulos de entrada y actualiza la imagen de proceso de las entradas.
4	La CPU procesa el programa de aplicación en segmentos de tiempo y ejecuta las operaciones incluidas en el programa.
5	Al final de un ciclo, el sistema operativo ejecuta las tareas pendientes, p. ej., cargar y eliminar bloques.
6	Si hubiera transcurrido mientras tanto el tiempo de ciclo mínimo configurado, la CPU retorna a continuación al principio del ciclo y reinicia la vigilancia del tiempo de ciclo.

Elementos del tiempo de ciclo

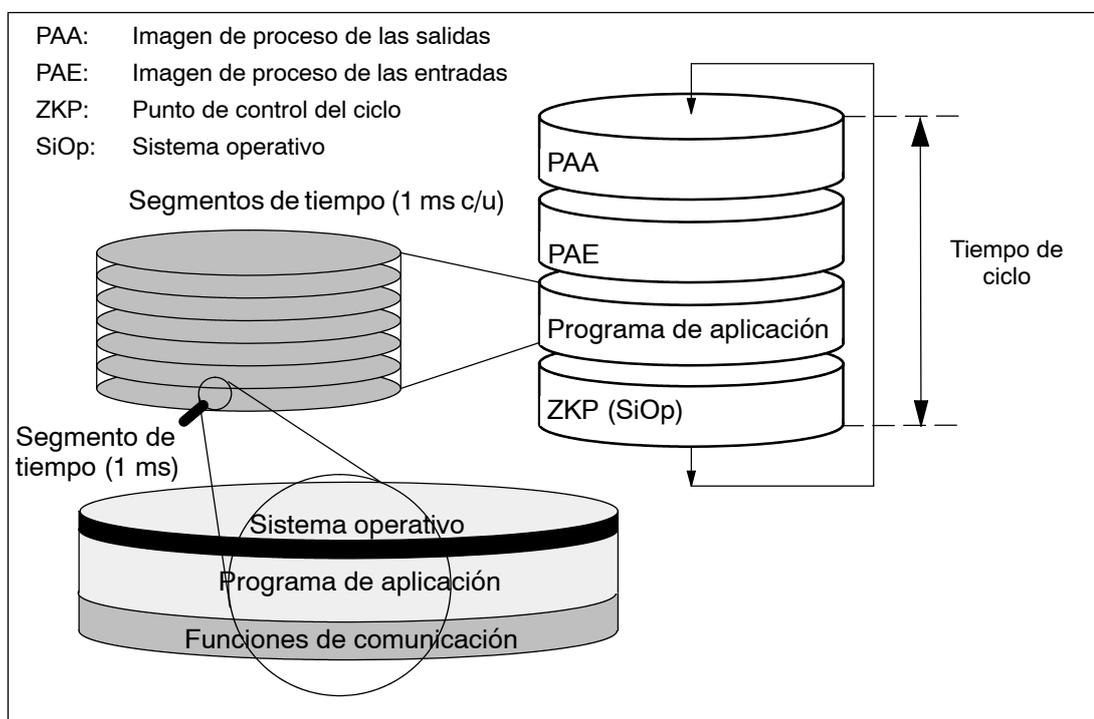


Figura 5-1 Elementos y composición del tiempo de ciclo

5.2 Cálculo del tiempo de ciclo

Prolongación del tiempo de ciclo

En principio hay que considerar que el tiempo de ciclo de un programa de aplicación es prolongado por:

- el tratamiento de alarmas controlado por tiempo
- el tratamiento de alarmas de proceso (vea también el apartado 5.8)
- el diagnóstico y el tratamiento de errores (vea también el apartado 5.9)
- la comunicación vía MPI y a través de CPs conectados al bus K (p.ej. ETHERNET, PROFIBUS, DP); esto ya va incluido en la carga por comunicación
- ciertas funciones especiales, como el control y la observación de variables o el estado de los bloques
- la transferencia y el borrado de bloques, así como la compresión de la memoria del programa de aplicación
- test interno de la memoria

Factores de influencia

En la tabla siguiente se muestran los factores que influyen en el tiempo de ciclo.

Tabla 5-2 Factores de influencia en el tiempo de ciclo

Factores	Observación
Tiempo de transferencia para la imagen del proceso de salidas (PAA) y la imagen del proceso de entradas (PAE)	... véase la tabla 5-3
Tiempo de ejecución del programa de usuario	... se calcula a partir de los tiempos de ejecución de las distintas operaciones (vea la <i>Lista de operaciones S7-400</i>).
Tiempo de ejecución del sistema operativo en el punto de control del ciclo	... vea la tabla 5-7
Prolongación del tiempo de ciclo debida a la comunicación	La máxima carga del ciclo admisible debida a la comunicación se parametriza en % en <i>STEP 7</i> (manual <i>Programar con STEP 7</i>). Vea el apartado 5.4.
Carga del tiempo de ciclo por alarmas	Las alarmas pueden interrumpir en todo momento el programa de aplicación. ... vea la tabla 5-5

Nota

En las CPU producidas antes de 10/1998 es actualizada la imagen del proceso de las salidas antes del punto de control del ciclo.

Actualización de la imagen del proceso

La tabla siguiente contiene los tiempos de la CPU para la actualización de la imagen del proceso (tiempo de transferencia de la imagen del proceso). Los tiempos que se indican son “valores ideales” que pueden prolongarse debido a alarmas o a la comunicación de la CPU.

El tiempo de transferencia para la actualización de la imagen del proceso se calcula como sigue:

K	+ proporción del aparato central (de la línea A de la tabla siguiente) + proporción del aparato de ampliación con acoplamiento local (de la línea B) + proporción del aparato de ampliación con acoplamiento remoto (de la línea C) + proporción a través del interface DP integrado (de la línea D) + proporción de datos coherentes a través del interface DP integrado (de la línea E1) + proporción de datos coherentes a través del interface DP externo (de la línea E2)
= Tiempo de transferencia para la actualización de la imagen de proceso	

Las tablas siguientes contienen los diversos componentes del tiempo de transferencia para la actualización de la imagen de proceso (tiempo de transferencia de imagen de proceso). Los tiempos que se indican son “valores ideales” que pueden prolongarse debido a alarmas o a la comunicación de la CPU.

Tabla 5-3 Proporciones del tiempo de transferencia de la imagen de proceso

	Proporciones	CPU 412	CPU 414	CPU 416	CPU 417
	n = Número de bytes de la imagen del proceso k = Número de áreas coherentes ^{***)} de la imagen del proceso				
K	Carga base	22 µs	18 µs	10 µs	7 µs
A	En el aparato central ^{*)}	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs	n * 1,9 µs
B	En el aparato de ampliación con acoplamiento local ^{*)}	n * 5 µs	n * 5 µs	n * 5 µs	n * 5 µs
C	En el aparato de ampliación con acoplamiento remoto ^{*) **)}				
	Leer	n * 12 µs	n * 12 µs	n * 12 µs	n * 12 µs
	Escribir	n * 11 µs	n * 11 µs	n * 11 µs	n * 11 µs
D	En el área DP para la interfaz DP integrada	13 µs + n * 0,4 µs	4,0 µs + n * 0,25 µs	2,0 µs + n * 0,1 µs	1,5 µs + n * 0,1 µs
E	En el área DP para la interfaz DP externo (CP 443-5 extended)	2,3 µs + n * 2,3 µs	1,3 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs	1,0 µs + n * 2,0 µs
F 1	Datos coherentes en la imagen de proceso para el interface DP integrado	k * 45 µs + n * 0,25 µs	k * 4,0 µs + n * 0,25 µs	k * 2,0 µs + n * 0,15 µs	k * 1,5 µs + n * 0,21 µs
F 2	Datos coherentes en la imagen de proceso para el interface DP externo (CP 443-5 extended)	k * 33 µs + n * 2,0 µs	k * 2,1 µs + n * 0,5 µs	k * 2,0 µs + n * 0,5 µs	k * 2,0 µs + n * 1,9 µs

^{*)} Tratándose de periféricos que se conecten en el aparato central o en el de ampliación, el valor indicado contiene el tiempo de ejecución del módulo de periferia

^{**)} Medido con un IM460-3 y un IM461-3 con un acoplamiento de 100 m de longitud

^{***)} Los márgenes ajustados en HW Config que se leen de la periferia o se escriben en la periferia de una sola vez (y, por tanto, de forma coherente)

Tiempo de ejecución del sistema operativo en el punto de control del ciclo

La tabla siguiente contiene los tiempos de ejecución del sistema operativo en el punto de control del ciclo de las CPUs.

Tabla 5-4 Tiempo de ejecución del sistema operativo en el punto de control del ciclo

Ejecución	CPU 412-1	CPU 412-2	CPU 414-2	CPU 414-3	CPU 416-2	CPU 416-3	CPU 417-4
Control del ciclo en el PCC	331 μ s a 545 μ s Ø 339 μ s	381 μ s a 560 μ s Ø 391 μ s	222 μ s a 348 μ s Ø 228 μ s	270 μ s a 391 μ s Ø 276 μ s	140 μ s a 220 μ s Ø 144 μ s	179 μ s a 260 μ s Ø 184 μ s	164 μ s a 233 μ s Ø 168 μ s

Prolongación del ciclo por intercalación de alarmas

Tabla 5-5 Prolongación del ciclo por intercalación de alarmas

CPU	Alarma de proceso	Alarma de diagnóst.	Alarma horaria	Alarma de retardo	Alarma cíclica	Error progra-/ acceso a periferia
CPU 412-1/-2	696 μ s	752 μ s	490 μ s	504 μ s	504 μ s	224 μ s / 232 μ s
CPU 414-2/-3	420 μ s	450 μ s	350 μ s	300 μ s	300 μ s	135 μ s / 140 μ s
CPU 416-2/-3	280 μ s	305 μ s	280 μ s	200 μ s	200 μ s	90 μ s / 90 μ s
CPU 417-4	260 μ s	280 μ s	350 μ s	185 μ s	185 μ s	80 μ s / 90 μ s

A esta prolongación tiene que añadirse el tiempo de ejecución del programa en el nivel de alarmas.

Si se intercalan varias alarmas, se suman los respectivos tiempos.

5.3 Tiempos de ciclo diferentes

El tiempo de ciclo (T_{zyk}) no tiene la misma duración para cada ciclo. En la figura siguiente se muestran los diferentes tiempos de ciclo T_{zyk1} y T_{zyk2} . T_{zyk2} es mayor que T_{zyk1} porque el OB 1 procesado cíclicamente es interrumpido por un OB de alarma horaria (en este caso: OB 10).

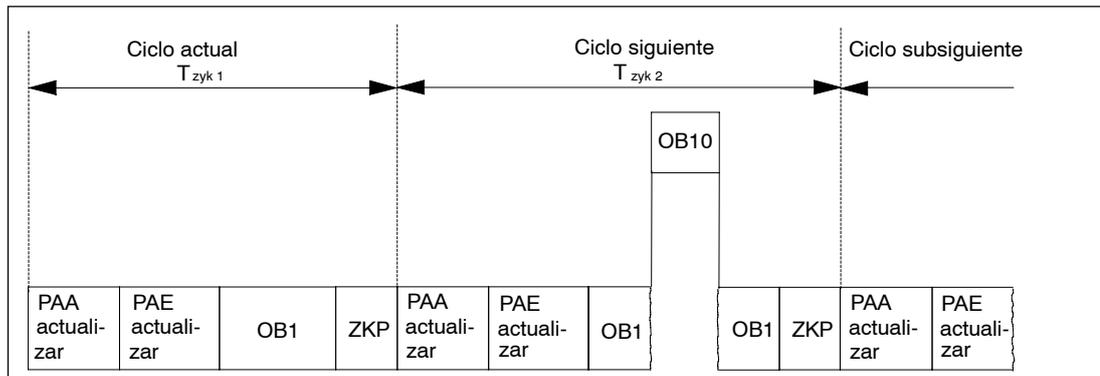


Figura 5-2 Tiempos de ciclo diferentes

Otro motivo que origina la diversidad de duración de los tiempos de ciclo es el hecho de que el tiempo de procesamiento de los bloques (p. ej., OB 1) puede variar debido a los siguientes factores:

- instrucciones condicionadas,
- llamadas de bloque condicionadas,
- rutas de programa diferentes,
- bucles, etc.

Tiempo de ciclo máximo

STEP 7 permite modificar el tiempo de ciclo máximo predeterminado (tiempo de vigilancia de ciclo). Una vez transcurrido dicho tiempo es solicitado el OB 80, en el que se puede determinar cómo debe reaccionar la CPU a ese error cronológico. Si no se redispara el tiempo de ciclo con la SFC 43, el OB 80 duplica el tiempo de ciclo durante la primera llamada. En este caso, durante la segunda llamada del OB 80, la CPU pasa a STOP.

Si la memoria de la CPU no contiene el OB 80, la CPU pasa a STOP.

5.4 Carga por comunicación

El sistema operativo de la CPU ofrece continuamente a la comunicación el porcentaje de la potencia de procesamiento total de la CPU que se ha configurado (técnica de segmentos de tiempo). Si no se requiere dicha potencia de procesamiento para la comunicación, queda disponible para el tratamiento restante.

En la configuración del hardware se puede ajustar la carga por la comunicación entre el 5 % y el 50 %. Por defecto está ajustado el valor 20 %.

Este porcentaje se debe considerar un valor medio, es decir, en un segmento de tiempo, el porcentaje de comunicación puede superar considerablemente el 20 %. A su vez, la cuota de comunicación en el próximo segmento de tiempo tiene un porcentaje menor o incluso igual a 0 %. Esta relación se expresa también mediante la fórmula siguiente:

$$\text{Tiempo de ciclo efectivo} = \text{tiempo de ciclo} \times \frac{100}{100 - \text{"carga por comunicación configurada en \%\"}}$$

¡Redondear el resultado a la próxima cifra entera!

Figura 5-4 Fórmula: influencia ejercida por la carga por comunicación

Consistencia de los datos

El programa de aplicación es interrumpido para procesar la comunicación. La interrupción puede tener lugar tras cada instrucción. Dichas peticiones de comunicación pueden alterar los datos del usuario.

Debido a ello no se puede garantizar la consistencia de los datos a lo largo de varios accesos.

Si desea garantizar una consistencia que abarque más de una sola instrucción, consulte en el manual *Software de sistema para S7-300/400; Funciones de sistema y funciones estándar* el apartado *Vista de conjunto de las funciones S7 y las funciones básicas S7*.

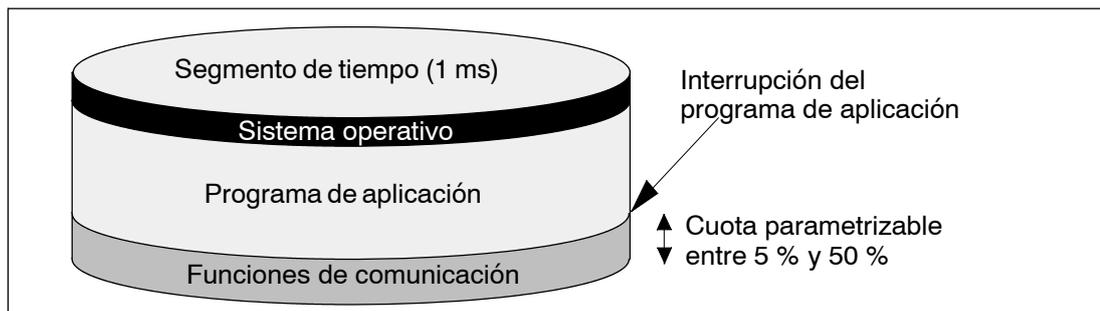


Figura 5-5 Fraccionamiento de un segmento de tiempo

De la proporción restante, el sistema operativo de S7-400 requiere sólo una parte despreciablemente pequeña para funciones internas.

Ejemplo de carga por comunicación del 20 %

En la configuración del hardware se ha programado una carga por comunicación del 20 %.

El tiempo de ciclo calculado es de 10 ms.

Por lo tanto, un 20 % de carga por comunicación supone que, de cada segmento de tiempo, se destina un promedio de 200 μ s para la comunicación y 800 μ s para el programa de usuario. Por lo tanto, la CPU requiere $10 \text{ ms} / 800 \mu\text{s} = 13$ segmentos de tiempo para procesar un ciclo. En consecuencia, el tiempo de ciclo real equivale a 13 segmentos de tiempo de 1 ms = 13 ms si la CPU aprovecha enteramente la carga por comunicación configurada.

Es decir, una comunicación del 20 % no prolonga el ciclo linealmente en 2 ms, sino en 3 ms.

Ejemplo de carga por comunicación del 50 %

En la configuración del hardware se ha programado una carga por comunicación del 50 %.

El tiempo de ciclo calculado es de 10 ms.

Esto supone que, de cada segmento de tiempo, se destinan 500 μ s para el ciclo. Por lo tanto, la CPU requiere $10 \text{ ms} / 500 \mu\text{s} = 20$ segmentos de tiempo para procesar un ciclo. En consecuencia, el tiempo de ciclo real equivale a 20 ms si la CPU aprovecha enteramente la carga por comunicación configurada.

Por lo tanto, un 50 % de carga por comunicación supone que, de cada segmento de tiempo, se destinan 500 μ s para la comunicación y 500 μ s para el programa de usuario. Por lo tanto, la CPU requiere $10 \text{ ms} / 500 \mu\text{s} = 20$ segmentos de tiempo para procesar un ciclo. En consecuencia, el tiempo de ciclo real equivale a 20 segmentos de tiempo de 1 ms = 20 ms si la CPU aprovecha completamente la carga por comunicación configurada.

De este modo, la comunicación del 50 % no prolonga el ciclo linealmente en 5 ms, sino en 10 ms.

Dependencia entre el tiempo de ciclo real y la carga por comunicación

En la figura siguiente se expone la dependencia no lineal entre el tiempo de ciclo real y la carga por comunicación. Hemos elegido como ejemplo un tiempo de ciclo de 10 ms.

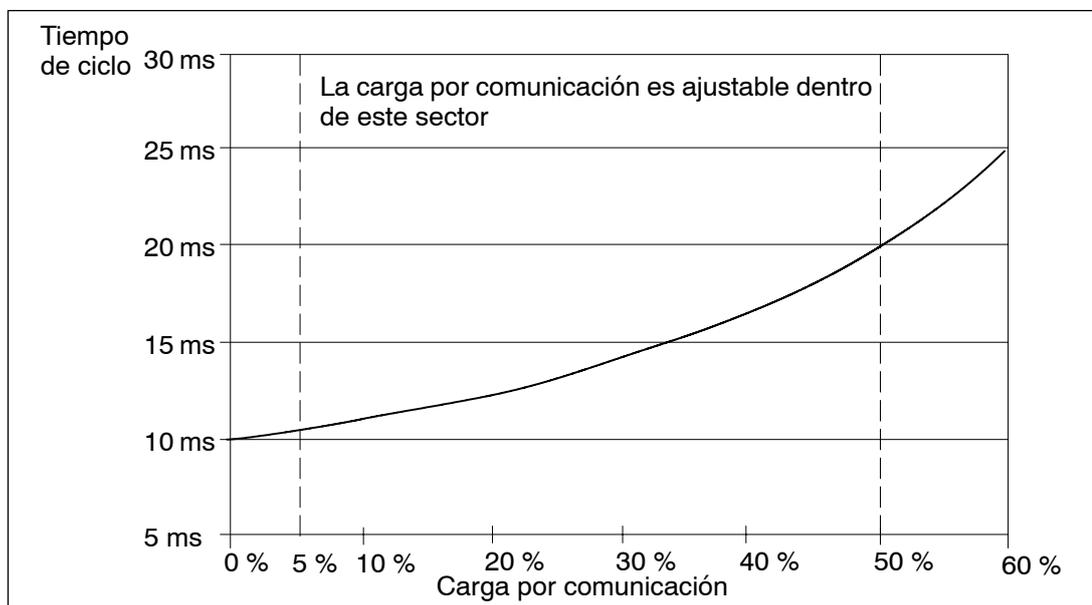


Figura 5-6 Dependencia entre el tiempo de ciclo real y la carga por comunicación

Otras repercusiones en el tiempo de ciclo efectivo

Debido a la prolongación del tiempo de ciclo mediante el porcentaje de comunicación, se producen, desde un punto de vista estadístico, más eventos asíncronos dentro de un ciclo de OB 1, como por ejemplo, alarmas. Ello prolonga adicionalmente el ciclo del OB 1. Esta prolongación depende de la cantidad de eventos que se presentan por cada ciclo OB 1 y del tiempo que dura su procesamiento.

Observaciones

- Compruebe cómo repercute en el servicio de la instalación el reajuste del parámetro "Carga del ciclo por la comunicación".
- Hay que tener en cuenta la carga por comunicación al configurar el tiempo de ciclo máximo, de lo contrario, se producirán errores de tiempo.

Recomendaciones

- A ser posible, asuma el valor preajustado.
- ¡Aumente el valor tan sólo si se emplea la CPU principalmente para fines de comunicación y el programa de aplicación no es de duración crítica! ¡En los demás casos sólo debería reducir el valor!

5.5 Tiempo de respuesta

Definición del tiempo de respuesta

El tiempo de respuesta es el lapso que transcurre desde la detección de una señal de entrada hasta el cambio de estado de la señal de salida combinada con la misma.

Margen de fluctuación

El tiempo de respuesta efectivo está comprendido entre un tiempo de reacción mínimo y uno máximo. Al configurar su instalación se deberá contar siempre con el tiempo de respuesta máximo.

A continuación se tratan el tiempo de reacción mínimo y el máximo, para explicar mejor el margen de fluctuación del tiempo de respuesta.

Factores

El tiempo de respuesta depende del tiempo de ciclo y de los factores siguientes:

- Retardo de las entradas y las salidas
- Tiempos de ciclo DP adicionales en la red PROFIBUS-DP
- Procesamiento en el programa de aplicación

Retardo de las entradas/salidas

Según el módulo en cuestión, es necesario considerar los siguientes tiempos de retardo:

- para entradas digitales:
tiempo de retardo de entrada
- para entradas digitales aptas para alarmas:
el tiempo de retardo de entrada +
tiempo de preparación interno del módulo
- para salidas digitales: tiempos de retardo despreciables
- para salidas de relé: tiempos de retardo típicos de 10 ms a 20 ms.
El retardo de las salidas de relé depende, entre otros, de la temperatura y la tensión.
- para entradas analógicas:
el tiempo de ciclo para la entrada analógica
- para salidas analógicas:
el tiempo de respuesta para la salida analógica

Estos tiempos de retardo figuran en los datos técnicos de los módulos de señales.

Tiempos de ciclo DP en la red PROFIBUS-DP

Si se ha configurado una red PROFIBUS-DP mediante *STEP 7*, *STEP 7* calcula el tiempo de ciclo DP típico previsto. De esta manera, podrá visualizar el tiempo de ciclo DP de la configuración en la PG en los parámetros de bus.

En la figura siguiente se expone una vista de conjunto del tiempo de ciclo DP. En este ejemplo se presupone que cada esclavo DP tiene un promedio de 4 bytes de datos.

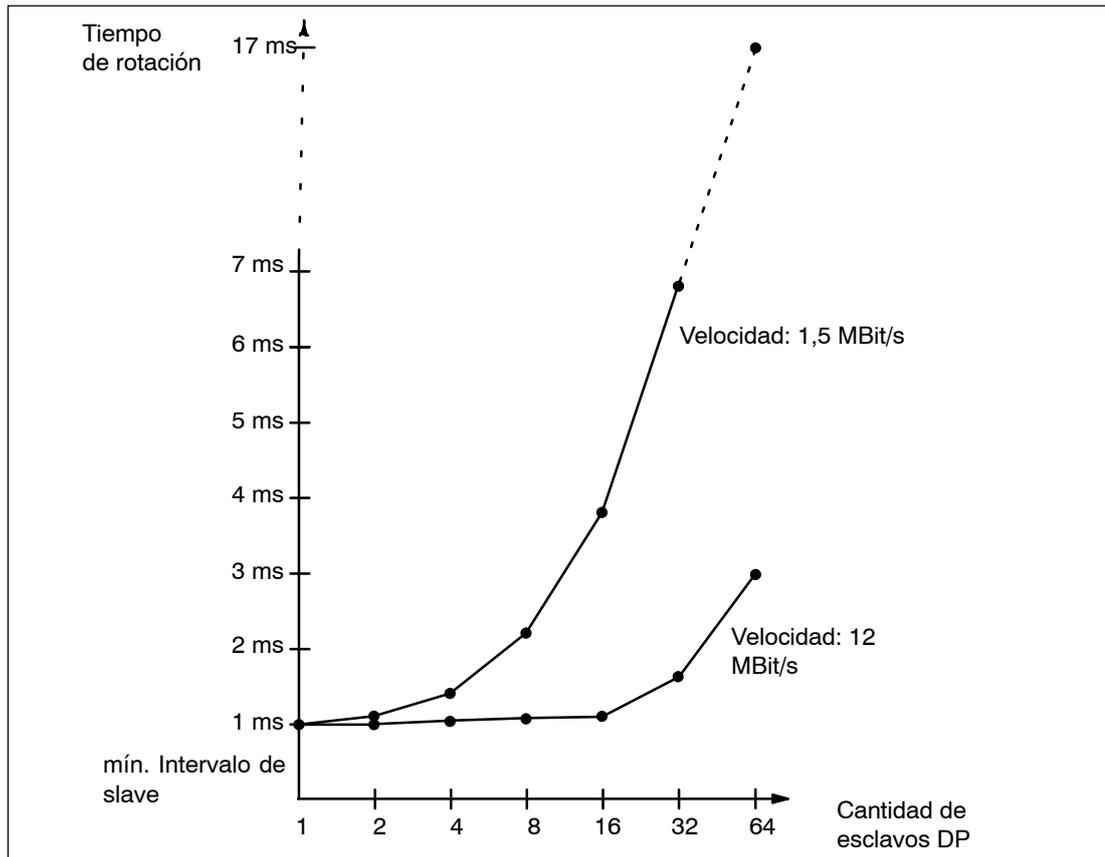


Figura 5-7 Tiempos de ciclo DP en la red PROFIBUS-DP

Si se utiliza una red PROFIBUS-DP con varios maestros, deberá tener en cuenta el tiempo de ciclo DP para cada uno de ellos. Es decir, es necesario calcular por separado el tiempo por cada maestro y sumar los tiempos.

Tiempo de respuesta mínimo

La figura siguiente muestra bajo qué condiciones se alcanza el tiempo de respuesta más corto.

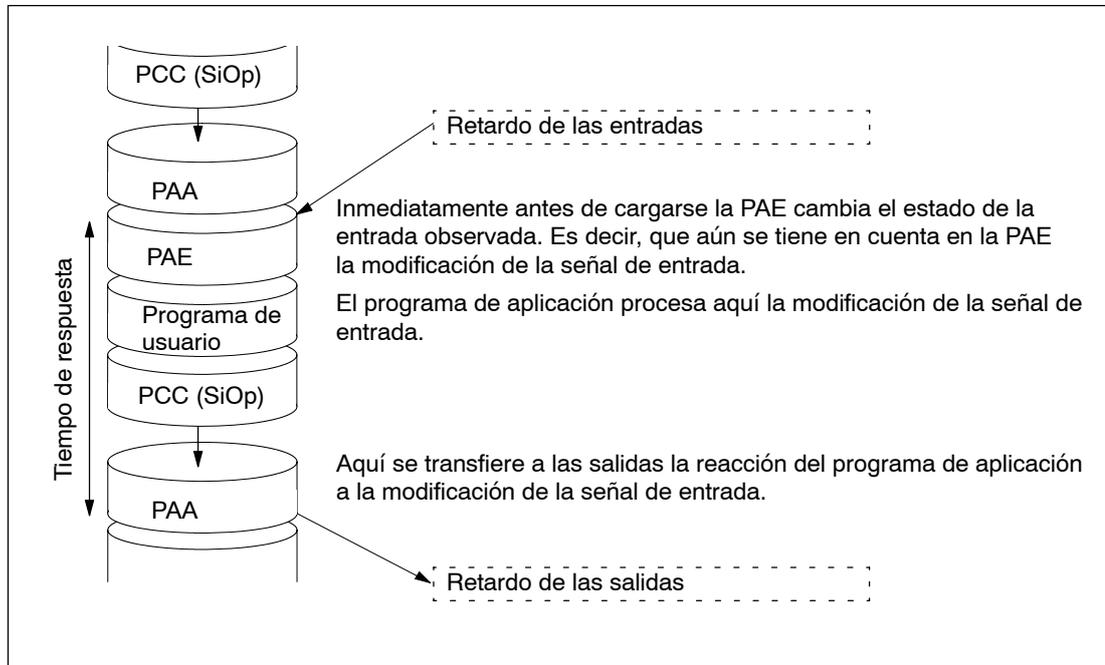


Figura 5-8 Tiempo de respuesta mínimo

Cálculo

El tiempo de respuesta (mínimo) está formado por los tiempos siguientes:

- 1 x Tiempo de transferencia de imagen de proceso de las entradas +
- 1 x Tiempo de transferencia de imagen de proceso de las salidas +
- 1 x Tiempo de procesamiento del programa +
- 1 x Tiempo de procesamiento de sistema operativo en PCC +
- Retardo de las entradas y las salidas

Esto corresponde a la suma del tiempo de ciclo y el retardo de las entradas y salidas.

Nota

Si la CPU y el módulo de señales no se encuentran en el aparato central, habrá que añadir el doble del tiempo de ejecución del telegrama esclavo DP (incl. el procesamiento en el maestro DP).

Tiempo de respuesta máximo

En la figura siguiente se muestra cuándo se presenta el tiempo de respuesta máximo.

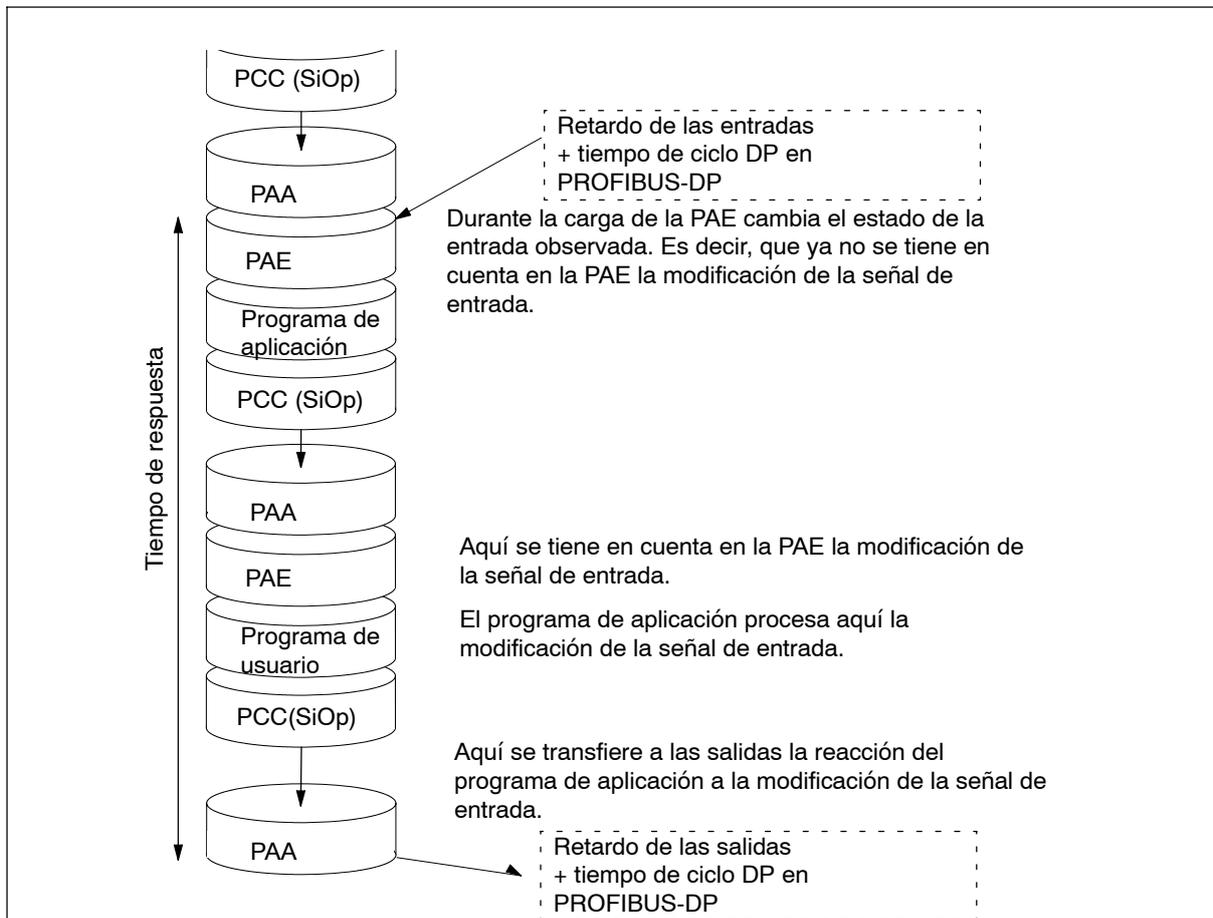


Figura 5-9 Tiempo de respuesta máximo

Cálculo

El tiempo de respuesta (máximo) está formado por los tiempos siguientes:

- 2 × Tiempo de transferencia de imagen de proceso de las entradas +
- 2 × Tiempo de transferencia de imagen de proceso de las salidas +
- 2 × Tiempo de procesamiento de sistema operativo +
- 2 × Tiempo de procesamiento del programa +
- 2 × Tiempo de ejecución del telegrama esclavo DP (incl. procesamiento en maestro DP)
- +
- Retardo de las entradas y las salidas

Esto corresponde a la suma del doble del tiempo de ciclo y el retardo de las entradas y salidas, así como el doble del tiempo de ciclo DP.

Accesos directos a la periferia

Es posible acortar los tiempos de respuesta mediante accesos directos a la periferia desde el programa de aplicación. Por ejemplo con:

- L PEB o
- T PAW.

se pueden eludir en parte los tiempos de respuesta antedichos.

Reducción del tiempo de respuesta

De esta manera se reduce el máximo tiempo de respuesta a

- retardo de las entradas y las salidas
- tiempo de ejecución del programa de aplicación (que puede ser interrumpido por el procesamiento de alarmas de mayor prioridad)
- tiempo de ejecución de los accesos directos
- 2 x tiempo de rotación de DP

En la tabla se especifican los tiempos de ejecución y las instrucciones de acceso directo de las CPU a módulos periféricos. Los tiempos indicados constituyen "valores ideales".

Tabla 5-6 Reducción del tiempo de respuesta

Tipo de acceso	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4
Módulo de periferia				
Leer byte	3,0 µs	2,7 µs	2,4 µs	2,3 µs
Leer palabra	4,7 µs	4,4 µs	3,9 µs	3,8 µs
Leer doble palabra	7,6 µs	7,2 µs	6,9 µs	6,7 µs
Escribir byte	3,2 µs	2,8 µs	2,4 µs	2,3 µs
Escribir palabra	4,7 µs	4,5 µs	4,1 µs	4,0 µs
Escribir palabra doble	8,1 µs	7,7 µs	7,3 µs	7,2 µs
Aparato de ampliación con acoplamiento local				
Leer byte	6,4 µs	6,2 µs	5,8 µs	5,7 µs
Leer palabra	11,8 µs	11,3 µs	10,9 µs	10,8 µs
Leer doble palabra	21,7 µs	21,3 µs	20,9 µs	20,8 µs
Escribir byte	7,9 µs	5,8 µs	5,6 µs	5,5 µs
Escribir palabra	11,2 µs	11,0 µs	10,6 µs	10,5 µs
Escribir palabra doble	21,1 µs	20,7 µs	20,4 µs	20,2 µs

Tabla 5-6 Reducción del tiempo de respuesta, continuación

Tipo de acceso	CPU 412-1 412-2	CPU 414-2 414-3	CPU 416-2 416-3	CPU 417-4
Leer byte en el aparato de ampliación con acoplamiento remoto				
Leer byte	11,4 µs	11,4 µs	11,3 µs	11,3 µs
Leer palabra	22,9 µs	22,9 µs	22,8 µs	22,8 µs
Leer doble palabra	45,9 µs	45,9 µs	45,9 µs	45,9 µs
Escribir byte	11,0 µs	10,9 µs	10,8 µs	10,8 µs
Escribir palabra	22,0 µs	22,0 µs	21,9 µs	21,9 µs
Escribir doble palabra	44,0 µs	44,0 µs	44,0 µs	44,0 µs

Los tiempos mencionados son tiempos de procesamiento de la CPU y son válidos, siempre que no se indique lo contrario, para los módulos de señales en el aparato central.

Nota

También se pueden obtener breves tiempos de respuesta utilizando alarmas de proceso (vea el apartado 5.8).

5.6 Cálculo de los tiempos de ciclo y de respuesta

Tiempo de ciclo

1. Determine el tiempo de procesamiento del programa de aplicación valiéndose de la lista de operaciones.
2. Calcule y añada el tiempo de transferencia para la imagen del proceso. Los respectivos valores orientativos se especifican en la tabla 5-3.
3. Añada el tiempo de ejecución en el punto de control del ciclo. Los respectivos valores orientativos se especifican en la tabla 5-3.

El resultado obtenido entonces equivale al **tiempo de ciclo**.

Prolongación del tiempo de ciclo debido a la comunicación y a las alarmas

4. Multiplique este resultado por el factor siguiente:

$$\frac{100}{100 - \text{“carga por comunicación configurada en \%”}}$$

5. Calcule el tiempo de ejecución de las secciones del programa procesadoras de alarmas, valiéndose también de la lista de operaciones. Añada el valor correspondiente de la tabla 5-5.

Multiplique este valor por el factor obtenido en el paso 4.

Añada este valor al tiempo de ciclo teórico tantas veces como la alarma sea activada en efecto/probablemente durante el tiempo de ciclo.

Como resultado se obtiene el **tiempo de ciclo real** aproximado. Anote este resultado.

Tabla 5-7 Ejemplo de cálculo del tiempo de respuesta

Tiempo de respuesta mínimo	Tiempo de respuesta máximo
6. Calcule e incluya ahora los retardos de las salidas y entradas, así como eventualmente los tiempos de ciclo DP en la red PROFIBUS DP.	6. Multiplique el tiempo de ciclo real por el factor 2.
	7. Calcule e incluya ahora los retardos de las salidas y entradas, así como los tiempos de ciclo DP en la red PROFIBUS-DP.
7. Como resultado se obtiene el tiempo de respuesta mínimo .	8. Como resultado se obtiene el tiempo de respuesta máximo .

5.7 Ejemplos de cálculo para los tiempos de ciclo y de respuesta

Ejemplo I

Se dispone de un S7-400 configurado con los siguientes módulos en el aparato central:

- una CPU 414-2
- 2 módulos de entrada digital SM 421; DI 32×DC 24 V (4 bytes respectivamente en PA)
- 2 módulos de salida digital SM 422; DO 32×DC 24 V/0,5A (4 bytes respectivamente en PA)

Programa de usuario

Según la lista de operaciones, su programa de aplicación tiene un tiempo de ejecución de 12 ms.

Cálculo del tiempo de ciclo

En este ejemplo se obtiene el tiempo de ciclo a base de los tiempos siguientes:

- Puesto que el factor específico de la CPU es 1,0, el tiempo de procesamiento del programa de usuario es de:
aprox. **2,12, ms**
- Tiempo de transferencia para la imagen del proceso
Imagen de proceso: $13 \mu\text{s} + 16 \text{ bytes} \times 1,5 \mu\text{s} =$ aprox. **0,037 ms**
- Tiempo de ejecución de sistema operativo en el punto de control de ciclo:
aprox. **0,23 ms**

El tiempo de ciclo se obtiene sumando los tiempos antedichos:

$$\text{Tiempo de ciclo} = 15,0 \text{ ms} + 0,05 \text{ ms} + 0,17 \text{ ms} = \mathbf{12,27 \text{ ms.}}$$

Cálculo del tiempo de ciclo real

- Inclusión de la carga por comunicación (valor preajustado: 20%):
 $15,22 \text{ ms} * 100 / (100-20) = \mathbf{15,24 \text{ ms.}}$
- No se prevé el procesamiento de alarmas.

Por consiguiente, el tiempo de ciclo real redondeado es de **15,3 ms.**

Cálculo del tiempo de respuesta máximo

- Tiempo de respuesta máximo
 $15,3 \text{ ms} * 2 = \mathbf{30,06 \text{ ms.}}$
- El retardo de las entradas y salidas es despreciable.
- Todos los componentes están enchufados en el bastidor central, por lo que no deben tenerse en cuenta los tiempos de ciclo DP.
- No se prevé el procesamiento de alarmas.

Por consiguiente, el tiempo de respuesta máximo redondeado es de = **31 ms.**

Ejemplo II

Se dispone de un S7-400 configurado con los módulos siguientes:

- una CPU 414-2
- 4 módulos de entrada digital SM 421; DI 32×DC 24 V (4 bytes respectivamente en PA)
- 3 módulos de salida digital SM 422; DO 16×DC 24 V/2A (2 bytes respectivamente en PA)
- 2 módulos de entrada analógica SM 431; AI 8×13Bit (no en PA)
- 2 módulos de salida analógica SM 432; AO 8×13Bit (no en PA)

Parámetros de la CPU

La CPU se ha parametrizado como sigue:

- Carga del ciclo por la comunicación: 40 %

Programa de aplicación

Según la lista de operaciones, el programa de aplicación tiene un tiempo de ejecución de 10,0 ms.

Cálculo del tiempo de ciclo

En este ejemplo se obtiene el tiempo de ciclo teórico a base de los tiempos siguientes:

- Puesto que el factor específico de la CPU es 1,0, el tiempo de procesamiento del programa de usuario es de:
aprox. **10,1 ms**
- Tiempo de transferencia para la imagen del proceso
Imagen de proceso: $13 \mu\text{s} + 22 \text{ bytes} \times 1,5 \mu\text{s} = \text{aprox. } \mathbf{0,049 \text{ ms}}$
- Tiempo de ejecución de sistema operativo en punto de control de ciclo:
aprox. **0,23 ms**

El tiempo de ciclo se obtiene sumando los tiempos antedichos:

$$\mathbf{\text{Tiempo de ciclo} = 10,0 \text{ ms} + 0,049 \text{ ms} + 0,23 \text{ ms} = \mathbf{10,28 \text{ ms.}}$$

Cálculo del tiempo de ciclo real

- Inclusión de la carga por comunicación:
 $10,23 \text{ ms} * 100 / (100-40) = \mathbf{17,1 \text{ ms.}}$
- Cada 100 ms es activada una alarma horaria con un tiempo de ejecución de 0,5 ms. La alarma puede ser activada una vez como máximo durante cada ciclo:
 $0,5 \text{ ms} + 0,35 \text{ ms (de la tabla 5-5)} = \mathbf{0,85 \text{ ms.}}$
Inclusión de la carga por comunicación:
 $0,85 \text{ ms} * 100 / (100-40) = \mathbf{1,42 \text{ ms.}}$
- $17,05 \text{ ms} + 1,42 \text{ ms} = \mathbf{18,52 \text{ ms.}}$

Por consiguiente, si se tienen en cuenta los segmentos de tiempo el tiempo de ciclo real es de **18,5 ms**.

Cálculo del tiempo de respuesta máximo

- Tiempo de respuesta máximo
 $18,5 \text{ ms} * 2 = \mathbf{37 \text{ ms}}$.
- Tiempos de retardo de las entradas y salidas
 - El módulo de entrada digital SM 421; DI 32×DC 24 V tiene un retardo de entrada de **4,8 ms** por canal como máximo.
 - El módulo de salida digital SM 422; DO 16×DC 24 V/2A tiene un retardo de salida insignificante.
 - El módulo de entrada analógica SM 431; AI 8×13Bit se ha parametrizado para una supresión de frecuencias perturbadoras de 50 Hz. De ello resulta un tiempo de conversión de 25 ms por cada canal. Como están activados 8 canales, resulta un tiempo de ciclo para el módulo de entrada analógica de **200 ms**.
 - El módulo de salida analógica SM 432; AO 8×13Bit se ha parametrizado para el margen de medida 0 a 10 V. De ello resulta un tiempo de conversión de **0,3 ms** por cada canal. Como están activados 8 canales, resulta un tiempo de ciclo de 2,4 ms. A este tiempo hay que añadir aún el tiempo de estabilización para una carga óhmica, que es de 0,1 ms. Para una salida analógica resulta entonces un tiempo de respuesta de **2,5 ms**.
- Todos los componentes están enchufados en el bastidor central, por lo que no deben tenerse en cuenta los tiempos de ciclo DP.
- **Caso 1:** Al leerse una señal de entrada digital se activa un canal de salida del módulo de salida digital. De ello resulta el siguiente tiempo de respuesta:
 Tiempo de respuesta = 38 ms + 4,8 ms = **41,8 ms**.
- **Caso 2:** Se lee un valor analógico y se emite un valor analógico. De ello resulta el siguiente tiempo de respuesta:
 Tiempo de respuesta = 38 ms + 200 ms + 2,5 ms = **239,5 ms**.

5.8 Tiempo de respuesta a alarmas

Definición del tiempo de respuesta a alarmas

El tiempo de respuesta a alarmas es el tiempo que transcurre desde la primera aparición de una señal de alarma hasta la llamada de la primera instrucción en el OB de tratamiento de alarmas.

Por lo general rige lo siguiente: Tienen preferencia las alarmas de mayor prioridad. Es decir, el tiempo de respuesta a alarmas se prolonga en el tiempo de ejecución del programa para los OBs de tratamiento de alarmas de mayor prioridad y los de igual prioridad no procesados aún que se hubieran presentado antes (cola de espera).

Nota

Mediante peticiones de lectura y escritura con cantidad de datos máxima (aprox. 460 bytes) se pueden retrasar los tiempos de respuesta ante alarmas.

Al transferirse alarmas entre la CPU y el maestro DP, se puede notificar actualmente desde una línea DP en cada instante sólo una alarma de diagnóstico o de proceso.

Cálculo

Mínimo tiempo de respuesta a alarma de la CPU	Máximo tiempo de respuesta a alarma de la CPU
+ mínimo tiempo de respuesta a alarma de los módulos de señales	+ máximo tiempo de respuesta a alarma de los módulos de señales
+ tiempo de ciclo DP en PROFIBUS-DP	+ 2 * tiempo de ciclo DP en PROFIBUS-DP
= tiempo de respuesta a alarma más corto	= tiempo de respuesta a alarma más largo

Figura 5-10 Cálculo del tiempo de respuesta a alarmas

Tiempos de respuesta a alarmas de proceso y de diagnóstico de las CPU

Tabla 5-8 Tiempos de respuesta a alarmas de proceso y de diagnóstico; tiempo máximo de respuesta a alarmas sin comunicación

CPU	Tiempos de respuesta a a alarmas de proceso		Tiempos de respuesta a alarmas de diagnóstico		Error asíncrono (OB 85 en la actualización de la imagen de proceso)
	mín.	máx.	mín.	máx.	
412-1/-2	544 µs	560 µs	608 µs	624 µs	392 µs
414-2/-3	325 µs	335 µs	365 µs	375 µs	300 µs
416-2/-3	220 µs	230 µs	245 µs	255 µs	200 µs
417-4	200 µs	210 µs	225 µs	235 µs	180 µs

Prolongación del máximo tiempo de respuesta a una alarma debido a la comunicación

El tiempo máximo de respuesta ante alarmas se prolonga si las funciones de comunicación se encuentran activas. Esta prolongación se calcula mediante las fórmulas siguientes:

$$\text{CPU 412: } t_v = 200 \mu\text{s} + 1000 \mu\text{s} \times n\%$$

$$\text{CPU 414-417: } t_v = 100 \mu\text{s} + 1000 \mu\text{s} \times n\%$$

A tal efecto, n = carga del ciclo por comunicación

Módulos de señales

El tiempo de respuesta a una alarma de proceso de los módulos de señales está formado por los tiempos siguientes:

- Módulos de entrada digital

Tiempo de respuesta a una alarma de proceso = tiempo de tratamiento de alarma interno + retardo de entrada

Los distintos tiempos figuran en la hoja de características del respectivo módulo de entrada digital.

- Módulos de entrada analógica

Tiempo de respuesta a una alarma de proceso = tiempo de tratamiento de alarmas interno + tiempo de conversión

El tiempo de tratamiento de alarmas interno de los módulos de entrada analógica es despreciable. Los tiempos de conversión figuran en la hoja de características del respectivo módulo de entrada analógica.

El tiempo de reacción a alarma de diagnóstico de los módulos de señales es el tiempo que transcurre desde la detección de un evento de diagnóstico por el módulo de señales hasta la activación de la alarma de diagnóstico por este módulo de señales. Dicho tiempo es tan reducido que puede despreciarse.

Tratamiento de alarmas de proceso

Cuando se llama al OB 40 de alarma de proceso se inicia el tratamiento de alarmas de proceso. Las alarmas de mayor prioridad interrumpen el tratamiento de alarmas de proceso. Los accesos directos a la periferia se efectúan durante el tiempo de ejecución de la instrucción. Al terminar el tratamiento de alarmas de proceso prosigue la ejecución cíclica del programa o se llaman y procesan otros OBs de alarma de prioridad igual o menor.

5.9 Ejemplo de cálculo del tiempo de respuesta a alarmas

Elementos del tiempo de respuesta a alarma

Recordemos que el tiempo de reacción a alarma de proceso consta de:

- el tiempo de respuesta a alarmas de proceso de la CPU y
- el tiempo de respuesta a alarmas de proceso del módulo de señales, así como
- 2 × Tiempo de ciclo DP en PROFIBUS-DP

Ejemplo: se dispone de un S7-400 formado por una CPU 416-2 y 4 módulos digitales integrados en el aparato central. Un módulo de entrada digital es el SM 421; DI 16×UC 24/60 V; con alarma de proceso y de diagnóstico. Al parametrizar la CPU y los módulos SM se ha habilitado únicamente la alarma de proceso. Se prescinde del procesamiento, el diagnóstico y el tratamiento de errores controlados por tiempo. Para el módulo de entrada digital se ha parametrizado un retardo de entrada de 0,5 ms. No se requiere ninguna actividad en el punto de control del ciclo. Se ha ajustado una carga del ciclo por comunicación del 20 %.

Cálculo

En este ejemplo se obtiene el tiempo de respuesta a una alarma de proceso a partir de los tiempos siguientes:

- Tiempo de respuesta ante alarma de proceso de la CPU 416-2: aprox. 0,23 ms
- Prolongación debida a la comunicación aplicando la fórmula de la tabla 5-11 :

$$100 \mu\text{s} + 1000 \mu\text{s} \times 20\% = 300 \mu\text{s} = 0,3 \text{ ms}$$

- Tiempo de respuesta ante alarma de proceso del SM 421; DI 16×UC 24/60 V:
 - tiempo de tratamiento de alarma interno: 0,5 ms
 - retardo a la entrada: 0,5 ms
- Como los módulos de señales están enchufados en el aparato central, carece de importancia el tiempo de ciclo DP en PROFIBUS-DP.

El tiempo de reacción a alarma de proceso equivale a la suma de los tiempos antedichos:

Tiempo de respuesta ante alarma de proceso = 0,35 ms + 0,3 ms + 0,5 ms + 0,5 ms = aprox. **1,53 ms.**

Este es el tiempo que transcurre desde la aplicación de una señal a la entrada digital hasta la primera instrucción en el OB 40.

5.10 Reproducibilidad de alarmas de retardo y alarmas cíclicas

Definición de “reproducibilidad”

Alarma de retardo:

Desfase temporal entre la llamada de la primera instrucción en el OB de alarma y el instante de alarma programado.

Alarma cíclica:

Margen de fluctuación del intervalo existente entre dos llamadas consecutivas, medido cada vez en la primera instrucción del OB de alarma.

Reproducibilidad

En la tabla 5-9 se indica la reproducibilidad de las alarmas de retardo y cíclicas en las CPU.

Tabla 5-9 Reproducibilidad de las alarmas de retardo y cíclicas en las CPU

Módulo	Reproducibilidad	
	Alarma de retardo	Alarma cíclica
CPU 412-1/-2	-220 μ s / +220 μ s	-35 μ s / +35 μ s
CPU 414-2/-3	-235 μ s / +205 μ s	-35 μ s / +35 μ s
CPU 416-2/-3	-210 μ s / +210 μ s	-20 μ s / +20 μ s
CPU 417-4	-220 μ s / +200 μ s	-20 μ s / +20 μ s

Estos tiempos rigen únicamente si la alarma puede ejecutarse efectivamente en ese instante y no es retardada p.ej. por otras alarmas de mayor prioridad o por alarmas de igual prioridad no ejecutadas aún.

Especificaciones técnicas

6

Índice del capítulo

Apartado	Tema	Página
6.1	Especificaciones técnicas de la CPU 412-1; (6ES7412-1XF04-0AB0)	6-2
6.2	Especificaciones técnicas de la CPU 412-2; (6ES7412-2XG04-0AB0)	6-6
6.3	Especificaciones técnicas de la CPU 414-2; (6ES7414-2XG04-0AB0)	6-11
6.4	Especificaciones técnicas de la CPU 414-3; (6ES7414-3XJ04-0AB0)	6-16
6.5	Especificaciones técnicas de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)	6-21
6.6	Especificaciones técnicas de la CPU 416-3; (6ES7416-3XL04-0AB0)	6-26
6.7	Especificaciones técnicas de la CPU 417-4; (6ES7417-4XL04-0AB0)	6-31
6.8	Especificaciones técnicas de las Memory Cards	6-36

6.1 Especificaciones técnicas de la CPU 412-1; (6ES7412-1XF04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7412-1XF04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila de respaldo)
• Versión de firmware	V 4.0.0	Marcas	4 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 4095
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 511 (DB 0 reservado)
• integrada	72 Kbytes para código 72 Kbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 8 bytes
• integrada	RAM 256 Kbytes	• por defecto	4 Kbytes
• ampliable FEPRAM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo con pila	sí, todos los datos	• tamaño	limitado por la memoria de trabajo
Tiempos de ejecución típicos		Profundidad de anidamiento	
Tiempos de ejecución de		• según clase de prioridad	24
• operaciones binarias	0,1 µs	• adicionales dentro de un OB de error	1
• operaciones de palabras	0,1 µs	FB	máx. 256
• aritmética en coma fija	0,1 µs	• tamaño	limitado por la memoria de trabajo
• aritmética en coma flotante	0,3 µs	FC	máx. 256
		• tamaño	limitado por la memoria de trabajo
Temporizadores, contadores y su remanencia		Áreas de direccionamiento (entradas/salidas)	
Contadores S7	2048	Area total de direccionamiento de periferia	4 Kbytes/4 Kbytes
• remanencia ajustable	de Z 0 a Z 2047	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfaces de periferia etc..
• por defecto	de Z 0 a Z 7	interfaz MPI/DP	2 Kbytes/2 Kbytes
• rango de contaje	1 a 999	Imagen del proceso	4 Kbytes/4 Kbytes (ajustable)
Contador IEC	sí	• por defecto	128 bytes/128 bytes
• tipo	SFB	• cantidad de imágenes parciales	máx. 15
Temporizadores S7	2048	• datos consistentes	máx. 244 bytes
• remanencia ajustable	de T 0 a T 2047	Canales digitales	máx. 32768/32768
• por defecto	ningún temporizador remanente	• centralizados	máx. 32768/32768
• rango de temporización	10 ms a 9.990 s	Canales analógicos	máx. 2048/2048
Temporizador IEC	sí	• centralizados	máx. 2048/2048
• tipo	SFB		

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 8
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos 	
<ul style="list-style-type: none"> IM 460 	máx. 6	<ul style="list-style-type: none"> - en total 	máx. 512
<ul style="list-style-type: none"> IM 463-2 	máx. 4	<ul style="list-style-type: none"> - base de 100 ms 	ninguno
Cantidad de maestros DP		<ul style="list-style-type: none"> - base de 500 ms 	máx. 256
<ul style="list-style-type: none"> integrados 	1	<ul style="list-style-type: none"> - base de 1.000 ms 	máx. 256
<ul style="list-style-type: none"> a través de IM 467 	máx. 4	<ul style="list-style-type: none"> cantidad de valores adicionales/aviso 	1
<ul style="list-style-type: none"> a través de CP 443-5 Ext. 	máx. 10	<ul style="list-style-type: none"> - con base de 100 ms 	ninguno
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		<ul style="list-style-type: none"> - con base de 500, 1.000 ms 	1
IM 467 no se puede utilizar en combinación con CP 443-1 EX40 en funcionamiento PN IO		Avisos de bloques	sí
Cantidad de módulos S5 enchufables a través de cápsula de adaptación (en el bastidor central)	máx. 6	<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques ALARM_D/DQ activos simultáneamente 	máx. 70
Módulos de función y procesadores de comunicación operables		Bloques ALARM_8	sí
<ul style="list-style-type: none"> FM 	limitado por la cantidad de slots y de enlaces	<ul style="list-style-type: none"> Cantidad de órdenes de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) 	máx. 300
<ul style="list-style-type: none"> CP 440 	limitado por la cantidad de slots	<ul style="list-style-type: none"> preajustado 	150
<ul style="list-style-type: none"> CP 441 	limitado por la cantidad de conexiones	Avisos del sistema de control de procesos	sí
<ul style="list-style-type: none"> CP Profibus y Ethernet incl. CP 443-5 Extended e IM 467 	máx. 14	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	4
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Observar/forzar variable	sí
<ul style="list-style-type: none"> respaldado 	sí	<ul style="list-style-type: none"> Variables 	Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores
<ul style="list-style-type: none"> resolución 	1 ms	<ul style="list-style-type: none"> Cantidad de variables 	máx. 70
<ul style="list-style-type: none"> precisión en caso de <ul style="list-style-type: none"> POWER OFF 	divergencia/día 1,7 s	Forzado permanente	sí
<ul style="list-style-type: none"> POWER ON 	divergencia/día 8,6 s	<ul style="list-style-type: none"> Variables 	Entradas/salidas, marcas, entradas/salidas periféricas
Contadores de horas de funcionamiento	8	<ul style="list-style-type: none"> Cantidad de variables 	máx. 64
<ul style="list-style-type: none"> números 	0 a 7	Estado del bloque	sí
<ul style="list-style-type: none"> valores posibles 	0 a 32.767 horas	Paso individual	sí
<ul style="list-style-type: none"> granularidad 	1 hora	Búfer de diagnóstico	sí
<ul style="list-style-type: none"> remanencia 	sí	<ul style="list-style-type: none"> Cantidad de registros 	máx. 200 (ajustable)
Sincronización de la hora	sí	<ul style="list-style-type: none"> Por defecto 	120
<ul style="list-style-type: none"> en PLC, MPI y DP 	como maestro o esclavo	Cantidad de puntos de parada	4

Funciones de comunicación	
Comunicación PG/OP	sí
Cantidad de OPs conectables	15 sin procesamiento de avisos, 8 con procesamiento de avisos
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	16, de ellos 1 reservado para PG y 1 para OP
Comunicación por datos globales	sí
• Cantidad de círculos GD	máx. 8
• Cantidad de paquetes GD	
- Emisor	máx. 8
- Receptor	máx. 16
• Tamaño de los paquetes GD	máx. 64 bytes
- de ellos consistentes	1 variable
Comunicación básica S7	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT
• en funcionamiento DP	vía SFC I_GET e I_PUT
• datos útiles por orden	máx. 76 bytes
- de ellos consistentes	1 variable
Comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes
- de ellos consistentes	1 variable (462 bytes)
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máximo vía 10 CP 443-1 o 443-5
• datos útiles por orden	máx. 8 bytes
- de ellos consistentes	240 bytes
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)
Interfaces	
1ª interfaz	
Tipo de interfaz	integrada
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	MPI: 16 DP: 16
Funcionalidad	
• MPI	sí
• PROFIBUS DP	maestro DP/esclavo DP

1ª interfaz, funcionamiento MPI	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación datos globales	sí
- comunicación básica S7	sí
- comunicación S7	sí
• Velocidades de transmisión	hasta 12 Mbaudios
1ª interfaz, funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación básica S7	
- comunicación S7	
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 32
• Area de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• Datos útiles por esclavo DP	máx. 244 byte E, máx. 244 byte S, máx. 244 slots máx. 128 bytes por slot
Nota:	
• La suma total de los bytes de entrada de todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida de todos los slots no puede ser superior a 244.	
• El área de memoria de la interfaz (máx. 2 KBytes entradas / 2 KBytes salidas) no puede exceder en total en los 32 esclavos.	

1ª interfaz, funcionamiento esclavo DP		Modo isócrono	
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - Estado/Forzar - Programación - Routing • Archivo GSD http://www.ad.siemens.de/csi_e/gsd • Velocidades de transferencia hasta 12 Mbaudios • Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> - slots virtuales máx. 32 - datos útiles por área de direcciones máx. 32 bytes - de ellos consistentes 32 bytes 		Datos útiles por esclavo en modo isócrono máx. 244 bytes Cantidad máxima de bytes y esclavos en una imagen de proceso Debe ser válido: Cantidad de bytes / 100 + cantidad de esclavos < 16 Equidistancia sí Frecuencia mínima 1,5 ms 0,5 ms sin utilizar la SFC 126, 127 Frecuencia máxima 32 ms véase el manual <i>Funcionamiento isócrono</i>	
Programación		Tiempo de sincronización CiR	
Lenguaje de programación	KOP, FUP, AWL, SCL	Carga base	100 ms
Juego de operaciones	véase lista de operaciones	Tiempo por byte de E/S	200 µs
Niveles de paréntesis	8	Dimensiones	
Funciones de sistema (SFC)	véase lista de operaciones	Dimensiones de montaje (AxAxP en mm)	25x290x219
Cantidad de funciones SFC activas a la vez por línea		Slots requeridos	1
<ul style="list-style-type: none"> • DPSYC_FR 2 • D_ACT_DP 4 • RD_REC 8 • WR_REC 8 • WR_PARM 8 • PARM_MOD 1 • WR_DPARM 2 • DPNRM_DG 8 • RDSYSST 1 ... 8 • DP_TOPOL 1 		Peso	aprox. 0,72 kg
Bloques de función del sistema (SFB)	v. lista de operaciones	Tensiones, intensidades	
Cantidad de bloques SFB activos a la vez		Consumo de corriente del bus S7-400 (5 V c.c.)	típ. 0,6 A máx. 0,7 A
<ul style="list-style-type: none"> • RDREC 8 • WRREC 8 		Consumo de corriente del bus S7-400 (DC 24 V)	Suma de los consumos de los componentes conectados a La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interface MPI/DP.
Protección del programa de usuario	por contraseña	Intensidad de respaldo	350 µA máx. 890
Acceso a datos coherentes en la imagen del proceso	sí	Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
		Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
		Disipación del módulo	típ. 3,0 W

6.2 Especificaciones técnicas de la CPU 412-2; (6ES7412-2XG04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7412-2XG04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila tampón)
• Versión de firmware	V 4.0.0	Marcas	4 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 4095
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 511 (DB 0 reservado)
• integrada	128 Kbytes para código 128 Kbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 8 Bytes
• integrada	RAM 256 Kbytes	• preajustado	4 Kbytes
• ampliable FEPRAM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo	sí	• tamaño	máx. 64 Kbytes
• con pila	todos los datos	Profundidad de anidamiento	
• sin pila	ninguno	• según clase de prioridad	24
Tiempos de ejecución típicos		• adicionales dentro de un OB de error	1
Tiempos de ejecución de		FB	máx. 256
• operaciones binarias	0,1 µs	• tamaño	máx. 64 Kbytes
• operaciones de palabras	0,1 µs	FC	máx. 256
• aritmética en coma fija	0,1 µs	• tamaño	máx. 64 Kbytes
• aritmética en coma flotante	0,3 µs	Áreas de direccionamiento (entradas/salidas)	
Temporizadores, contadores y su remanencia		Area total de direccionamiento de periferia	4 Kbytes/4 Kbytes
Contadores S7	2048	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfaces de periferia etc..
• remanencia ajustable	de Z 0 a Z 2047	interfaz MPI/DP	2 Kbytes/2 Kbytes
• por defecto	de Z 0 a Z 7	interfaz DP	4 Kbytes/4 Kbytes
• rango de contaje	1 a 999	Imagen del proceso	4 Kbytes/4 Kbytes (ajustable)
Contador IEC	sí	• por defecto	128 bytes/128 bytes
• tipo	SFB	• cantidad de imágenes parciales	máx. 15
Temporizadores S7	2048	• datos consistentes	máx. 244 bytes
• remanencia ajustable	de T 0 a T 2047	Canales digitales	máx. 32768/ máx. 32768
• por defecto	ningún temporizador remanente	• centralizados	máx. 32768/ máx. 32768
• rango de temporización	10 ms a 9.990 s	Canales analógicos	máx. 2048/ máx. 2048
Temporizador IEC	sí	• centralizados	máx. 2048/ máx. 2048
• tipo	SFB		

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 8
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos 	
<ul style="list-style-type: none"> IM 460 	máx. 6	<ul style="list-style-type: none"> - en total 	máx. 512
<ul style="list-style-type: none"> IM 463-2 	máx. 4	<ul style="list-style-type: none"> - base de 100 ms 	ninguno
Cantidad de maestros DP		<ul style="list-style-type: none"> - base de 500 ms 	máx. 256
<ul style="list-style-type: none"> integrados 	2	<ul style="list-style-type: none"> - base de 1.000 ms 	máx. 256
<ul style="list-style-type: none"> a través de IM 467 	máx. 4	<ul style="list-style-type: none"> cantidad de valores adicionales/aviso 	1
<ul style="list-style-type: none"> a través de CP 443-5 Ext. 	máx. 10	<ul style="list-style-type: none"> - con base de 100 ms 	ninguno
IM 467 no es compatible con el CP 443-5 Extended		<ul style="list-style-type: none"> - con base de 500, 1.000 ms 	1
IM 467 no es compatible con el CP 443-1 EX40 en funcionamiento PN IO		Avisos de bloques	sí
Cantidad de módulos S5 enchufables a través de cápsula de adaptación (en el bastidor central)	máx. 6	<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques ALARM_D/DQ activos simultáneamente 	máx. 70
Módulos de función y procesadores de comunicación operables		Bloques ALARM_8	sí
<ul style="list-style-type: none"> FM 	limitado por la cantidad de slots y de enlaces	<ul style="list-style-type: none"> Cantidad de órdenes de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) 	máx. 300
<ul style="list-style-type: none"> CP 440 	limitado por la cantidad de slots	<ul style="list-style-type: none"> Por defecto 	150
<ul style="list-style-type: none"> CP 441 	limitado por la cantidad de conexiones	Avisos del sistema de control de procesos	sí
<ul style="list-style-type: none"> CP Profibus y Ethernet CPs incl. CP 443-5 Extended e IM 467 	máx. 14	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	4
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Observar/Forzar variable	sí
<ul style="list-style-type: none"> respaldado 	sí	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores
<ul style="list-style-type: none"> resolución 	1 ms	<ul style="list-style-type: none"> Cantidad de variables 	máx. 70
<ul style="list-style-type: none"> precisión en caso de 		Forzar	sí
<ul style="list-style-type: none"> - POWER OFF 	divergencia/día 1,7 s	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, entradas/salidas periféricas
<ul style="list-style-type: none"> - POWER ON 	divergencia/día 8,6 s	<ul style="list-style-type: none"> Cantidad 	máx. 64
Contadores de horas de funcionamiento	8	Estado del bloque	sí
<ul style="list-style-type: none"> números 	0 a 7	Paso individual	sí
<ul style="list-style-type: none"> valores posibles 	0 a 32.767 horas	Búfer de diagnóstico	sí
<ul style="list-style-type: none"> granularidad 	1 hora	<ul style="list-style-type: none"> Cantidad de registros 	máx. 400 (ajustable)
<ul style="list-style-type: none"> remanencia 	sí	<ul style="list-style-type: none"> Por defecto 	120
Sincronización de la hora	sí	Cantidad de puntos de parada	4
<ul style="list-style-type: none"> en PLC, MPI y DP 	como maestro o esclavo		

Funciones de comunicación	
Comunicación PG/OP	sí
Cantidad de OPs conectables	15 sin procesamiento de avisos, 8 con procesamiento de avisos
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	16, de ellos 1 reservado para PG y 1 para OP
Comunicación por datos globales	sí
• Cantidad de círculos GD	máx. 8
• Cantidad de paquetes GD	
- Emisor	máx. 8
- Receptor	máx. 16
• Tamaño de los paquetes GD	máx. 64 bytes
- de ellos consistentes	1 variable
Comunicación básica S7	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT
• en funcionamiento maestro DP	vía SFC I_GET y I_PUT
• datos útiles por orden	máx. 76 bytes
- de ellos consistentes	1 variable
Comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes
- de ellos consistentes	1 variable (462 bytes)
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máx. con 10 CP 443-1 o 443-5
• datos útiles por orden	máx. 8 bytes
- de ellos consistentes	240 bytes
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)
Interfaces	
1ª interfaz	
Tipo de interfaz	integrado
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	MPI: 16 DP: 16
Funcionalidad	
• MPI	sí
• PROFIBUS DP	maestro DP/esclavo DP

1ª interfaz funcionamiento MPI	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación datos globales	sí
- comunicación básica S7	sí
- comunicación S7	sí
• Velocidades de transferencia	hasta 12 Mbaudios
1ª interfaz funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación básica S7	sí
- comunicación S7	sí
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 32
• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• Datos útiles por esclavo DP	máx. 244 Byte E, máx. 244 Byte A, máx. 244 Slots máx. 128 bytes por slot
Nota:	
• La suma total de los bytes de entrada de todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida de todos los slots no puede ser superior a 244.	
• El área de memoria de la interfaz (máx. 2 KBytes entradas / 2 KBytes salidas) no puede exceder en total en los 32 esclavos.	

1ª interfaz funcionamiento esclavo DP		2ª interfaz funcionamiento esclavo DP	
<ul style="list-style-type: none"> Servicios <ul style="list-style-type: none"> Observar/Forzar Programación Routing Archivo GSD http://www.ad.siemens.de/csi_e/gsd Velocidades de transferencia hasta 12 Mbaudios Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> slots virtuales máx. 32 datos útiles por área de direcciones máx. 32 bytes de ellos consistentes 32 bytes 		Especificaciones técnicas igual que en la 1ª interfaz	
		Programación	
		Lenguaje de programación	KOP, FUP, AWL, SCL
		Juego de operaciones	véase lista de operaciones
		Niveles de paréntesis	8
		Funciones de sistema (SFC)	véase lista de operaciones
		Cantidad de funciones SFC activas a la vez por línea	
		<ul style="list-style-type: none"> WR_REC 8 DP_SYC_FR 2 D_ACT_DP 4 RD_REC 8 WR_PARM 8 PARM_MOD 1 WR_DPARM 2 DPNRM_DG 8 RDSYSST 1 ... 8 DP_TOPOLOG 1 	
		Bloques de función del sistema (SFB)	véase lista de operaciones
		Cantidad de bloques SFB activos a la vez	
		<ul style="list-style-type: none"> RDREC 8 WRREC 8 	
		Protección del programa de usuario	por contraseña
		Acceso a datos coherentes en la imagen del proceso	sí
		Tiempo de sincronización CiR	
		Carga base	100 ms
		Tiempo por byte de E/S	200 µs
		Modo isócrono	
		Datos útiles por esclavo en modo isócrono	máx. 244 bytes
		Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe observarse: Número de bytes / 100 + número de esclavos < 16
		Equidistancia	sí
		Frecuencia mínima	1,5 ms, 0,5 ms sin utilizar la SFC 126, 127
		Frecuencia máxima	32 ms
		v. manual	5 ms
		<i>Funcionamiento isócrono</i>	
		Dimensiones	
		Dimensiones de montaje (AxAxP en mm)	25x290x219
		Slots requeridos	1
		Peso	0,72 kg
2ª interfaz			
Tipo de interfaz	integrado		
Física	RS 485/Profibus		
Aislamiento galvánico	sí		
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA		
Cantidad de recursos de enlace	16		
Funcionalidad			
<ul style="list-style-type: none"> PROFIBUS DP maestro DP/esclavo DP 			
2ª interfaz funcionamiento maestro DP			
<ul style="list-style-type: none"> Servicios <ul style="list-style-type: none"> comunicación PG/OP sí routing sí comunicación básica S7 comunicación S7 equidistancia sí SYNC/FREEZE sí activar/desactivar esclavos DP sí Velocidades de transferencia hasta 12 Mbaudios Cantidad de esclavos DP máx. 64 Área de direccionamiento máx. 4 Kbytes entradas / 4 Kbytes salidas Datos útiles por esclavo DP máx. 244 bytes E, máx. 244 bytes A, máx. 244 slots máx. 128 bytes por slot 			
Nota:			
<ul style="list-style-type: none"> La suma total de los bytes de entrada de todos los slots no puede ser superior a 244. La suma total de los bytes de salida de todos los slots no puede ser superior a 244. El área de memoria de la interfaz (máx. 2 KBytes entradas / 2 KBytes salidas) no puede exceder en total en los 32 esclavos. 			

Tensiones, intensidades	
Consumo de corriente del bus S7-400 (5 V c.c.)	típ. 1,0 A máx. 1,2 A
Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, simplemente proporciona esta tensión en la interfaz MPI/DP.	Suma de los consumos de los componentes conectados a los interfaces MPI/DP, pero máx. 150 mA por interface
Corriente de respaldo	típ. 350 μ A máx. 890 μ A
Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
Disipación del módulo	típ. 4,5 W

6.3 Especificaciones técnicas de la CPU 414-2; (6ES7414-2XG04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7414-2XG04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila tampón)
• Versión de firmware	V 4.0.0	Marcas	8 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 8191
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 4.095 (DB 0 reservado)
• integrada	256 Kbytes para código 256 Kbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 16 Kbytes
• integrada	RAM 256 Kbytes	• por defecto	8 Kbytes
• ampliable FEPRM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo con pila	sí, todos los datos	• tamaño	máx. 64 Kbytes
Tiempos de ejecución típicos		Profundidad de anidamiento	
Tiempos de ejecución de		• según clase de prioridad	24
• operaciones binarias	0,06 µs	• adicionales dentro de un OB de error	1
• operaciones de palabras	0,06 µs	FB	máx. 2.048
• aritmética en coma fija	0,06 µs	• tamaño	máx. 64 Kbytes
• aritmética en coma flotante	0,18 µs	FC	máx. 2.048
Temporizadores, contadores y su remanencia		• tamaño	máx. 64 Kbytes
Contadores S7	2048	Áreas de direccionamiento (entradas/salidas)	
• remanencia ajustable	de Z 0 a Z 2047	Area total de direccionamiento de periferia	8 Kbytes/8 Kbytes
• por defecto	de Z 0 a Z 7	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfases de periferia etc.
• rango de contaje	1 a 999	interfaz MPI/DP	2 Kbytes/2 Kbytes
Contador IEC	sí	interfaz DP	6 Kbytes/6 Kbytes
• tipo	SFB	Imagen del proceso	8 Kbytes/8 Kbytes (ajustable)
Temporizadores S7	2048	• por defecto	256 bytes/256 bytes
• remanencia ajustable	de T 0 a T 2047	• cantidad de imágenes parciales	máx. 15
• por defecto	ninguno remanente	• datos consistentes	máx. 244 bytes
• rango de temporización	10 ms a 9.990 s	Canales digitales	máx. 65536/ máx. 65536
Temporizador IEC	sí	• centralizados	máx. 65536/ máx. 65536
• tipo	SFB	Canales analógicos	máx. 4096/ máx. 4096
		• centralizados	máx. 4096/ máx. 4096

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 8
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos 	
<ul style="list-style-type: none"> IM 460 	máx. 6	<ul style="list-style-type: none"> - en total 	máx. 512
<ul style="list-style-type: none"> IM 463-2 	máx. 4	<ul style="list-style-type: none"> - base de 100 ms 	máx. 128
Cantidad de maestros DP		<ul style="list-style-type: none"> - base de 500 ms 	máx. 256
<ul style="list-style-type: none"> integrados 	2	<ul style="list-style-type: none"> - base de 1.000 ms 	máx. 512
<ul style="list-style-type: none"> a través de IM 467 	máx. 4	<ul style="list-style-type: none"> cantidad de valores adicionales/aviso 	
<ul style="list-style-type: none"> a través de CP443-5 Ext. 	máx. 10	<ul style="list-style-type: none"> - con base de 100 ms 	máx. 1
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		<ul style="list-style-type: none"> - con base de 500, 1.000 ms 	máx. 10
IM 467 no es compatible con el CP 443-1 EX40 en funcionamiento PN IO		Avisos de bloques	sí
Cantidad de módulos S5 enchufables a través de cápsula de adaptación (en el bastidor central)	máx. 6	<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques ALARM_D/ DQ activos simultáneamente 	máx. 100
Módulos de función y procesadores de comunicación operables		Bloques ALARM_8	sí
<ul style="list-style-type: none"> FM 	limitado por la cantidad de slots y de enlaces	<ul style="list-style-type: none"> Cantidad de peticiones de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) 	máx. 600
<ul style="list-style-type: none"> CP 440 	limitado por la cantidad de slots	<ul style="list-style-type: none"> por defecto 	300
<ul style="list-style-type: none"> CP 441 	limitado por la cantidad de conexiones	Avisos del sistema de control de procesos	sí
<ul style="list-style-type: none"> CP Profibus y Ethernet CP, LANs incl. CP 443-5 Extended e IM 467 	máx. 14	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	16
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Estado/Forzar variable	sí
<ul style="list-style-type: none"> respaldado 	sí	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores
<ul style="list-style-type: none"> resolución 	1 ms	<ul style="list-style-type: none"> Cantidad de variables 	máx. 70
<ul style="list-style-type: none"> precisión en caso de 		Forzar	sí
<ul style="list-style-type: none"> - POWER OFF 	divergencia/día 1,7 s	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, entradas/salidas periféricas
<ul style="list-style-type: none"> - POWER ON 	divergencia/día 8,6 s	<ul style="list-style-type: none"> Cantidad de variables 	máx. 256
Contadores de horas de funcionamiento	8	Estado del bloque	sí
<ul style="list-style-type: none"> números 	0 a 7	Paso individual	sí
<ul style="list-style-type: none"> valores posibles 	0 a 32.767 horas	Búfer de diagnóstico	sí
<ul style="list-style-type: none"> granularidad 	1 hora	<ul style="list-style-type: none"> Cantidad de entradas 	máx. 400 (ajustable)
<ul style="list-style-type: none"> remanencia 	sí	<ul style="list-style-type: none"> Por defecto 	120
Sincronización de la hora	sí	Cantidad de puntos de parada	4
<ul style="list-style-type: none"> en PLC, MPI y DP 	como maestro o esclavo		

Funciones de comunicación		1ª interfaz funcionamiento MPI	
Comunicación PG/OP	sí	Servicios	
Cantidad de OPs conectables	31 sin procesamiento de avisos, 8 con procesamiento de avisos	• Comunicación PG/OP	sí
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	32, de ellos 1 reservado para PG y 1 para OP	- routing	sí
Comunicación por datos globales	sí	- comunicación datos globales	sí
• Cantidad de círculos GD	máx. 8	- comunicación básica S7	sí
• Cantidad de paquetes GD		- comunicación S7	sí
- Emisor	máx. 8	• Velocidades de transferencia	hasta 12 Mbaudios
- Receptor	máx. 16	1ª interfaz funcionamiento maestro DP	
• Tamaño de los paquetes GD	máx. 64 bytes	• Servicios	
- de ellos consistentes	1 variable	- comunicación PG/OP	sí
Comunicación básica S7	sí	- routing	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT	- comunicación básica S7	sí
• en funcionamiento maestro DP	vía SFC I_GET y I_PUT	- comunicación S7	sí
• datos útiles por orden	máx. 76 bytes	- equidistancia	sí
- de ellos consistentes	16 bytes	- SYNC/FREEZE	sí
Comunicación S7	sí	- activar/desactivar esclavos DP	sí
• datos útiles por cometido	máx. 64 Kbytes	• Velocidades de transferencia	hasta 12 Mbaudios
- de ellos consistentes	1 variable (462 bytes)	• Cantidad de esclavos DP	máx. 32
Funciones compatibles con S5	vía FC AG_SEND y AG_RECV, máx. con 10 CP 443-1 o 443-5	• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• datos útiles por orden	máx. 8 Bytes	• Datos útiles por esclavo DP	max. 244 bytes E, max. 244 bytes A, max. 244 slots max. 128 bytes por slot
- de ellos consistentes	240 bytes	Nota:	
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)	• La suma total de los bytes de entrada de todos los slots no puede ser superior a 244.	
Interfaces		• La suma total de los bytes de salida de todos los slots no puede ser superior a 244.	
1ª interfaz		• El área de memoria de la interfaz (máx. 2 KBytes entradas / 2 KBytes salidas) no puede exceder en total en los 32 esclavos.	
Tipo de interfaz	integrada		
Física	RS 485/Profibus		
Aislamiento galvánico	sí		
Alimentación en la interface (DC 15 a 30 V)	máx. 150 mA		
Cantidad de recursos de enlace	MPI: 32 DP: 16		
Funcionalidad			
• MPI	sí		
• PROFIBUS DP	maestro DP/esclavo DP		

1ª interfaz funcionamiento esclavo DP		<p>Nota:</p> <ul style="list-style-type: none"> • La suma total de los bytes de entrada en todos los slots no puede ser superior a 244. • La suma total de los bytes de salida en todos los slots no puede ser superior a 244. • El área de direcciones de la interfaz (máx. 6 KBytes de entradas/6 KBytes de salidas) no se debe rebasar en total en todos los 96 esclavos.
<p>La CPU sólo puede ser configurada como esclavo DP una sola vez, aunque posea varias interfaces.</p> <ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - estado/forzar; - programación; - routing • Archivo GSD http://www.ad.siemens.de/csi_e/gsd • Velocidades de transferencia hasta 12 Mbaudios • Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> - slots virtuales máx. 32 - datos útiles por área de direcciones máx. 32 bytes - de ellos consistentes 32 bytes 		
2ª interfaz		2ª interfaz funcionamiento esclavo DP
		Especificaciones técnicas igual que en la 1ª interfaz
Funcionalidad		Programación
<ul style="list-style-type: none"> • PROFIBUS DP maestro DP/esclavo DP 		<p>Lenguaje de programación KOP, FUP, AWL, SCL</p> <p>Juego de operaciones véase lista de operaciones</p> <p>Niveles de paréntesis 8</p> <p>Funciones de sistema (SFC) véase lista de operaciones</p> <p>Bloques de función del sistema (SFB) véase lista de operaciones</p> <p>Cantidad de funciones SFC activas a la vez por línea</p> <ul style="list-style-type: none"> • DPSYC_FR 2 • D_ACT_DP 4 • RD_REC 8 • WR_REC 8 • WR_PARM 8 • PARM_MOD 1 • WR_DPARM 2 • DPNRM_DG 8 • RDSYSST 1 a 8 • DP_TOPOL 1 <p>Bloques de función del sistema (SFB) véase lista de operaciones</p> <p>Cantidad de bloques SFB activos a la vez</p> <ul style="list-style-type: none"> • RDREC 8 • WRREC 8 <p>Protección del programa de usuario por contraseña</p> <p>Acceso a datos coherentes en la imagen del proceso sí</p>
2ª interfaz funcionamiento maestro DP		Tiempo de sincronización CiR
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - comunicación PG/OP sí - routing sí - comunicación básica S7 - comunicación S7 <ul style="list-style-type: none"> - equidistancia sí - SYNC/FREEZE sí - activar/desactivar esclavos DP sí • Velocidades de transferencia hasta 12 Mbaudios • Cantidad de esclavos DP máx. 96 • Área de direccionamiento máx. 6 Kbytes entradas / 6 Kbytes salidas • Datos útiles por esclavo DP max. 244 bytes E, max. 244 bytes A, max. 244 slots max. 128 bytes por slot 		<p>Carga base 100 ms</p> <p>Tiempo por byte de E/S 80 µs</p>

Modo isócrono		Tensiones, intensidades	
Datos útiles por esclavo en modo isócrono	máx. 244 bytes	Consumo de corriente del bus S7-400 (5 V c.c.)	típ. 1,0 A máx. 1,2 A
Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe observarse: Número de bytes / 100 + Número de esclavos < 26	Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interfaz MPI/DP.	Suma de los consumos de los componentes conectados a las interfaces MPI/DP, pero máx. 150 mA por interfaz
Equidistancia	sí	Intensidad de respaldo	típ. 550 µA máx. 1530 µA
Frecuencia mínima	1 ms, 0,5 ms sin utilizar la SFC 126, 127	Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Frecuencia máxima	32 ms	Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
v. manual <i>Funcionamiento isócrono</i>		Disipación del módulo	típ. 4,5 W
Dimensiones			
Dimensiones de montaje (AxAxP en mm)	25x290x219		
Slots requeridos	1		
Peso	0,72 kg		

6.4 Especificaciones técnicas de la CPU 414-3; (6ES7414-3XJ04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7414-3XJ04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila de respaldo)
• Versión de firmware	V 4.0.0	Marcas	8 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 8191
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 4.095 (DB 0 reservado)
• integrada	700 Kbytes para código 700 Kbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 16 Kbytes
• integrada	RAM 256 Kbytes	• por defecto	8 Kbytes
• ampliable FEPRM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo con pila	sí, todos los datos	• capacidad	máx. 64 Kbytes
Tiempos de ejecución típicos		Profundidad de anidamiento	
Tiempos de ejecución de		• según clase de prioridad	24
• operaciones binarias	0,06 µs	• adicionales dentro de un OB de error	1
• operaciones de palabras	0,06 µs	FB	máx. 2.048
• aritmética en coma fija	0,06 µs	• tamaño	máx. 64 Kbytes
• aritmética en coma flotante	0,18 µs	FC	máx. 2.048
Temporizadores, contadores y su remanencia		• tamaño	máx. 64 Kbytes
Contadores S7	2048	Áreas de direccionamiento (entradas/salidas)	
• remanencia ajustable	de Z 0 a Z 2047	Area total de direccionamiento de periferia	8 Kbytes/8 Kbytes
• por defecto	de Z 0 a Z 7	• descentralizado	incl. direcciones de diagnóstico, direcciones para interfases de periferia etc.
• rango de contaje	1 a 999	interfaz MPI/DP	2 Kbytes/2 Kbytes
Contador IEC	sí	interfaz DP	6 Kbytes/6 Kbytes
• tipo	SFB	Imagen del proceso	8 Kbytes/8 Kbytes (ajustable)
Temporizadores S7	2048	• por defecto	256 bytes/256 bytes
• remanencia ajustable	de T 0 a T 2047	• cantidad de imágenes parciales	máx. 15
• por defecto	ninguno remanente	• datos consistentes	máx. 244 bytes
• rango de temporización	10 ms a 9.990 s	Canales digitales	máx. 65536/ máx. 65536
Temporizador IEC	sí	• centralizados	máx. 65536/ máx. 65536
• tipo	SFB	Canales analógicos	máx. 4096/ máx. 4096
		• centralizados	máx. 4096/ máx. 4096

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 8
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	• cantidad de avisos	
• IM 460	máx. 6	- en total	máx. 512
• IM 463-2	máx. 4	- base de 100 ms	máx. 128
Cantidad de maestros DP		- base de 500 ms	máx. 256
• integrados	2	- base de 1.000 ms	máx. 512
• a través de IF 964-DP	1	• cantidad de valores adicionales/aviso	
• a través de IM 467	máx. 4	- con base de 100 ms	máx. 1
• a través de CP443-5 Ext.	máx. 10	- con base de 500, 1.000 ms	máx. 10
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		Avisos de bloques	sí
IM 467 no se puede utilizar en combinación con CP 441-1 EX40 en funcionamiento PN IO		• bloques ALARM_S/SQ o bloques ALARM_D/ DQ activos simultáneamente	máx. 100
Cantidad de módulos S5 enchufables a través de cápsula de adaptación (en el bastidor central)	máx. 6	Bloques ALARM_8	sí
Módulos de función y procesadores de comunicación operables		• Cantidad de peticiones de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable)	máx. 600
• FM	limitado por la cantidad de slots y de enlaces	• preajustado	300
• CP 440	limitado por la cantidad de slots	Avisos del sistema de control de procesos	sí
• CP 441	limitado por la cantidad de conexiones	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	16
• CP Profibus y Ethernet incl. CP 443-5 Extended e IM 467	máx. 14		
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Observar/Forzar variable	sí
• respaldado	sí	• Variable	Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores
• resolución	1 ms	• Cantidad de variables	máx. 70
• precisión en caso de		Forzar	sí
- red desc.	divergencia/día 1,7 s	• Variable	Entradas/salidas, marcas, entradas/salidas periféricas
- red con.	divergencia/día 8,6 s	• Cantidad de variables	máx. 256
Contadores de horas de funcionamiento	8	Estado del bloque	sí
• números	0 a 7	Paso individual	sí
• valores posibles	0 a 32.767 horas	Búfer de diagnóstico	sí
• granularidad	1 hora	• Cantidad de registros	máx. 3.200 (ajustable)
• remanencia	sí	• Por defecto	120
Sincronización de la hora	sí	Cantidad de puntos de parada	4
• en PLC, MPI y IF 964 DP	como maestro o esclavo		

Funciones de comunicación	
Comunicación PG/OP	sí
Cantidad de OPs conectables	31 sin procesamiento de avisos, 8 con procesamiento de avisos
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	32, de ellos 1 reservado para PG y 1 para OP
Comunicación por datos globales	sí
• Cantidad de círculos GD	máx. 8
• Cantidad de paquetes GD	
- Emisor	máx. 8
- Receptor	máx. 16
• Tamaño de los paquetes GD	máx. 64 bytes
- de ellos consistentes	1 variable
Comunicación básica S7	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT
• en funcionamiento DP	vía SFC I_GET y I_PUT
• datos útiles por orden	máx. 76 bytes
- de ellos consistentes	1 variable
Comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes
- de ellos consistentes	1 variable (462 bytes)
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máximo con 10 CP 443-1 o 443-5
• datos útiles por orden	máx. 8 bytes
- de ellos consistentes	240 bytes
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)
Interfaz	
1ª interfaz	
Tipo de interfaz	integrado
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	MPI: 32 DP: 16
Funcionalidad	
• MPI	sí
• PROFIBUS DP	maestro DP/esclavo DP
1ª interfaz funcionamiento MPI	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación de datos globales	sí
- comunicación básica S7	sí
- comunicación S7	sí
• Velocidades de transferencia	hasta 12 Mbaudios
1ª interfaz funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación básica S7	sí
- comunicación S7	sí
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 32
• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• Datos útiles por esclavo DP	max. 244 bytes E, max. 244 bytes S, max. 244 slots max. 128 bytes je Slot
Nota:	
• La suma total de los bytes de entrada en todos los slots no debe ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no debe ser superior a 244.	
• El área de direcciones de la interfaz (máx. 2 KBytes de entradas/ 2 KBytes de salidas) no se puede rebasar en total en todos los 32 esclavos.	
1ª interfaz funcionamiento esclavo DP	
La CPU sólo puede configurarse una vez como esclavo DP, aunque la CPU posea varias interfaces.	
• Servicios	
- estado/forzar;	
- programación;	
- encaminamiento	
• Archivo GSD	http://www.ad.siemens.de/csi_e/gsd
• Velocidades de transferencia	hasta 12 Mbaudios
• Memoria intermedia	244 bytes entradas / 244 bytes salidas
- slots virtuales	máx. 32
- datos útiles por área de direcciones	máx. 32 bytes
- de ellos consistentes	32 bytes

2ª interfaz	
Tipo de interfaz	integrada
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	16
Funcionalidad	
• PROFIBUS DP	maestro DP/esclavo DP
2ª interfaz funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación básica S7	sí
- comunicación S7	sí
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 96
• Área de direccionamiento	máx. 6 Kbytes entradas / 6 Kbytes salidas
• Datos útiles por esclavo DP	max. 244 byte E, máx. 244 byte S, máx. 244 slots máx. 128 bytes por slot
Nota:	
• La suma total de los bytes de entrada en todos los slots no debe ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no debe ser superior a 244.	
• El área de direcciones de la interfaz (máx, 6 KBytes de entradas/ 6 KBytes de salidas) no se debe rebasar en total en todos los 96 esclavos.	
2ª interfaz funcionamiento esclavo DP	
Especificaciones técnicas igual que en la 1ª interfaz	
3ª interfaz	
Tipo de interfaz	Módulo interface enchufable
Módulo interfaz utilizable	IF-964-DP
Especificaciones técnicas igual que en la 2ª interfaz	
Programación	
Lenguaje de programación	KOP, FUP, AWL, SCL
Juego de operaciones	véase lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	véase lista de operaciones

Cantidad de funciones SFC activas a la vez por línea	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 a 8
• DP_TOPO	1
Bloques de función del sistema (SFB)	véase lista de operaciones
Cantidad de bloques SFB activos a la vez	
• RDREC	8
• WRREC	8
Protección del programa de usuario	por contraseña
Acceso a datos coherentes en la imagen del proceso	sí
Tiempo de sincronización CiR	
Carga base	100 ms
Tiempo por byte de E/S	80 µs
Modo isócrono	
Datos útiles por esclavo en modo isócrono	máx. 128 bytes
Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe observarse: Número de bytes / 100 + Número de esclavos < 26
Equidistancia	sí
Frecuencia mínima	1 ms, 0,5 ms sin utilizar la SFC 126, 127
Frecuencia máxima	32 ms
v. manual <i>Funcionamiento isócrono</i>	
Dimensiones	
Dimensiones de montaje (AxAxP en mm)	50x290x219
Slots requeridos	2
Peso	1,07 kg

Tensiones, intensidades	
Consumo de corriente del bus S7-400 (DC 5 V)	típ. 1,1 A máx. 1,3 A
Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interface MPI/DP.	Suma de los consumos de los componentes conectados a los interfaces MPI/DP, pero máx. 150 mA por interface
Intensidad de respaldo	típ. 550 μ A máx. 1530 μ A
Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
Disipación del módulo	típ. 4,5 W

6.5 Especificaciones técnicas de la CPU 416-2; (6ES7416-2XK04-0AB0, 6ES7416-2FK04-0AB0)

CPU y estado de producto		Áreas de datos y su remanencia	
Referencia	6ES7416-2XK04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila de respaldo)
• Versión de firmware	V 4.0.0	Marcas	16 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 16383
Memorias		• remanencia preajustada	de MB 0 a MB 15
Memoria central		Marcas de ciclo	8 (1 byte de marcas)
• integrada	1400 Kbytes para código 1400 Kbytes para datos	Bloques de datos	máx. 4.095 (DB 0 reservado)
Memoria de carga		• tamaño	máx. 64 Kbytes
• integrada	RAM 256 Kbytes	Datos locales (ajustables)	máx. 32 Kbytes
• ampliable FEPRM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	• por defecto	16 Kbytes
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	Bloques	
Respaldo con pila	sí, todos los datos	OB	véase lista de operaciones
Tiempos de ejecución típicos		• tamaño	máx. 64 Kbytes
Tiempos de ejecución de		Profundidad de anidamiento	
• operaciones binarias	mín. 0,04 µs	• según clase de prioridad	24
• operaciones de palabras	mín. 0,04 µs	• adicionales dentro de un OB de error	2
• aritmética en coma fija	mín. 0,04 µs	FB	máx. 2.048
• aritmética en coma flotante	mín. 0,12 µs	• tamaño	máx. 64 Kbytes
Temporizadores, contadores y su remanencia		FC	máx. 2.048
Contadores S7	2048	• tamaño	máx. 64 Kbytes
• remanencia ajustable	de Z 0 a Z2047	Áreas de direccionamiento (entradas/salidas)	
• por defecto	de Z 0 a Z 7	Área total de direccionamiento de periferia	16 Kbytes/16 Kbytes
• rango de contaje	1 a 999	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfases de periferia etc.
Contador IEC	sí	interfaz MPI/DP	2 Kbytes/2 Kbytes
• tipo	SFB	interfaz DP	8 Kbytes/8 Kbytes
Temporizadores S7	2048	Imagen del proceso	16 Kbytes/16 Kbytes (ajustable)
• remanencia ajustable	de T 0 a T2047	• por defecto	512 bytes/512 bytes
• por defecto	ningún temporizador remanente	• cantidad de imágenes parciales	máx. 15
• rango de temporización	10 ms a 9.990 s	• datos consistentes	máx. 244 bytes
Temporizador IEC	sí	Canales digitales	máx. 131072/ máx. 131072
• tipo	SFB	• centralizados	máx. 131072/ máx. 131072
		Canales analógicos	máx. 8192/ máx. 8192
		• centralizados	máx. 8192/ máx. 8192

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 12
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos <ul style="list-style-type: none"> - en total - base de 100 ms - base de 500 ms - base de 1.000 ms cantidad de valores adicionales/aviso <ul style="list-style-type: none"> - con base de 100 ms - con base de 500, 1.000 ms 	<ul style="list-style-type: none"> máx. 1.024 máx. 128 máx. 512 máx. 1.024 máx. 1 máx. 10
<ul style="list-style-type: none"> IM 460 IM 463-2 	<ul style="list-style-type: none"> máx. 6 máx. 4 	Avisos de bloques	sí
Cantidad de maestros DP		<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques ALARM_D/ DQ activos simultáneamente 	máx. 200
<ul style="list-style-type: none"> integrados a través de IM 467 a través de CP443-5 Ext. 	<ul style="list-style-type: none"> 2 máx. 4 máx. 10 	Bloques ALARM_8	sí
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		<ul style="list-style-type: none"> Cantidad de órdenes de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) por defecto 	<ul style="list-style-type: none"> máx. 1800 600
IM 467 no se puede utilizar en combinación con CP 443-1 EX40 en funcionamiento PN IO		Avisos del sistema de control de procesos	sí
Cantidad de módulos S5 enchufables mediante cápsula de adaptación (en el bastidor central)	máx. 6	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	32
Módulos de función y procesadores de comunicación operables			
<ul style="list-style-type: none"> FM CP 440 CP 441 CP Profibus y Ethernet incl. CP 443-5 Extended e IM 467 	<ul style="list-style-type: none"> limitado por la cantidad de slots y de enlaces limitado por la cantidad de slots limitado por la cantidad de conexiones máx. 14 		
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Observar/forzar variable	sí
<ul style="list-style-type: none"> respaldado resolución precisión en caso de <ul style="list-style-type: none"> - POWER OFF - POWER ON 	<ul style="list-style-type: none"> sí 1 ms divergencia/día 1,7 s divergencia/día 8,6 s 	<ul style="list-style-type: none"> Variable Cantidad de variables 	<ul style="list-style-type: none"> Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores máx. 70
Contadores de horas de funcionamiento	8	Forzar	sí
<ul style="list-style-type: none"> números valores posibles granularidad remanencia 	<ul style="list-style-type: none"> 0 a 7 0 a 32.767 horas 1 hora sí 	<ul style="list-style-type: none"> Variable Cantidad de variables 	<ul style="list-style-type: none"> Entradas/salidas, marcas, entradas/salidas periféricas máx. 512
Sincronización de la hora	sí	Estado del bloque	sí
<ul style="list-style-type: none"> en PLC, MPI y DP 	como maestro o esclavo	Paso individual	sí
		Búfer de diagnóstico	sí
		<ul style="list-style-type: none"> Cantidad de registros Por defecto 	<ul style="list-style-type: none"> máx. 3.200 (ajustable) 120
		Cantidad de puntos de parada	4

Funciones de comunicación		Funcionalidad	
Comunicación PG/OP	sí	• MPI	sí
Cantidad de OPs conectables	63 sin procesamiento de avisos, 12 con procesamiento de avisos	• PROFIBUS DP	maestro DP/esclavo DP
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	64, de ellos 1 reservado para PG y 1 para OP	1ª interfaz funcionamiento MPI	
Comunicación por datos globales	sí	• Servicios	
• Cantidad de círculos GD	máx. 16	- comunicación PG/OP	sí
• Cantidad de paquetes GD		- routing	sí
- Emisor	máx. 16	- comunicación de datos globales	sí
- Receptor	máx. 32	- comunicación básica S7	sí
• Tamaño de los paquetes GD	máx. 64 bytes	- comunicación S7	sí
- de ellos consistentes	1 variable	• Velocidades de transferencia	hasta 12 Mbaudios
Comunicación básica S7	sí	1ª interfaz funcionamiento maestro DP	
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT	• Servicios	
• en funcionamiento maestro DP	vía SFC I_GET y I_PUT	- funciones PG/OP	sí
• datos útiles por orden	máx. 76 bytes	- routing	sí
- de ellos consistentes	1 variable	- comunicación básica S7	sí
Comunicación S7	sí	- comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes	- equidistancia	sí
- de ellos consistentes	1 variable (462 bytes)	- SYNC/FREEZE	sí
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máx. con 10 CP 443-1 o 443-5	- activar/desactivar esclavos DP	sí
• datos útiles por orden	máx. 8 bytes	• Velocidades de transferencia	hasta 12 Mbaudios
- de ellos consistentes	240 bytes	• Cantidad de esclavos DP	máx. 32
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)	• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• datos útiles por esclavo DP	máx. 244 bytes E, máx. 244 bytes A, máx. 244 slots máx. 128 bytes por slot	• Datos útiles por esclavo DP	máx. 244 bytes E, máx. 244 bytes A, máx. 244 slots máx. 128 bytes por slot
Interfaces		Nota:	
1ª interfaz		• La suma total de los bytes de entrada en todos los slots no debe ser superior a 244.	
Tipo de interfaz	integrado	• La suma total de los bytes de salida en todos los slots no debe ser superior a 244.	
Física	RS 485/Profibus	• El área de direcciones de la interfaz (máx. 2 KBytes de entradas/ 2 KBytes de salidas) no se debe rebasar en total en todos los 32 esclavos.	
Aislamiento galvánico	sí		
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA		
Cantidad de recursos de enlace	MPI: 44 DP: 32, en caso de utilizar un repetidor de diagnóstico en la línea, se reduce en 1 el número de recursos de enlace de la línea		

1ª interfaz funcionamiento esclavo DP	
La CPU sólo puede configurarse una vez como esclavo DP, aunque posea varias interfaces.	
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - estado/forzar; - programación; - routing • Archivo GSD http://www.ad.siemens.de/csi_e/gsd • Velocidades de transferencia hasta 12 Mbaudios • Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> - slots virtuales máx. 32 - datos útiles por área de direcciones máx. 32 bytes - de ellos consistentes 32 bytes 	
2ª interfaz	
Tipo de interfaz	integrada
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	32, en caso de utilizar un repetidor de diagnóstico en la línea se reduce en 1 el número de recursos de enlace en la línea
Funcionalidad	
• PROFIBUS DP	Maestro DP/esclavo DP
2ª interfaz funcionamiento maestro DP	
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - comunicación PG/OP sí - routing sí - comunicación básica S7 sí - comunicación S7 sí - equidistancia sí - SYNC/FREEZE sí - activar/desactivar esclavos DP sí • Velocidades de transferencia hasta 12 Mbaudios • Cantidad de esclavos DP máx. 125 • Área de direccionamiento máx. 8 Kbytes entradas / 8 Kbytes salidas • Datos útiles por esclavo DP máx. 244 bytes E, máx. 244 bytes S, máx. 244 slots máx. 128 bytes por slot 	

Nota:	
• La suma total de los bytes de entrada en todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no puede ser superior a 244.	
• El área de direcciones de la interfaz (máx. 8 KBytes de entradas / 8 KBytes de salidas) no se puede rebasar en total en todos los 125 esclavos.	
2ª interfaz funcionamiento esclavo DP	
Especificaciones técnicas igual que en la 1ª interfaz	
Programación	
Lenguaje de programación	KOP, FUP, AWL, SCL
Juego de operaciones	véase lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	véase lista de operaciones
Cantidad de funciones SFC activas a la vez	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 a 8
• DP_TOPOL	1
Bloques de función del sistema (SFB)	véase lista de operaciones
Cantidad de bloques SFB activos a la vez	
• RDREC	8
• WRREC	8
Protección del programa de usuario	por contraseña
Acceso a datos coherentes en la imagen del proceso	sí
Tiempo de sincronización CiR	
Carga base	100 ms
Tiempo por byte de E/S	40 µs

Modo isócrono		Tensiones, intensidades	
Datos útiles por esclavo en modo isócrono	máx. 244 bytes	Consumo de corriente del bus S7-400 (DC 5 V)	típ. 1,0 A máx. 1,2 A
Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe observarse: Número de bytes / 100 + Número de esclavos < 40	Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interface MPI/DP.	Suma de los consumos de los componentes conectados a los interfaces MPI/DP, pero máx. 150 mA por interface
Equidistancia	sí	Intensidad de respaldo	típ. 550 µA máx. 1539 µA
Frecuencia mínima	1 ms, 0,5 ms sin utilizar la SFC 126, 127	Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Frecuencia máxima	32 ms	Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
v. manual <i>Funcionamiento isócrono</i>		Disipación del módulo	típ. 4,5 W
Dimensiones			
Dimensiones de montaje (AnchoxAxP en mm)	25x290x219		
Slots requeridos	1		
Peso	0,72 kg		

6.6 Especificaciones técnicas de la CPU 416-3; (6ES7416-3XL04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7416-3XL04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila de respaldo)
• Versión de firmware	V 4.0.0	Marcas	16 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 16383
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 4.095 (DB 0 reservado)
• integrada	2800 Kbytes para código 2800 Kbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 32 Kbytes
• integrada	RAM 256 Kbytes	• preajustado	16 Kbytes
• ampliable FEPRM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo con pila	sí, todos los datos	• tamaño	máx. 64 Kbytes
Tiempos de ejecución típicos		Profundidad de anidamiento	
Tiempos de ejecución de		• según clase de prioridad	24
• operaciones binarias	0,04 µs	• adicionales dentro de un OB de error	2
• operaciones de palabras	0,04 µs	FB	máx. 2.048
• aritmética en coma fija	0,04 µs	• tamaño	máx. 64 Kbytes
• aritmética en coma flotante	0,12 µs	FC	máx. 2.048
Temporizadores, contadores y su remanencia		• tamaño	máx. 64 Kbytes
Contadores S7	2048	Áreas de direccionamiento (entradas/salidas)	
• remanencia ajustable	de Z 0 a Z2047	Área total de direccionamiento de periferia	16 Kbytes/16 Kbytes
• por defecto	de Z 0 a Z 7	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfases de la periferia etc.
• rango de contaje	1 a 999	interfaz MPI/DP	2 Kbytes/2 Kbytes
Contador IEC	sí	interfaz DP	8 Kbytes/8 Kbytes
• tipo	SFB	Imagen del proceso	16 Kbytes/16 Kbytes (ajustable)
Temporizadores S7	2048	• por defecto	512 bytes/512 bytes
• remanencia ajustable	de T 0 a T2047	• cantidad de imágenes parciales	máx. 15
• por defecto	ninguno remanente	• datos consistentes	máx. 244 bytes
• rango de temporización	10 ms a 9.990 s	Canales digitales	máx. 131072/ máx. 131072
Temporizador IEC	sí	• centralizados	máx. 131072/ máx. 131072
• tipo	SFB	Canales analógicos	máx. 8192/ máx. 8192
		• centralizados	máx. 8192/ máx. 8192

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 12
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos <ul style="list-style-type: none"> - en total - base de 100 ms - base de 500 ms - base de 1.000 ms 	<ul style="list-style-type: none"> máx. 1.024 máx. 128 máx. 512 máx. 1.024
<ul style="list-style-type: none"> IM 460 IM 463-2 	<ul style="list-style-type: none"> máx. 6 máx. 4 	<ul style="list-style-type: none"> cantidad de valores adicionales/aviso <ul style="list-style-type: none"> - con base de 100 ms - con base de 500, 1.000 ms 	<ul style="list-style-type: none"> máx. 1 máx. 10
Cantidad de maestros DP		Avisos de bloques	sí
<ul style="list-style-type: none"> integrados a través de IF 964-DP a través de IM 467 a través de CP443-5 Ext. 	<ul style="list-style-type: none"> 2 1 máx. 4 máx. 10 	<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques ALARM_D/ DQ activos simultáneamente 	<ul style="list-style-type: none"> máx. 200
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		Bloques ALARM_8	sí
IM 467 no se puede utilizar en combinación con CP 443-1 EX40 en funcionamiento PN IO		<ul style="list-style-type: none"> Cantidad de peticiones de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) por defecto 	<ul style="list-style-type: none"> máx. 1800 600
Cantidad de módulos S5 enchufables mediante cápsula de adaptación (en el bastidor central)	máx. 6	Avisos del sistema de control de procesos	sí
Módulos de función y procesadores de comunicación operables		Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	32
<ul style="list-style-type: none"> FM CP 440 CP 441 CP Profibus y Ethernet incl. CP 443-5 Extended e IM 467 	<ul style="list-style-type: none"> limitado por la cantidad de slots y de enlaces limitado por la cantidad de slots limitado por la cantidad de conexiones máx. 14 	Funciones de test y puesta en marcha	
Funciones de tiempo		Observar/forzar variable	sí
Reloj	sí	<ul style="list-style-type: none"> Variable Cantidad de variables 	<ul style="list-style-type: none"> Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores máx. 70
<ul style="list-style-type: none"> respaldado resolución precisión en caso de <ul style="list-style-type: none"> - POWER OFF - POWER ON 	<ul style="list-style-type: none"> sí 1 ms divergencia/día 1,7 s divergencia/día 8,6 s 	Forzar	sí
Contadores de horas de funcionamiento	8	<ul style="list-style-type: none"> Variable Cantidad de variables 	<ul style="list-style-type: none"> Entradas/salidas, marcas, entradas/salidas periféricas máx. 512
<ul style="list-style-type: none"> números valores posibles granularidad remanencia 	<ul style="list-style-type: none"> 0 a 7 0 a 32.767 horas 1 hora sí 	Estado del bloque	sí
Sincronización de la hora	sí	Paso individual	sí
<ul style="list-style-type: none"> en PLC, MPI, DP e IF 964 DP 	como maestro o esclavo	Búfer de diagnóstico	sí
		<ul style="list-style-type: none"> cantidad de registros por defecto 	<ul style="list-style-type: none"> máx. 3.200 (ajustable) 120
		Cantidad de puntos de parada	4

Funciones de comunicación	
Comunicación PG/OP	sí
Cantidad de OPs conectables	63 sin procesamiento de avisos, 12 con procesamiento de avisos
Cantidad de recursos de enlace para enlaces S7 por todas las interfaces y CPs	64, de ellos 1 reservado para PG y 1 para OP
Comunicación por datos globales	sí
• Cantidad de círculos GD	máx. 16
• Cantidad de paquetes GD	
- Emisor	máx. 16
- Receptor	máx. 32
• Tamaño de los paquetes GD	máx. 64 bytes
- de ellos consistentes	1 variable
Comunicación básica S7	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT
• en funcionamiento DP	vía SFC I_GET y I_PUT
• datos útiles por orden	máx. 76 bytes
- de ellos consistentes	1 variable
Comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes
- de ellos consistentes	1 variable (462 bytes)
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máx. con 10 CP 443-1 o 443-5
• datos útiles por orden	máx. 8 Bytes
- de ellos consistentes	240 bytes
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)
Interfaces	
1ª interfaz	
Tipo de interfaz	integrada
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	MPI: 44 DP: 32; en caso de utilizar un repetidor de diagnóstico en la línea, se reduce en uno el número de recursos de enlace de la línea
Funcionalidad	
• MPI	sí
• PROFIBUS DP	maestro DP/esclavo DP

1ª interfaz funcionamiento MPI	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación de datos globales	sí
- comunicación básica S7	sí
- comunicación S7	sí
• Velocidades de transferencia	hasta 12 Mbaudios
1ª interfaz funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación base S7	sí
- comunicación S7	sí
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
- de ellas reservadas	1 para PG, 1 para OP
• Cantidad de esclavos DP	máx. 32
• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• Datos útiles por esclavo DP	máx. 244 bytes E, máx. 244 bytes A, máx. 244 slots máx. 128 bytes por slot
Nota:	
• La suma total de los bytes de entrada en todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no puede ser superior a 244.	
• El área de direcciones de la interfaz (máx. 8 KBytes de entradas/ 8 KBytes de salidas) no se puede rebasar en total en todos los 125 esclavos.	

1ª interfaz funcionamiento esclavo DP	
La CPU debe configurarse sólo una vez como esclavo DP, aunque posea varias interfaces.	
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - estado/forzar; - programación; - routing • Archivo GSD http://www.ad.siemens.de/csi_e/gsd • Velocidades de transferencia hasta 12 Mbaudios • Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> - slots virtuales máx. 32 - datos útiles por área de direcciones máx. 32 bytes - de ellos consistentes 32 bytes 	
2ª interfaz	
Tipo de interfaz	integrado
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	32, en caso de utilizar un repetidor de diagnóstico en la línea, se reduce en 1 el número de recursos de enlace de la línea
Funcionalidad	
• PROFIBUS DP	Maestro DP/esclavo DP
2ª interfaz funcionamiento maestro DP	
<ul style="list-style-type: none"> • Servicios <ul style="list-style-type: none"> - comunicación PG/OP sí - routing sí - comunicación básica S7 sí - comunicación S7 sí - equidistancia sí - SYNC/FREEZE sí - activar/desactivar esclavos DP sí • Velocidades de transferencia hasta 12 Mbaudios • Cantidad de esclavos DP máx. 125 • Área de direccionamiento máx. 8 Kbytes entradas / 8 Kbytes salidas • Datos útiles por esclavo DP máx. 244 bytes E, máx. 244 bytes S, máx. 244 slots máx. 128 bytes por slot 	

Nota:	
• La suma total de los bytes de entrada en todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no puede ser superior a 244.	
• El área de direcciones de la interfaz (máx. 8 KBytes de entradas/ 8 KBytes de salidas) no se puede rebasar en total en todos los 125 esclavos.	
2ª interfaz funcionamiento esclavo DP	
Especificaciones técnicas igual que en la 1ª interfaz	
3ª interfaz	
Tipo de interfaz	Módulo interface enchufable
Módulo interface utilizable	IF-964-DP
Especificaciones técnicas igual que en la 2ª interfaz	
Programación	
Lenguaje de programación	KOP, FUP, AWL, SCL
Juego de operaciones	véase lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	véase lista de operaciones
Cantidad de funciones SFC activas a la vez	
• DPSYC_FR	2
• D_ACT_DP	4
• RDREC	8
• WRREC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 a 8
• DP_TOPOL	1
Bloques de función del sistema (SFB)	véase lista de operaciones
Cantidad de bloques SFB activos a la vez	
• RD_REC	8
• WR_REC	8
Protección del programa de usuario	por contraseña
Acceso a datos coherentes en la imagen del proceso	sí
Tiempo de sincronización CiR	
Carga base	100 ms
Tiempo por byte de E/S	40 µs

Modo isócrono		Tensiones, intensidades	
Datos útiles por esclavo en modo isócrono	máx. 244 bytes	Consumo de corriente del bus S7-400 (5 V c.c.)	típ. 1,2 A máx. 1,4 A
Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe observarse: Cantidad de bytes / 100 + Cantidad de esclavos < 40	Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interface MPI/DP.	Suma de los consumos de los componentes conectados a los interfaces MPI/DP, pero como máx. 150 mA por interface
Equidistancia	sí	Intensidad de respaldo	típ. 550 µA máx. 1530 µA
Frecuencia mínima	1 ms, 0,5 ms sin utilizar la SFC 126, 127	Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Frecuencia máxima	32 ms	Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
v. manual <i>Funcionamiento isócrono</i>		Disipación del módulo	típ. 5,0 W
Dimensiones			
Dimensiones de montaje (AxAxP en mm)	50x290x219		
Slots requeridos	2		
Peso	1,07 kg		

6.7 Especificaciones técnicas de la CPU 417-4; (6ES7417-4XL04-0AB0)

CPU y versión de firmware		Áreas de datos y su remanencia	
Referencia	6ES7417-4XL04-0AB0	Área de datos remanente en total (incl. marcas, temporizadores y contadores)	Memorias central y de carga en conjunto (con pila de respaldo)
• Versión de firmware	V 4.0.0	Marcas	16 Kbytes
Paquete de programas correspondiente	a partir de STEP 7 V 5.2 SP1 HF3 con actualización HW	• remanencia ajustable	de MB 0 a MB 16383
		• remanencia preajustada	de MB 0 a MB 15
Memorias		Marcas de ciclo	8 (1 byte de marcas)
Memoria central		Bloques de datos	máx. 8.191 (DB 0 reservado)
• integrada	10 Mbytes para código 10 Mbytes para datos	• tamaño	máx. 64 Kbytes
Memoria de carga		Datos locales (ajustables)	máx. 64 Kbytes
• integrada	RAM 256 Kbytes	• por defecto	32 Kbytes
• ampliable FEPRM	con tarjeta de memoria (FLASH) hasta 64 Mbytes	Bloques	
• ampliable RAM	con tarjeta de memoria (RAM) hasta 64 Mbytes	OB	véase lista de operaciones
Respaldo con pila	sí, todos los datos	• tamaño	máx. 64 Kbytes
Tiempos de ejecución típicos		Profundidad de anidamiento	
Tiempos de ejecución de		• según clase de prioridad	24
• operaciones binarias	0,03 µs	• adicionales dentro de un OB de error	2
• operaciones de palabras	0,03 µs	FB	máx. 6.144
• aritmética en coma fija	0,03 µs	• tamaño	máx. 64 Kbytes
• aritmética en coma flotante	0,09 µs	FC	máx. 6.144
Temporizadores, contadores y su remanencia		• tamaño	máx. 64 Kbytes
Contadores S7	2048	Áreas de direccionamiento (entradas/salidas)	
• remanencia ajustable	de Z 0 a Z2047	Área total de direccionamiento de periferia	16 Kbytes/16 Kbytes
• por defecto	de Z 0 a Z 7	• descentralizada	incl. direcciones de diagnóstico, direcciones para interfaces de la periferia etc.
• rango de conteo	1 a 999	interfaz MPI/DP	2 Kbytes/2 Kbytes
Contador IEC	sí	interfaz DP	8 Kbytes/8 Kbytes
• tipo	SFB	Imagen del proceso	16 Kbytes/16 Kbytes (ajustable)
Temporizadores S7	2048	• por defecto	1.024 bytes/1.024 bytes
• remanencia ajustable	de T 0 a T2047	• cantidad de imágenes parciales	máx. 15
• por defecto	ninguno remanente	• datos consistentes	máx. 244 bytes
• rango de temporización	10 ms a 9.990 s	Canales digitales	máx. 131072/ máx. 131072
Temporizador IEC	sí	• centralizados	máx. 131072/ máx. 131072
• tipo	SFB	Canales analógicos	máx. 8192/ máx. 8192
		• centralizados	máx. 8192/ máx. 8192

Ampliación		Funciones de aviso S7	
Aparatos centrales/de ampliación	máx. 1/21	Cantidad de equipos registrables para funciones de aviso (p. ej. WIN CC o SIMATIC OP)	máx. 16
Modo multiprocesador	máx. 4 CPU (con UR1 ó UR2)	Avisos de símbolos	sí
Cantidad de IM enchufables (total)	máx. 6	<ul style="list-style-type: none"> cantidad de avisos 	
<ul style="list-style-type: none"> IM 460 	máx. 6	<ul style="list-style-type: none"> - en total 	máx. 1.024
<ul style="list-style-type: none"> IM 463-2 	máx. 4	<ul style="list-style-type: none"> - base de 100 ms 	máx. 128
Cantidad de maestros DP		<ul style="list-style-type: none"> - base de 500 ms 	máx. 512
<ul style="list-style-type: none"> integrados 	2	<ul style="list-style-type: none"> - base de 1.000 ms 	máx. 1.024
<ul style="list-style-type: none"> a través de IF 964-DP 	2	<ul style="list-style-type: none"> cantidad de valores adicionales/aviso 	
<ul style="list-style-type: none"> a través de IM 467 	máx. 4	<ul style="list-style-type: none"> - con base de 100 ms 	máx. 1
<ul style="list-style-type: none"> a través de CP443-5 Ext 	máx. 10	<ul style="list-style-type: none"> - con base de 500, 1.000 ms 	máx. 10
IM 467 no se puede utilizar en combinación con CP 443-5 Ext.		Avisos de bloques	sí
IM 467 no se puede utilizar en combinación con CP 443-1 EX40 en funcionamiento PN IO		<ul style="list-style-type: none"> bloques ALARM_S/SQ o bloques de ALARM_D/DQ activos simultáneamente 	máx. 200
Cantidad de módulos S5 enchufables mediante cápsula de adaptación (en el bastidor central)	máx. 6	Bloques ALARM_8	sí
Módulos de función y procesadores de comunicación operables		<ul style="list-style-type: none"> Cantidad de órdenes de comunicación para bloques ALARM_8 y bloques para comunicación S7 (ajustable) 	máx. 10000
<ul style="list-style-type: none"> FM 	limitado por la cantidad de slots y de enlaces	<ul style="list-style-type: none"> por defecto 	1200
<ul style="list-style-type: none"> CP 440 	limitado por la cantidad de slots	Avisos del sistema de control de procesos	sí
<ul style="list-style-type: none"> CP 441 	limitado por la cantidad de conexiones	Cantidad de archivos registrables simultáneamente (SFB 37 AR_SEND)	64
<ul style="list-style-type: none"> CP Profibus y Ethernet incl. CP 443-5 Extended e IM 467 	máx. 14		
Funciones de tiempo		Funciones de test y puesta en marcha	
Reloj	sí	Observar/forzar variable	sí
<ul style="list-style-type: none"> respaldado 	sí	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, DB, entradas/salidas periféricas, temporizadores, contadores
<ul style="list-style-type: none"> resolución 	1 ms	<ul style="list-style-type: none"> Cantidad de variables 	máx. 70
<ul style="list-style-type: none"> precisión en caso de 		Forzar	sí
<ul style="list-style-type: none"> - POWER OFF 	divergencia/día 1,7 s	<ul style="list-style-type: none"> Variable 	Entradas/salidas, marcas, entradas/salidas periféricas
<ul style="list-style-type: none"> - POWER ON 	divergencia/día 8,6 s	<ul style="list-style-type: none"> 'Cantidad de variables 	máx. 512
Contadores de horas de funcionamiento	8	Estado del bloque	sí
<ul style="list-style-type: none"> números 	0 a 7	Paso individual	sí
<ul style="list-style-type: none"> valores posibles 	0 a 32.767 horas	Búfer de diagnóstico	sí
<ul style="list-style-type: none"> granularidad 	1 hora	<ul style="list-style-type: none"> Cantidad de registros 	máx. 3.200 (ajustable)
<ul style="list-style-type: none"> remanencia 	sí	<ul style="list-style-type: none"> Por defecto 	120
Sincronización de la hora	sí	Cantidad de puntos de parada	4
<ul style="list-style-type: none"> en PLC, MPI, DP e IF 964 DP 	como maestro o esclavo		

Funciones de comunicación	
Comunicación PG/OP	sí
Cantidad de OPs conectables	63 sin procesamiento de avisos, 16 con procesamiento de avisos
Cantidad de recursos de enlace para enlaces S7 por todos los interfaces y CPs	64, de ellos 1 reservado para PG y 1 para OP
Comunicación por datos globales	sí
• Cantidad de círculos GD	máx. 16
• Cantidad de paquetes GD	
- Emisor	máx. 16
- Receptor	máx. 32
• Tamaño de los paquetes GD	máx. 64 bytes
- de ellos consistentes	1 variable
Comunicación básica S7	sí
• en funcionamiento MPI	vía SFC X_SEND, X_RCV, X_GET y X_PUT
• en funcionamiento DP	vía SFC I_GET y I_PUT
• datos útiles por orden	máx. 76 bytes
- de ellos consistentes	16 bytes
Comunicación S7	sí
• datos útiles por orden	máx. 64 Kbytes
- de ellos consistentes	1 variable (462 bytes)
Comunicación compatible con S5	vía FC AG_SEND y AG_RECV, máx. con 10 CP 443-1 o 443-5
• datos útiles por orden	máx. 8 Bytes
- de ellos consistentes	240 bytes
Comunicación estándar (FMS)	sí (a través de CP y FB cargable)
Interfaces	
1ª interfaz	
Tipo de interfaz	integrada
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interface (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	MPI: 44 DP: 32, en caso de utilizar un repetidor de diagnóstico en la línea, se reduce el número de recursos de enlace de la línea
Funcionalidad	
• MPI	sí
• PROFIBUS DP	maestro DP/esclavo DP

1ª interfaz funcionamiento MPI	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación datos globales	sí
- comunicación básica S7	sí
- funciones S7	sí
• Velocidades de transmisión	hasta 12 Mbaudios
1ª interfaz funcionamiento maestro DP	
• Servicios	
- funciones PG/OP	sí
- routing	sí
- comunicación básica S7	ja
- comunicación S7	
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transmisión	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 32
• Área de direccionamiento	máx. 2 Kbytes entradas / 2 Kbytes salidas
• Datos útiles por esclavo DP	máx. 244 bytes E, máx. 244 bytes S, máx. 244 slots máx. 128 byte por slot
Nota:	
• La suma total de los bytes de entrada en todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no puede ser superior a 244.	
• El área de direcciones de la interfaz (máx. 2 KBytes de entradas/ 2 KBytes de salidas) no se puede rebasar en total en todos los 32 esclavos.	
1ª interfaz funcionamiento esclavo DP	
• Servicios	
- estado/forzar;	
- programación;	
- routing	
• Archivo GSD	http://www.ad.siemens.de/csi_e/gsd
• Velocidades de transferencia	hasta 12 Mbaudios

<ul style="list-style-type: none"> Memoria intermedia 244 bytes entradas / 244 bytes salidas <ul style="list-style-type: none"> slots virtuales máx. 32 datos útiles por área de direcciones máx. 32 bytes de ellos consistentes 32 bytes 	
2ª interfaz	
Tipo de interfaz	integrado
Física	RS 485/Profibus
Aislamiento galvánico	sí
Alimentación en la interfaz (DC 15 a 30 V)	máx. 150 mA
Cantidad de recursos de enlace	32; en caso de utilizar un repetidor de diagnóstico en la línea, se reduce en 1 el número de recursos de enlace de la línea.
Funcionalidad	
• PROFIBUS DP	Maestro DP/esclavo DP
2ª interfaz funcionamiento maestro DP	
• Servicios	
- comunicación PG/OP	sí
- routing	sí
- comunicación básica S7	sí
- comunicación S7	sí
- equidistancia	sí
- SYNC/FREEZE	sí
- activar/desactivar esclavos DP	sí
• Velocidades de transferencia	hasta 12 Mbaudios
• Cantidad de esclavos DP	máx. 125
• Área de direccionamiento	máx. 8 Kbytes entradas / 8 Kbytes salidas
• Datos útiles por esclavo DP	máx. 244 bytes E, máx. 244 bytes S, máx. 244 slots máx. 128 byte por slot
Nota:	
• La suma total de los bytes de entrada en todos los slots no puede ser superior a 244.	
• La suma total de los bytes de salida en todos los slots no puede ser superior a 244.	
• El área de direcciones de la interfaz (máx. 8 KBytes de entradas/ 8 KBytes de salidas) no se puede rebasar en total en todos los 125 esclavos.	
2ª interfaz funcionamiento esclavo DP	
Especificaciones técnicas igual que en la 1ª interfaz	
3ª interfaz	
Tipo de interfaz	Módulo interface enchufable
Módulo interfaz utilizable	IF-964-DP
Especificaciones técnicas igual que en la 2ª interfaz	

4ª interfaz	
Tipo de interfaz	Módulo interface enchufable
Módulo interface utilizable	IF-964-DP
Especificaciones técnicas igual que en la 2ª interfaz	
Programación	
Lenguaje de programación	KOP, FUP, AWL, SCL
Juego de operaciones	véase lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	véase lista de operaciones
Cantidad de funciones SFC activas a la vez por línea	
• DPSYC_FR	2
• D_ACT_DP	4
• RD_REC	8
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1
Bloques de función del sistema (SFB)	véase lista de operaciones
Cantidad de bloques SFB activos a la vez	
• RDREC	8
• WRREC	8
Protección del programa de usuario	por contraseña
Acceso a datos coherentes en la imagen del proceso	sí
Tiempo de sincronización CiR	
Carga base	100 ms
Tiempo por byte de E/S	40 µs
Modo isócrono	
Datos útiles por esclavo en modo isócrono	máx. 244 bytes
Cantidad máxima de bytes y esclavos en una imagen de proceso	Debe ser válido: Cantidad de bytes / 100 + Cantidad de esclavos < 44
Equidistancia	sí
Frecuencia mínima	1 ms, 0,5 ms sin utilizar la SFC 126, 127
Frecuencia máxima	32 ms
v. manual <i>Funcionamiento isócrono</i>	

Dimensiones	
Dimensiones de montaje (AxAxP en mm)	50x290x219
Slots requeridos	2
Peso	1,07 kg
Tensiones, intensidades	
Consumo de corriente del bus S7-400 (5 V c.c.)	típ. 1,5 A máx. 1,7 A
Consumo de corriente del bus S7-400 (DC 24 V) La CPU no consume corriente a 24 V, sólo proporciona esta tensión al interfaz MPI/DP.	Suma de los consumos de los componentes conectados a los interfaces MPI/DP, pero como máx. 150 mA por interface
Intensidad de respaldo	típ. 600 µA máx. 1810 µA
Alimentación de la CPU con tensión de respaldo externa	DC 5 a 15 V
Tiempo máximo de respaldo	v. manual <i>Datos de los módulos</i> , capítulo 3.3
Disipación del módulo	típ. 6,0 W

6.8 Especificaciones técnicas de las Memory Cards

Nombre	Referencia	Consumo a 5 V	Corriente de respaldo
MC 952 / 64 KB / RAM	6ES7952-0AF00-0AA0	típ. 20 mA max. 50 mA	típ. 0,5 µA max. 20 µA
MC 952 / 256 KB / RAM	6ES7952-1AH00-0AA0	típ. 35 mA max. 80 mA	típ. 1 µA max. 40 µA
MC 952 / 1 MB / RAM	6ES7952-1AK00-0AA0	típ. 40 mA max. 90 mA	típ. 3 µA max. 50 µA
MC 952 / 2 MB / RAM	6ES7952-1AL00-0AA0	típ. 45 mA max. 100 mA	típ. 5 µA max. 60 µA
MC 952 / 4 MB / RAM (sólo para CPU 417)	6ES7952-1AM00-0AA0	típ. 45 mA max. 100 mA	típ. 5 µA max. 60 µA
MC 952 / 8 MB / RAM (sólo para CPU 417)	6ES7952-1AP00-0AA0	típ. 45 mA max. 100 mA	típ. 5 µA max. 60 µA
MC 952 / 16 MB / RAM	6ES7952-1AS00-0AA0	típ. 100 mA max. 150 mA	típ. 50 µA max. 125 µA
MC 952 / 64 MB / RAM	6ES7952-1AY00-0AA0	típ. 100 mA max. 150 mA	típ. 100 µA max. 500 µA
MC 952 / 64 KB / 5V FLASH	6ES7952-0KF00-0AA0	típ. 15 mA max. 35 mA	-
MC 952 / 256 KB / 5V FLASH	6ES7952-0KH00-0AA0	típ. 20 mA max. 45 mA	-
MC 952 / 1 MB / 5V FLASH	6ES7952-1KK00-0AA0	típ. 40 mA max. 90 mA	-
MC 952 / 2 MB / 5V FLASH	6ES7952-1KL00-0AA0	típ. 50 mA max. 100 mA	-
MC 952 / 4 MB / 5V FLASH	6ES7952-1KM00-0AA0	típ. 40 mA max. 90 mA	-
MC 952 / 8 MB / 5V FLASH	6ES7952-1KP00-0AA0	típ. 50 mA max. 100 mA	-
MC 952 / 16 MB / 5V FLASH (sólo para CPU 417)	6ES7952-1KS00-0AA0	típ. 55 mA max. 110 mA	-
MC 952 / 32 MB / 5V FLASH (sólo para CPU 417)	6ES7952-1KT00-0AA0	típ. 55 mA max. 110 mA	-
MC 952 / 64 MB / 5V FLASH (sólo para CPU 417)	6ES7952-1KY00-0AA0	típ. 55 mA max. 110 mA	-
Dimensiones A×A×P (en mm)		7,5 × 57 × 87	
Peso		max. 35 g	
Inmunidad EMC		Dada por la construcción	

Submódulos interface IF 964-DP para S7-400

7

Indice del capítulo

Apartado	Tema	Página
7.1	Submódulo interface IF 964-DP para S7-400	7-2

7.1 Submódulo interface IF 964-DP para S7-400

Referencia

El submódulo interface IF 964-DP con la referencia 6ES7964-2AA04-0AB0 se puede utilizar en las CPU de los sistemas S7-400 a partir de la versión de firmware 4.0.

El submódulo interface lleva un distintivo en el frontal, por lo que se puede reconocer fácilmente cuando está montado.

Propiedades

El submódulo interface IF 964-DP sirve para conectar la periferia descentralizada a la red “PROFIBUS DP” (PROFIBUS). El módulo está dotado de un interface RS485 con aislamiento galvánico. La velocidad máxima de transferencia de datos es de 12 Mbits/s.

La longitud máxima del cable depende de la velocidad de transferencia y del número de estaciones a conectar. La longitud puede alcanzar 100 m en el caso de un enlace punto a punto con una velocidad de 12 Mbits/s, y 1.200 m con la velocidad de 9,6 kbits/s.

El sistema puede tener conectadas hasta 125 estaciones.



Figura 7-1 Submódulo interface IF 964-DP (6ES7 964-2AA00-0AB0)

Nota

Asegúrese de que el submódulo interface IF 964-DP esté desconectado de la alimentación eléctrica antes de extraerlo o insertarlo.

Al extraer el submódulo de interface estando conectada la alimentación de corriente, la CPU cambia al estado operativo DEFECT.

Información adicional

Encontrará información sobre el "PROFIBUS DP" en los resúmenes técnicos y manuales siguientes:

- manuales sobre los maestros DP, p. ej.: *Autómata programable S7-300* o *Sistemas de automatización S7-400* para el interface PROFIBUS DP del S7-300
- manual sobre los esclavos DP, p. ej.: *Unidad periférica descentralizada ET 200M* o *Unidad periférica descentralizada ET 200C*
- los manuales de STEP 7

7.1.1 Asignación de pines del conector

Conector X1

El submódulo incluye en su frontal un conector hembra Sub-D de 9 polos para conectar el cable de enlace. La tabla 7-1 muestra la asignación de pines de dicho conector.

Tabla 7-1 Conector X1 del IF 964-DP (hembra Sub-D, 9 polos)

Pin	Señal	Significado	Sentido
1	-		
2	M 24	24 V potencial de referencia	Salida
3	LTG_B	Línea B	Entrada/salida
4	RTSAS	Petición para emitir (AS)	Salida
5	M5 _{ext}	Toma de tierra (sin potencial)	Salida
6	P5 _{ext}	+ 5 V (sin potencial), máx. 90 mA (para la alimentación del terminador del bus)	Salida
7	P 24 V	+24 V, máx. 150 mA, sin potencial	Salida
8	LTG_A	Línea A	Entrada
9	-		

7.1.2 Especificaciones técnicas

Especificaciones técnicas

El submódulo interface IF 964-DP conectado al S7-400 es alimentado por la CPU. Las especificaciones técnicas indican el consumo para dimensionar la fuente de alimentación.

Medidas y Peso		Tensiones, intensidades	
Dimensiones A x A x P (mm)	26 x 54 x 130	Tensión de alimentación	se alimenta del S7-400
Peso	0,065 kg	Consumo de corriente del bus S7-400	Suma de los consumos de corriente de los componentes conectados a la interfaz DP, pero máx. 150 mA
Características		El módulo no se alimenta con 24 V, simplemente ofrece esta tensión en la interfaz DP	
Tasa de transferencia	9,6 kbit/s a 12 Mbit/s	Capacidad de carga de la toma de 5 V sin potencial (P5 _{ext})	máx. 90 mA
Longitud de la línea		Capacidad de carga de la toma de 24 V	máx. 150 mA
• a 9,6 kbit/s	máx. 1200 m	Disipación del módulo	1 W
• a 12 Mbit/s	máx. 100 m		
Número de equipos	≤ 125 (depende de la CPU utilizada)		
Tipo de interfaz	RS485		
Aislamiento galvánico	sí		

Índice alfabético

A

- Accesos directos a la periferia, 5-16
- Actualización de la imagen del proceso, tiempo de ejecución, 5-4, 5-5
- Alarma de diagnóstico
 - CPU 31x-2 como esclavo DP, 3-29
 - tiempo de respuesta, 5-24
- Alarma de multiprocesamiento, 2-6
- Alarma de proceso
 - CPU 31x-2 como esclavo DP, 3-29
 - tiempo de respuesta, 5-22
- Alarmas, CPU 315-2 DP como esclavo DP, 3-30
- Area de direccionamiento, CPU 31x-2, 3-3
- Areas de memoria, 4-2
- Arranque en frío, 1-17
 - operaciones, 1-18

B

- Borrado total, operaciones, 1-16
- BUSF, 3-8, 3-18

C

- Cálculo, tiempo de respuesta, 5-12
- Carga del ciclo, comunicación a través de MPI y a través del bus de comunicaciones, 5-4
- CiR, 2-7
- Comunicación a través de MPI y a través del bus de comunicaciones, carga del ciclo, 5-4
- Comunicación directa
 - Véase intercambio de datos directo diagnóstico, 3-32
- Control del ciclo, Tiempo de ejecución, 5-6
- CPU
 - parámetros, 1-25
 - Selector de modo, 1-14
- CPU 315-2 DP
 - Véase CPU 31x-2 maestro DP, 3-4
- CPU 316-2 DP. Véase CPU 31x-2
- CPU 318-2. Véase CPU 31x-2

CPU 31x-2

- áreas de direccionamiento DP, 3-3
- cambios de estado operativo, 3-32
- direcciones de diagnóstico para PROFIBUS, 3-11, 3-21
- esclavo DP, 3-13
 - diagnóstico mediante LED, 3-18
 - esclavo DP, diagnóstico con STEP 7, 3-18
 - intercambio de datos directo, 3-31
 - interrupción de bus, 3-12, 3-22
 - interrupción del bus, 3-32
- maestro DP
 - diagnóstico mediante diodos LED, 3-8
 - diagnóstico mediante STEP 7, 3-9
 - memoria intermedia, 3-14
 - modificación de estados operativos, 3-12
 - modificaciones de estados operativos, 3-22

D

- Datos coherentes, 3-34
 - acceso a la memoria de trabajo, 3-35
 - bloques de comunicación, 3-35
 - esclavo normalizado DP, 3-35
 - funciones de comunicación, 3-35
 - imagen del proceso, 3-37
 - SFC 14 "DPRD_DAT", 3-35
 - SFC 15 "DPWR_DAT", 3-36
 - SFC 81 "UBLKMOV", 3-34
- Datos de servicio, 2-2
- Diagnóstico
 - comunicación directa, 3-32
 - de estación, CPU 31x-2 como esclavo, 3-28
 - de módulo, CPU 315-2 DP como esclavo DP, 3-27
- Diagnóstico de esclavos DP, estructura, 3-23
- Diagnóstico de estación, CPU 31x-2 como esclavo DP, 3-28
- Diagnóstico de módulo, CPU 31x-2 como esclavo DP, 3-27
- Dirección PROFIBUS del maestro, 3-25
- Direcciones de diagnóstico, CPU 31x-2, 3-11, 3-21

E

- Esclavo DP
 - CPU 31x-2, 3-13
 - diagnóstico mediante LED, 3-18
- Esclavo normalizado DP, datos coherentes, 3-35
- Esclavo-DP, diagnóstico con STEP 7, 3-18
- Especificaciones técnicas
 - 6ES7 412-1XF03-0AB0, 6-2
 - CPU 412-1, 6-2
 - CPU 412-2, 6-6
 - Memory Cards, 6-36
- Especificaciones técnicas
 - CPU, 6-1
 - CPU 414-2, 6-11
 - CPU 414-3, 6-16
 - CPU 416-2, 6-21
 - CPU 416-3, 6-26
 - CPU 417-4, 6-31
 - IF 964-DP, 7-5
- Estado de equipo 1 a 3, 3-24

F

- FLASH Card, 1-20
- Funciones de supervisión, 1-9

I

- IF 964-DP, 7-2
 - conectores, 7-4
 - especificaciones técnicas, 7-5
 - información adicional, 7-3
 - propiedades, 7-2
- Indicadores de error, 1-12
- Indicadores de estado, todas las CPU, 1-11
- Intercambio de datos, directo, 3-31
- Intercambio de datos directo, CPU 31x-2, 3-31
- Interfaz DP, 1-24
- Interfaz MPI, 1-23

L

- Lectura de datos de servicio, 2-2

M

- Maestro DP
 - CPU 31x-2, 3-4
 - diagnóstico mediante diodos LED, 3-8
 - diagnóstico mediante STEP 7, 3-9
- Memoria intermedia
 - CPU 31x-2, 3-14
 - para transferencia de datos, 3-14
- Memory Card, 1-19
- Modo isócrono, 3-6
- Multiprocesamiento, 2-3

N

- Nivel de protección, 1-15
 - ajustarlo, 1-15
- Número de referencia
 - 6ES7 412-2XG00-0AB0, 6-6
 - 6ES7 414-2XG03-0AB0, 6-11
 - 6ES7 414-3XJ00-0AB0, 6-16
 - 6ES7 416-2XK02-0AB0, 6-21
 - 6ES7 416-3XL00-0AB0, 6-26
 - 6ES7 417-4XL00-0AB0, 6-31
- Números de referencia
 - CPU, 6-1
 - Memory Cards, 6-36

P

- Parámetros, 1-25
- Parámetros MPI, 1-17
- Pila de bloques, 4-4
- Programa de usuario, tiempo de ejecución, 5-4

R

- RAM Card, 1-20
- Rearranque, operaciones, 1-18
- Rearranque completo, 1-18
- Rearranque en caliente, 1-18
- Rearranque normal, 1-18
 - operaciones, 1-18

S

Selector de modo, 1-14
 Selector en serie, 1-14
 Señalizaciones de error, CPU 41x-3 y 41x-4, 1-13
 SFC 81 "UBLKMOV", 3-34
 Sistema operativo, tiempo de ejecución, 5-6

T

Telegrama de configuración. Véase en la internet bajo <http://www.ad.siemens.de/simatic-cs>
 Telegrama de parametrización. Véase en la internet bajo <http://www.ad.siemens.de/simatic-cs>
 Tiempo de ciclo, 5-2
 ejemplo de cálculo, 5-17, 5-18
 elementos, 5-3
 prolongarlo, 5-4

Tiempo de ejecución
 actualización -de la imagen del proceso, 5-4, 5-5
 Control del ciclo, 5-6
 sistema operativo, 5-6
 Tiempo de ejecución del programa de usuario, 5-4
 Tiempo de reacción a alarma de diagnóstico, 5-24
 Tiempo de reacción a alarma de proceso
 de las CPU, 5-23
 de las CPUs, 5-22
 Tiempo de respuesta, 5-12
 cálculo, 5-12, 5-14, 5-15
 factores, 5-12
 máximo, 5-15
 mínimo, 5-14
 reducirlo, 5-16
 Tiempo de respuesta a alarmas de proceso, 5-22
 Tiempo de respuesta a una alarma de proceso, de los módulos de señales, 5-23
 Tratamiento de alarmas de proceso, 5-23

